

- Global Geoinformatic Mapping // Proc. 20th ICA Int. Cartographic Conf. V. 2. — Beijing, 2001. — P. 1184–1189.
30. *Martynenko A.I., Nyrtsova T.P., Karachevtseva L.P.* GIS for modeling cartographic design // Proc. 20th ICA Int. Cartographic Conf. V. 2. — Beijing, 2001. — P. 1169–1175.
31. *Martynenko A.I.* Digital Earth based on Metadata Electronic Maps Standard // Proc. 20th ICA Int. Cartographic Conf. V. 4. — Beijing, 2001. — P. 2747–2752.
32. *Martynenko A.I.* Electronic Earth, Country and City: Theory, Methodology and Technology // Proc. IntCarto8 Int. Conf. GIS for Sustainable Development of Territories. — Helsinki—St.-Petersburg, 2002. — P. 17–21.
33. *Martynenko A.I.* Digital and Electronic Maps Transfer Standard (DEMTS), Russian Federation // Spatial Data Transfer Standards. 2: Characteristics for Assessing Standards and Full Descriptions of the National and International Standards in the World. — Oxford: Elsevier Science, 1997. — P. 213–223.

АРХИТЕКТУРА И СИСТЕМНЫЕ РЕШЕНИЯ
ВЫЧИСЛИТЕЛЬНЫХ КОМПЛЕКСОВ И СЕТЕЙ НОВЫХ
ПОКОЛЕНИЙ

УДК 681.3.068

**СУПЕРКОМПЬЮТЕРЫ И СУПЕРКОМПЬЮТИНГ:
СОСТОЯНИЕ ПРОБЛЕМЫ ПАРАЛЛЕЛЬНЫХ
ВЫЧИСЛЕНИЙ¹**

А.В. Филин

Описаны результаты достижений интернациональной отрасли сверхбыстрых вычислений (суперкомпьютинга) по состоянию на июль 2006 года. Показано, что в жёсткой конкуренции суперкомпьютерных архитектур победу одерживает класс суперкомпьютеров кластерного типа на основе неймановской концепции параллелизма, известной как «модель клеточных автоматов». Рассмотрены намерения и перспективные планы изготовителей суперкомпьютерных систем в США, Японии, Великобритании, Китае и других странах. Сформулированы обобщающие выводы, характеризующие текущее состояние и перспективы отрасли сверхбыстрых вычислений.

1. Введение

Термин *компьютер* происходит от английского слова *compute* — вычислять. Соответственно, в русском языке *компьютер* — это устройство для выполнения вычислений, фактически — *вычислитель*. Историческая родина компьютеров — США, где в период с 1935 по 1946 годы были сформулированы общие принципы их построения и созданы первые электронные образцы, ставшие прародителями современных компьютерных систем.

¹ Работа выполнена при финансовой поддержке РФФИ (проект № 04-01-00270) и программы ОИТВС РАН «Фундаментальные основы информационных технологий и систем» (проект 1.5).

С тех пор страна прочно удерживает лидирующие позиции в этой сфере человеческой деятельности. Это обеспечило ей право самой присваивать группам компьютеров любые названия простым добавлением к базовому термину *компьютер* различных слов-приставок. Со временем набралась обширная библиотека терминов пользовательской направленности, обозначающих группы компьютеров — носителей общих признаков.

По мере развития компьютерной отрасли появлялись классы и подклассы (семейства внутри классов) компьютеров с приставками *нано, микро, мини, миди, макси, супер*, добавляемыми к базовому слову *компьютер*. Возникали и продолжают использоваться даже трёхсловные термины типа *супермикромпьютер* [1] и ряд других. В итоге появился и закрепился на многие годы термин *суперкомпьютер*, отождествляемый с вычислительными системами самой высокой продуктивности. До сих пор нет точного определения термина, оно периодически уточняется, следуя динамике развития этого класса вычислительных средств. Английскому слову *supercomputer* соответствует русское понятие *высокопроизводительная компьютерная система*, т. е. вычислительная система, созданная для сверхбыстрого решения прикладных задач. Поскольку русский термин слишком многословный, будем придерживаться названий *суперкомпьютер* (СК) и *суперкомпьютерная система* (СКС).

Если в бытовом понимании классический компьютер как универсальный вычислительный прибор может решать *многие* виды задач, то суперкомпьютер должен уметь обрабатывать *все* задачи, причём существенно быстрее. Таково дилетантское представление о возможностях суперкомпьютера. Однако желаемое и действительное в данном случае не совпадают: *повышение быстродействия оборачивается на практике сужением области решаемых суперкомпьютерами задач*. Причина этого противоречия очевидна — максимальную скорость решения задачи можно получить лишь при полном совпадении алгоритма решаемой задачи с алгоритмом вычислительной модели компьютера. На это означает ограничение области применения компьютера. На этот шаг можно решиться только в случае, если задача актуальная, крупномасштабная и требующая постоянного (циклически повторяющегося) решения в заданные сроки.

В итоге закрепилась тенденция к адаптации архитектур компьютеров под задачу (класс задач) с целью уменьшения времени её (их) решения. Суть адаптации — полная специализация (под-

гонка) возможностей компьютера под конкретную задачу или группу родственных задач. Одним словом, появление каждой новой крупномасштабной задачи (КМЗ) можно рассматривать как залог появления очередного суперкомпьютера. И чем больше будет появляться КМЗ, тем большего числа СК и СКС следует ожидать.

В процессе создания СКС возникали и другие противоречия, которые необходимо было преодолевать. Это противоречия между производительностью и стоимостью, универсализацией и специализацией, проведением границы между аппаратными и программными средствами и т. д. Поиск оптимальных решений по преодолению указанных противоречий превратился в мощную движущую силу, определившую быстрое развитие той части компьютеростроения, которая связала себя с созданием суперкомпьютеров и суперкомпьютерных систем на их основе.

Появление класса суперкомпьютеров спровоцировало появление термина *суперкомпьютинг*, который означает *сверхбыстрые вычисления*. В дальнейшем будем придерживаться смысла терминов *суперкомпьютер, суперкомпьютерная система* и *суперкомпьютинг*, который нами зафиксирован выше.

Добавим одно важное замечание. Термин *сверхбыстрые вычисления* скрывает в себе реализацию многопоточного (другой термин — *многонитевого*) вычислительного процесса параллельного (одновременного) решения набора задач либо одной крупномасштабной задачи, представленной в виде сети взаимосвязанных подзадач, на множестве операционных (процессорных) элементов. Именно это обстоятельство во многом и определило базовую структуру операционной (решающей) части суперкомпьютеров и суть реализуемого в них многопоточного вычислительного процесса. Понятие *поточный процесс* будет пояснено ниже.

2. Постановка задачи

Данная работа не ставит своей задачей разобраться с тем, как устроены и функционируют суперкомпьютеры — высокопроизводительные системы для решения крупномасштабных задач. Её цель состоит в том, чтобы определить, в каком направлении дует ветер в акватории рынка суперкомпьютерных систем (СКС), что им движет и как дальше он может развиваться, каково действительное состояние сектора параллельных (суперкомпьютерных)

вычислений в стране и за рубежом. Ставится также задача понять, как проблемы суперкомпьютерной отрасли способны повлиять на другие классы компьютеров и какие причины до сих пор препятствовали быстрому продвижению суперкомпьютеров к своим потенциальным пользователям.

Получение ответов на поставленные вопросы позволит определиться с подходом к решению насущной для страны проблемы *возрождения* отрасли отечественного компьютеростроения, разрушенного в годы перевода экономики страны на новую экономическую парадигму. Одной из актуальнейших частей этой проблемы является «Создание отечественных суперкомпьютерных систем», обладающих такими свойствами и характеристиками, которые невозможно получить при использовании известных подходов и решений. Такая постановка задачи однозначно делает акцент на поиск *нетрадиционных вычислительных парадигм и моделей*, которые позволили бы избавиться от недостатков, свойственных параллельным системам, создаваемым на базе классической модели вычислений и различных её модификаций. В ходе изучения ситуации вокруг суперкомпьютеров предполагается найти подтверждение правильности озвученной выше постановки задачи. Если же подтверждений выявить не удастся, то следует установить причины, препятствующие реализации архитектур суперкомпьютеров на основе нетрадиционных подходов.

3. Истоки параллельных вычислений

3.1. Параллелизм — базовое свойство суперкомпьютерных систем. Появление идеи параллельного исполнения алгоритмов задач связано с осознанием ограниченности предельной производительности однопроцессорных компьютеров и систем на их основе. Другие веские причины — постоянная необходимость решения задач, превышающих возможности коммерчески доступных компьютеров, и объективная необходимость коллективного режима решения прикладных задач в допустимое время. Ещё одна группа причин — автоматизация управления распределёнными компьютерными системами и ужесточение требований к снижению времени и стоимости вычислений. Всё это вместе взятое привело к необходимости изучения многозадачных, параллельных и распределённых вычислений и формулировки принципов построения параллельных вычислительных систем,

которые бы в полной мере были реализованы в классе высокопроизводительных параллельных компьютерных систем (суперкомпьютеров). Однако путь к таким системам был тернист и долог.

Суперкомпьютерные системы — это системы с программно реализуемым на множестве операционных элементов параллельным вычислительным процессом, исполнение ветвей (нитей) и шагов которого заблаговременно predeterminedено в программе во времени и пространстве (по элементам операционного поля). Элементами операционного поля являются устройства, именуемые *процессорами* или центральными процессорными устройствами (CPU). В силу этого под термином *суперкомпьютер* принято подразумевать компьютер с параллельным режимом исполнения программ (задач), поддерживаемым той или иной (но всегда — конечной) степенью аппаратного параллелизма, хотя чисто параллельных (как и чисто последовательных) задач в природе не наблюдается в силу её трёхмерности.

3.2. Исторические корни параллельных вычислений.

Внедрению технологии параллельных вычислений в компьютеры, определившему время появления суперкомпьютеров, предшествовал достаточно длительный период изучения проблемы использования параллелизма. Было «узаконено» существование последовательных алгоритмов (закон *Амдаля*), установлена тенденция повышения производительности последовательных компьютеров (закон *Мура*), нормированы потери на взаимодействие и передачу данных (гипотеза *Минского*), получена оценка высокой стоимости параллельных систем (закон *Гроша*) [2, 3] и т. д. Было показано, что прерывания, прямой доступ, многозадачный и многопоточный режимы функционирования однопроцессорных компьютеров — все это частные случаи параллельной обработки. Особенно продуктивным для параллелизма оказалось введение понятий *событие, процесс, синхронизация параллельных процессов*, а также понятия *тупик (deadlock)* с формированием условий его возникновения и предотвращения.

В 70-е годы прошлого столетия были проведены обстоятельные исследования, позволившие найти количественные закономерности в структурах крупных параллельных задач и последовательных программ, написанных на языках высокого уровня (ЯВУ), которые были бы полезны при создании КС новых поколений. Исследовалось множество задач самого различного толка и назначения. Полученные результаты показали [2], что иссле-

дованные программы, как и соответствующие им задачи, отличаются довольно значительной степенью параллелизма. В целом был сделан оптимистический вывод о том, что параллельные компьютеры могут быть эффективными даже при реализации стандартных программ, написанных на языке Фортран, не говоря уже о пространственно-распределённых задачах, обладающих естественным (явным) параллелизмом. Анализ показал, что даже в самых неблагоприятных случаях (задачи, алгоритмы которых отличаются почти полным отсутствием операторов цикла) в решении могут быть задействованы до 16 процессоров одновременно. По мере усложнения программ число параллельно работающих процессоров увеличивается и достигает 100 и более. Таким образом, полученные результаты уже в то время свидетельствовали о возможности повышения производительности как минимум на порядок при переходе на многопроцессорные (параллельные) компьютеры. В то же время исследования подтвердили зависимость эффективности вычислений от структурных особенностей аппаратуры, большую сложность разработки параллельных алгоритмов и трудоёмкость проверки правильности параллельных программ.

Что касается известной точки зрения [3] о том, что в обычных программах слишком мала степень параллелизма и поэтому многопроцессорный компьютеры нецелесообразны, то предпринятый количественный анализ показал её ошибочность. Существовала и другая распространённая точка зрения [4], полагающая, что ускорение программ лишь логарифмически возрастает с числом процессоров. Этот вывод следует рассматривать с большой осторожностью. Результаты измерения отнюдь не описываются такой простой (логарифмической) зависимостью и оказываются существенно более дифференцированными.

3.3. Базовые понятия параллелизма как наследие последовательных вычислений. *Многозадачность* и *многопоточность* — два наиболее часто употребляемых термина, когда речь идёт о современных операционных системах (ОС), например, таких как Windows, Unix, Linux, OS/2 и других. Оба термина — продукт поиска оптимальных режимов функционирования однопроцессорных (неймановских) компьютеров. Определение понятийного смысла терминов дано в [5]. О практической стороне реализации этих понятий можно прочитать, например, в [6], где описаны различные варианты организации многопоточности

в операционных системах Windows 3x, Windows 95 и Windows NT, разработанных для управления работой однопроцессорных компьютеров, и проведено их сравнение. Описание этих режимов применительно к параллельным вычислениям имеется в [7].

3.3.1. Многозадачный режим. Многозадачный режим (multitasking) — это обеспечиваемый ОС режим работы, при котором компьютер может выполнять несколько прикладных задач (программ) специальным образом. ОС обеспечивает псевдоодновременное исполнение двух или более программ за счёт выделения каждой из них доли времени центрального (единственного в компьютере) процессора. Из сказанного следует, что назначение компьютера во многом определяет выбор ОС, реализующей требуемый пользователю режим работы.

Существует несколько типов *многозадачного режима*. Самый простой из них — *контекстное переключение (context switching)*, при котором две или более прикладных программы загружаются в память одновременно, но только приоритетной программе предоставляется время для её действительной обработки компьютером. Остальные программы ожидают активизации, для чего существуют определённые процедуры. При *кооперативном (cooperating)* многозадачном режиме фоновым задачам назначается время обработки в моменты простоя приоритетной задачи (например, когда программа ждёт нажатия клавиши), и только в том случае, если это позволяет программа. При многозадачном режиме с *разделением времени (time-slice)* каждой задаче предоставляется микропроцессор на доли секунды. Поступление задач на обработку происходит либо в соответствии с их уровнем приоритета, либо в последовательном порядке.

Выполнение программ в многозадачном режиме с разделением времени процессора между несколькими программами создаёт иллюзию их одновременности выполнения. Использование режима деления времени повышает эффективность организации вычислений. Например, если один из процессов перешёл в состояние ожидания данных, процессор переходит к обработке готового к исполнению процесса. В данном режиме проявляются многие атрибуты параллельных вычислений (необходимость взаимоисключения и синхронизации процессов и др.) Как следствие, этот режим может быть использован на стадии начальной разработки параллельных программ.

3.3.2. Многопоточный режим (многопоточность). Многопоточный режим (*multithreading*) подразумевает выполнение компьютером под управлением ОС нескольких параллельных потоков вычислений, относящихся к одной прикладной программе [6, 7].

Фактически это означает выполнение многозадачного режима (нескольких процессов) в рамках одной задачи. Одновременное выполнение в параллельной системе многозадачного режима порождает одновременное выполнение множества вычислительных процессов, каждому из которых предопределены свои операционные ресурсы компьютера.

Теперь нетрудно понять, чем отличаются *исполняемые потоки* или *нити* (от англ. *thread*) от *многозадачности*, как они взаимосвязаны и как используются. Геометрические иллюстрации обоих режимов легко найти в книгах по параллельным системам. Ещё проще — в Интернете.

3.4. Общие отличительные признаки СКС. Основными отличительными признаками принадлежности компьютера к классу высокопроизводительных систем являются:

а) архитектура, оптимизированная на параллельную обработку потоков данных;

б) временной (конвейерный принцип работы) и пространственной параллелизмы (многопроцессорность) на всех уровнях организации работы аппаратуры;

в) программное обеспечение (в первую очередь — ОС), поддерживающее параллельную (многопоточную) обработку множества задач;

г) возможность выполнения векторных и матричных операций с плавающей запятой;

д) большой совокупный объём оперативной (до 600 Гб) и дисковой (сотни *терабайт*) памяти при ограниченном числе периферийных устройств;

е) высочайшая скорость обмена данными между обрабатываемыми узлами (от 500 Мб и выше);

ж) значительные габариты и рассеиваемая мощность и др.

Указанные в ряде признаков количественные значения способны к быстрым изменениям в силу высокой динамики развития суперкомпьютерных систем.

Наличие у СКС перечисленных свойств означает, что её вычислительная парадигма как основа модели компьютерных

вычислений, архитектура, структура, организация управления ходом вычислительного процесса, программное обеспечение, схемотехническая и элементная база, а также конструктивно-технологическая реализация оптимизированы на поддержку этих отличительных свойств.

Приступая к разработке нового (в нашем случае — параллельного) компьютера, его разработчик должен, прежде всего, «определился на местности», т. е. понять, к какому типу параллельных компьютерных систем его творение будет принадлежать, и каким новым знанием пополнит он компьютерную науку о параллельных вычислениях. Для этого он должен знать запросы потенциальных пользователей его будущего компьютера, а это можно выяснить, изучая системы, поступающие на рынок. Задачу существенно упрощают рейтинговые списки систем, подобные Top500 и Top50/СНГ. Поиск нового знания необходим, без этого обойти лидеров вряд ли удастся. Наконец, надо знать, какие вычислительные парадигмы, используемые в действующих суперкомпьютерах, перспективны. Это означает, что следует хорошо разбираться в подковерной борьбе авторов вычислительных идеологий. Наконец, следует знать истоки вычислительных идеологий, что позволит определиться с потенциальной долгоживучестью каждой из них.

3.5. Общее и специальное в параллельных компьютерах и системах. К параллельным (высокопроизводительным) компьютерным системам относятся суперкомпьютеры, многопроцессорные вычислительные системы, многомашинные вычислительные комплексы и компьютерные сети. Все они рассчитаны на решение крупномасштабных прикладных задач в условиях реального времени. Все типы суперкомпьютеров способны параллельно (одновременно) выполнять несколько процессов (задач). Однако вычислительные процессы в них организуются по-разному, их специфика тесно связана с методом доступа каждого процессора к памяти системы. Все вычислительные процессы решения крупномасштабных задач имеют многопоточную организацию. Интегральная производительность любой СКС определяется с учётом всех потоков, которые способны поддерживаться аппаратурой решающего поля и операционной системой.

Согласно потоковой классификации [8] все суперкомпьютерные системы относятся к MIMD- либо SIMD-структурам (расшифровка аббревиатур даётся ниже). В SIMD-архитектуре

число операционных устройств и их типов сильно ограничено, в MIMD-архитектуре возможности существенно шире. В качестве операционных устройств в параллельных компьютерах используются арифметико-логические устройства (АЛУ), процессоры, процессорные ядра, компьютерные ядра и собственно компьютеры. В зависимости от степени связи операционных устройств с оперативной памятью (сильная или слабая [5]), эти типы структур имеют различные пределы производительности. Функции обмена сообщениями между подсистемами суперкомпьютеров выполняются высокоскоростными коммуникационными шинами магистрального и радиального типов. Такие средства взаимодействия используются для обеспечения *сильной связи* процессоров с оперативной памятью и дисковыми накопителями системы. Там, где достаточно *слабой связи*, используются локальные сети и специальные каналы связи с очень высокой пропускной способностью.

3.5.1. Основная классификация компьютерных систем. Чтобы понять механизм существования параллелизма, обратимся к широко используемой на практике классификации компьютерных систем, предложенной в [8]. В указанной работе М. Дж. Флинн (*M.J. Flinn*) предложил классификацию *видов процессорного параллелизма*, базирующуюся на булевых свойствах вектора, составленного из истинных значений двух переменных (p_1 и p_2), обозначающих количество различных потоков, которые могут сосуществовать и взаимодействовать в системе как угодно (последовательно, параллельно и смешанно).

Имеется: $\begin{cases} p_1 & \text{— множество потоков команд (инструкций) — } m_k, \\ p_2 & \text{— множество потоков данных (операндов) — } m_d. \end{cases}$

Оба потока различаются процессором (процессорами) системы в течение всего времени исполнения текущей программы (программ), обрабатывающей свой набор данных. Процесс реализации этих потоков составляет содержательную суть вычислительного процесса компьютера.

Как известно, пара переменных, рассматриваемая как монада, может иметь четыре различающихся состояния. Соответственно, монада $\{p_1 p_2\}$ способна породить четыре вида (типа или класса) вычислительных систем:

— $\{p_1 p_2\} = 00$: ОКОД (*SISD*) — одиночный поток команд, одиночный поток данных (*Single Instructions, Single Data*), $m_k = m_d = 1$;

— $\{p_1 p_2\} = 01$: ОКМД (*SIMD*) — одиночный поток команд, множественный поток данных (*Single Instructions, Multi Data*), $m_k = 1, m_d > 1$;

— $\{p_1 p_2\} = 10$: МКОД (*MISD*) — множественный поток команд, множественный поток данных (*Multi Instructions, Single Data*), $m_k > 1, m_d = 1$;

— $\{p_1 p_2\} = 11$: МКМД (*MIMD*) — множественный поток команд, множественный поток данных (*Multi Instructions, Multi Data*), $m_k > 1, m_d > 1$.

Такая классификация базируется на значениях коэффициентов m_k и m_d , называемых *коэффициентами множественности* потоков команд и данных. Параметры m_k и m_d используются для количественной оценки степени процессорного параллелизма. В том случае, когда соответствующая степень параллелизма реализуется в полном объеме, процессор функционирует на своём максимальном уровне пропускной способности и производительности. Обычно же через m_k (m_d) обозначают минимальное количество отдельных потоков команд (данных), которые находятся в активной обработке, проходя через фазы обработки, перечисленные ниже:

- 1) генерирование адреса очередной инструкции;
- 2) считывание (выборка) инструкции из ячейки памяти;
- 3) расшифровка (декодирование) инструкции;
- 4) генерирование адресов операндов;
- 5) извлечение (выборка) операндов;
- 6) процесс исполнения инструкции (выполнение операции над операндами);
- 7) запись (отсылка) результата (нового операнда) в ячейку оперативной памяти.

Характеристика архитектур компьютеров, у которых вычислительные процессы согласуются с потоковой классификацией, представлены в табличном виде на рис. 1.

Потоковые концепции построения компьютеров, соответствующие классификации М. Дж. Флинна, представлены на рис. 2.

ОКОД ($m_k = m_d = 1$).

В эту категорию попадают малые и большие традиционные компьютеры с одним центральным процессором (CPU), который

	Потоки данных	ОД (одиночный поток данных)	МД (множественный поток данных)
Потоки команд	ОК (одиночный поток команд)	Ареал ОКОД-систем	Ареал ОКМД-систем
	МК (множественный поток команд)	Пустой ареал	Ареал МКМД-систем

Рис. 1. Поточковая классификация компьютерных архитектур

имеет единственное операционное устройство (АЛУ), способное к выполнению лишь скалярных операций. Компьютеры, построенные в точном соответствии с неймановской парадигмой и моделью вычислений, идеально отвечают концепции ОКОД. Образно говоря, под термином ОКОД можно также подразумевать ареал

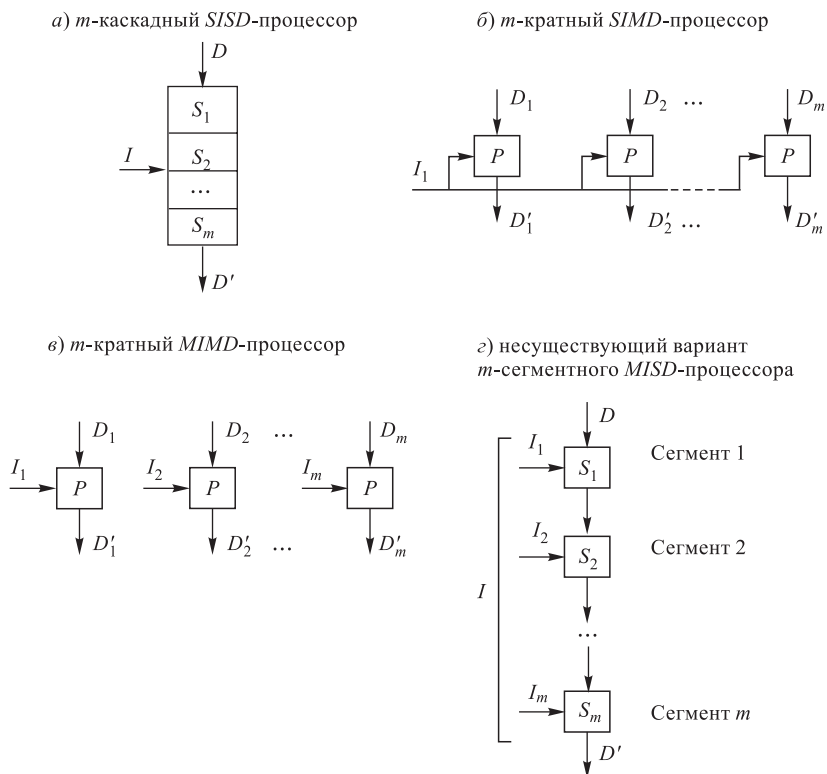


Рис. 2. Модели вычислительных процессов для процессоров потоковой классификации Флинна

(творческое пространство), где проектируются только однопроцессорные компьютеры.

ОКМД ($m_k = 1, m_d > 1$).

Данная категория вбирает в себя все компьютеры и компьютерные системы, обладающие единственным устройством программного управления и несколькими операционными устройствами (типа АЛУ). Сюда входят векторные, матричные и ассоциативные процессоры и системы на их основе. В данной категории процессоров и систем одна инструкция может управлять обработкой большого числа структурных единиц данных. Первым обитателем ареала ОКМД стала компьютерная система ILLIAC-IV с матричной операционной средой. Коммерческая система STARAN использовала ассоциативный процессор.

МКМД ($m_k > 1, m_d > 1$).

Данная категория охватывает компьютеры и системы, способные к независимому исполнению нескольких программ одновременно. К таким системам относятся многопроцессорные и многомашинные системы и локальные сети, а также системы из компьютеров с программно-несовместимыми архитектурами (иногда их называют *полисистемами*).

МКОД ($m_k > 1, m_d = 1$).

Очень часто сюда относят процессоры и системы с конвейерной организацией вычислительного процесса, полагая, что каждый элемент данных обрабатывается различными инструкциями в различных сегментах конвейерного процессора. Но это не так, поскольку таких систем нет. Это пустой класс. Что же тогда он означает?

Ответ легко получить, если соотнести данные ареалы КС с декартовой системой координат (ДСК), делящей пространство на 4 части (рис. 3). Тогда три её части (00, 01 и 11) окажутся рабочими, а четвёртая — результирующей (той, где вы находитесь).

Предположим, что в каждом из пространств (ареалов) будут проектироваться компьютеры только одной из объявленных ка-

ОКМД {01}	МКМД {11}
ОКОД {00}	{10} Временной параллелизм

Рис. 3. Процессорные ареалы в свете ДСК

тегорий, т. е. каждое пространство рассматривается как целевая творческая студия. Пусть в нулевом {00} ареале будут создаваться компьютеры категории ОКОД, в первом {01} — ОКМД, во втором {02} — МКМД. Анализ особенностей СКС всех классов позволил увидеть, что в результате длительной эволюции все они стали как норму использовать *временной параллелизм* для повышения своей производительности.

Временной параллелизм есть не что иное, как конвейерная организация работы аппаратуры процессора и других устройств компьютера. Конвейерный принцип работы функциональных частей процессора и организации его вычислительного процесса органически подходит и используется во всех трёх категориях систем. Следовательно, этому методу присуще свойство универсальности. Так вот, в третьем {10} ареале, представляющем собой результирующее пространство, должно «выпасть в осадок» нечто общее (фундаментальное), что присуще всем трём рабочим ареалам творчества. Этим фундаментальным «осадком» как раз и является не тот или иной компьютер с конвейерной организацией вычислительного процесса, а *конвейерный метод повышения производительности*. Универсальность его проявляется в том, что он может быть применён в любом компьютере. Этот результат следует считать *фундаментальным*, поскольку он может использоваться в качестве нового фундамента для построения следующего поколения систем, архитектура которых остаётся программно совместимой с компьютерами предыдущего поколения. Если в первом цикле разработки компьютеров этот метод и использовался, то спонтанно, и в основном в тех «узких местах», где иным способом нельзя было повысить быстродействие какого-либо узла или устройства компьютера. Когда все варианты повышения скоростных характеристик систем в каждой из категорий оказываются исчерпанными полностью, наступает новый цикл развития тех же систем, но уже *изначально на конвейерной основе*.

Именно это и происходит в течение последних двух десятков лет, по крайней мере, в традиционных классах компьютеров. В современных суперскалярных системах степень конвейеризации прошла несколько стадий развития. Сегодня она перешла через порог конвейеризации, исчисляющийся 24 инструкциями командного потока, поступающими на обработку в CPU параллельно тремя последовательностями (конвейерами) по 8 инструкций в каждой.

Когда это направление модернизации исчерпает себя (после того как будет исчерпана конвейеризация конвейеров), в осадок выпадет другая дежурная тенденция. Это может быть пространственная обработка (параллелизм²) на основе тиражирования операционных устройств, использования короткого (RISC) либо длинного (LIV, WLIV) форматов машинного слова, либо что-то другое (например, переход к многоядерным процессорам) и т. д. Если внимательно присмотреться к истории развития вычислительных систем, то всё это уже было, есть и будет. Только развитие это идёт спонтанно, идеи возникают и исчезают, не будучи до конца понятыми потому, что их время ещё не наступило. Причина всего — в непонимании законов, управляющих эволюционным путём развития объектов в Природе. Этим легко объяснить, почему не состоялся японский компьютер пятого поколения.

3.6. Истоки живучести основной классификации. Необходимо обратить внимание на то обстоятельство, что рассмотренная выше классификация основывается на независимости потока управления (поток инструкций) и потока элементарных (скалярных) данных. В неймановской модели вычислений это не совсем так, хотя разделение потоков всё же имеет место. В этом смысле представляется нечётким и определение термина *поток*. Например, в компьютере неймановской архитектуры поток управления является ведущим (по этой причине она определяется как *Controlflow*-архитектура), а поток операндов — ведомым. При этом поток данных оказывается как бы вложенным в поток инструкций. Перемежаясь, оба потока образуют общий поток. В компьютерах, где ведущим является поток данных, картина оказывается инвертированной, и имеет место *Dataflow*-архитектура. Существуют варианты организации вычислительного процесса на основе полного разделения потоков и даже различных принципов хранения элементов, порождающих потоки, в памяти. В результате часто оказывается неясным, к какой из трёх категорий следует отнести конкретную вычислительную систему. Такое возможно потому, что потоковая классификация Флинна развёрнута лишь на два уровня.

² С уже интегрированным в него временным (конвейерным) параллелизмом.

Потоковая классификация используется чаще всего, и на то имеются веские причины. *Во-первых*, потому что классификация ориентирована на потоки — главные атрибуты, определяющие ход и динамику вычислительного процесса, в том числе и параметры любого компьютера. *Во-вторых*, сущность классификации до сих пор полностью не раскрыта, и это обстоятельство работает на уровне интуиции. *В-третьих*, несомненно, что классификация обладает свойством вложенности. Если её развернуть, она может вобрать в себя многие другие категории систем. Весь вопрос — в механизме выполнения развёртки. На сегодняшний день он не известен. Известно только, что причиной этого является «дурная бесконечность». *В-четвёртых*, справедливость классификации полностью подтверждена эволюцией компьютерных систем.

Имеются и другие классификации вычислительных систем (например, систематика Шора, структурная нотация Хокни и Джесхоупа), общее число которых достигло десятка [9–11], но и они не охватывают всего разнообразия даже коммерчески доступных компьютеров, созданных человеком. К тому же ни одна из классификаций не имеет такого хождения как потоковая классификация Флинна.

4. Области применения СКС — следствие их возможностей

4.1. Главный стимулятор «погони за производительностью». Известно, что число применений СКС определяется её функциональными и вычислительными возможностями. В свою очередь, вычислительная мощь суперкомпьютера определяется производительностью, измеряемой числом работ (заданий, задач, инструкций, микроинструкций и т. д.), выполняемых в единицу времени. Очевидно, что при равных функциональных возможностях лучшей будет та система, у которой показатель (индекс) производительности выше. Именно этот показатель считается причиной и стимулятором «погони за производительностью» во всех классах компьютеров. Иллюстрацией такой погони служит известный факт: с момента появления на свет первого суперкомпьютера (1976 год — векторный компьютер Cray-1 компа-

нии *Cray Research Inc.*)³ производительность компьютеров этого класса возросла более чем в 10^6 раз и приблизилась вплотную к отметке в 300 Тфлоп/с (суперкомпьютер IBM BlueGene/L с числом процессоров, равным 131 072).

Естественно возникает вопрос: «*Зачем нужно всё время увеличивать вычислительные мощности?*» Ответ прост — существуют и постоянно возникают задачи, которые невозможно решить (за допустимое время) с применением других типов компьютеров, даже если объединить последние в мультикомпьютерную сеть. Образно эту ситуацию можно охарактеризовать китайским афоризмом: «*Тысяча мышей не способна заменить одного слона*». Американские компании, владеющие самыми перспективными технологиями производства элементной базы для компьютеров любых классов, вышли на принцип проектирования суперкомпьютеров, суть которого определяется перефразированной поговоркой: «*Технология есть, ума не надо*». При таком (механическом) подходе можно не думать о логических (архитектурных) и иных нетрадиционных методах повышения производительности, а наращивать её простым тиражированием операционных узлов компьютера и увеличением их рабочей частоты. Отсюда — массовое увлечение кластерной идеологией построения суперкомпьютеров.

Так в реальности всё и происходит (ниже мы это увидим), хотя в некоторых случаях это оказывается далеко не самым оптимальным решением. Фактически американцы в борьбе за лидерство на рынке (а это означает непрерывное получение максимальной прибыли) полагаются на имеющуюся «вычислительную силу», располагая технологией её простого наращивания. Такой подход полностью оправдывает себя, если обладает наименьшей затратностью по отношению к другим подходам. Существуют задачи, для которых суперкомпьютеры являются единственным технологически приемлемым средством их решения, независимо от того, как они устроены. В следующем разделе наиболее известные из них будут перечислены.

Вообще говоря, превалируют несколько подходов к выбору средства решения задачи. Можно, например, использовать более дешёвое вычислительное средство (принцип «здесь и сейчас»), не задумываясь о том, что решение будет неоптимальным и что

³ Компьютер Cray-1 имел время цикла 12,5 нс, что обеспечивало ему пиковую производительность 160 млн опер/с.

от него потом придётся отказаться. Если же компьютер специально построен для решения «дежурной» крупномасштабной задачи, то в этом случае задача будет регулярно, надёжно и в срок решаться, окупая затраты на её создание и принося авторам и обществу научную, экономическую, техническую и прочую выгоду, либо обеспечивая экологическую защиту этого общества и окружающей его среды. К числу таких задач относятся, например, задачи математического моделирования эволюционных процессов, наблюдаемых во Вселенной, природных явлений Земли (землетрясения, торнадо, цунами, ледниковые оползни и др.), проведения псевдоядерных взрывов в виртуальном пространстве, решения проблем распознавания и сортировки нужных данных по смыслу среди уже собранной информации и многие другие.

4.2. Постоянное расширение ареала применения СКС.

Можно назвать ещё ряд дежурных задач человечества, которые «съедают» мощности суперкомпьютеров без остатка и требуют ещё и ещё — это долгосрочное предсказание погоды, построение динамических моделей климата, слежение за состоянием воздушного и водного бассейнов Земли. Именно задача устойчивого прогноза погоды на неделю вперёд стимулировала создание самой мощной на сегодня СКС *BlueGene/L*, установленной в Ливерморской лаборатории (США). Предполагалось, что её проектной мощности окажется достаточно для решения насущной задачи.

Обращает на себя внимание непрерывно расширяющийся спектр областей применения суперкомпьютеров (смотри таблицы ниже). Сегодня это научные, информационные, погодные и климатические исследования, моделирование транспортных и энергетических систем, управление потоками финансов, синтез музыкальных произведений. Ожидается, что природа скоро станет основным поставщиком крупномасштабных задач для суперкомпьютеров, число которых, несомненно, будет расти.

К сфере возможностей суперкомпьютеров также относятся: космическая и противовоздушная оборона, промышленность (в особенности, полупроводниковая), геофизика суши и океанов, моделирование крупномасштабных задач, глобальная телекоммуникация, принятие решений, управление распределёнными базами данных, содержащими информацию о сотнях миллионов кли-

ентов, кинематография (исполнение кинотрюков виртуальными псевдоактёрами) и многое другое.

Число подобных задач растёт в ускоряющемся темпе, вызывая положительную реакцию разработчиков суперкомпьютеров. Эта тенденция подтверждается обилием на суперкомпьютерном рынке моделей коммерчески доступных суперкомпьютеров, обладающих различной производительностью и традиционно узким спектром областей применения. Фактически каждый компьютер ориентируется (в процессе проектирования его разработчиками) на решение строго определённого класса задач или даже одной крупномасштабной задачи, имеющей общемировое, либо государственное, либо отраслевое, либо научное, либо, наконец, коммерческое значение. Множеством типов СКС покрывается широчайший спектр задач. При изучении суперкомпьютерного рынка поражает, прежде всего, динамика конкурентной борьбы компаний — производителей СКС за место под солнцем, подтверждением которой служат рейтинговые списки суперкомпьютеров, о которых речь пойдёт ниже.

Выявив действующие в сфере суперкомпьютинга тенденции, необходимо оговориться. Дело в том, что в последние годы в качестве операционных устройств суперкомпьютеров стали применяться универсальные микропроцессоры, используемые в массовых однопроцессорных компьютерах, причём в наращиваемых количествах. Следствием этого, несомненно, станет расширение возможностей и областей применения каждого из классов суперкомпьютеров. Этим приёмом суперкомпьютеры взяли курс на повышение своей степени универсализации, хотя проблема полной загрузки тысяч их микропроцессоров продолжает оставаться нерешённой.

4.3. Оценка главного показателя (индекса) качества СКС.

4.3.1. Поиск общего способа оценки индекса производительности. С появлением на рынке множества различных СКС актуальной стала задача поиска объективного и единого средства, позволяющего оценивать их производительность. В качестве такого средства оценки был выбран тестовый программный пакет *Linpack*, который представляет собой программу решения системы линейных уравнений методом Гаусса. По результатам выполнения этого теста на суперкомпьютере определяется его индекс производительности, который исполь-

зуются затем для ранжирования компьютерных систем и составления рейтинговых списков (подобных Top500 и Top50/СНГ). Структура списка как информационного документа пока что не устоялась, но приближается к идеалу. Сегодня каждый список содержит данные о структурной организации систем, максимальной (R_{max}) и пиковой (R_{peak}) производительности, спецификацию основных (системных) параметров и другие сведения. Это позволяет, сравнивая показатели качества систем, осуществлять их предварительный выбор. Фактически списки являются спецификациями виртуального рынка, позволяющими оперативно изучать обстановку на реальном рынке (в любое время посредством сети Интернет).

Обратим внимание читателя на следующее обстоятельство. Среди множества программных средств тестирования компьютеров и их устройств существует ещё один тестовый пакет *FLOPS*, результаты работы которого также измеряются в тех же единицах, что и в *Linpack*. Тесты этого пакета обеспечивают измерение скорости выполнения наборов данных на смесях инструкций (*Fadd*, *Fsub*, *Fmul* и *Fdiv*), поддерживающих выполнение операций с плавающей запятой. Четыре различных теста *Flops1* — *Flops4* различаются количеством инструкций *Fdiv* в смеси (от 25% до 0%). Пакет хорош тем, что пригоден для тестирования как классических скалярных, так и векторных процессоров. Именно эти типы архитектур (как будет показано ниже) используются в суперкомпьютерах сегодняшнего времени.

Пакет *Linpack* оценивает производительность компьютера в единицах измерения, являющихся сокращением от *Millions of Floating point Operations per Second (Mflop/s)*, что означает миллион операций с плавающей запятой в секунду (*Мфлон/с*). В связи с быстрым ростом производительности суперкомпьютеров единица измерения также изменяется с шагом, кратным числу 10^3 . Очень быстро в обиход вошли такие единицы, как *Gflop/s* (*Гфлон/с*), *Tflop/s* (*Тфлон/с*), *Pflop/s* (*Пфлон/с*). Следует ожидать, что скоро появятся ещё более крупные единицы.

Введём с целью экономии более короткие обозначения для единиц измерения. Будем писать вместо *Мфлон/с* (где *М* — мега (*mega*) — 10^6) сокращение *Мф/с*. Аналогично, вместо *Гфлон/с*, *Тфлон/с*, *Пфлон/с* будем использовать, соответственно, обозначения: *Гф/с*, *Тф/с* и *Пф/с*, в которых первые буквы читаются как гига (*giga* — 10^9), тера (*tera* — 10^{12}) и пета (*peta* — 10^{15}).

Более подробно содержательная сущность пакета *Linpack* раскрывается ниже.

4.3.2. Особенности пакета *Linpack* — общего средства тестирования СКС. Итак, рейтинговые списки СКС строятся на основе измерения производительности суперкомпьютеров с помощью всего лишь одного тестового пакета. Учитывая специфику пакета «*Linpack*», нельзя утверждать, что выбранный из списка компьютер будет решать пользовательские задачи столь же успешно, как перемалывать матрицы чисел. Дело в том, что программа *Linpack* «выросла» из библиотеки подпрограмм, ориентированной на решение задач линейной (*Lin...*) алгебры, что не соответствует в полной мере модели работы суперкомпьютеров. Существуют две версии пакета — на языках Си и Фортран. Основное время теста занимает выполнение внутреннего цикла, запрограммированного на выполнение типовых матричных операций по формуле $y(i) = y(i) + a \times x(i)$. Стандартная версия теста оперирует с матрицами 100×100 . Имеются версии для матриц размерами 300×300 и 1000×1000 с различными правилами оптимизации. Тест *Linpack* подходит для всех типов параллельных систем, так как ориентирован на обработку матриц данных, которые хорошо векторизуются и распараллеливаются.

В этом месте необходимо оговориться, поскольку не ясно, как учитывать тот факт, что тесты пакета *Linpack* написаны на языках высокого уровня и, следовательно, операционная система и компилятор (с его установками на оптимизацию) могут существенно повлиять на результаты тестирования. Специалисты считают, что получаемые результаты тестирования могут отличаться от реальных результатов в «разы». Это означает, что на реальной задаче, а не синтетическом тесте, результаты окажутся совершенно другими. Последнее может означать, что компьютер выбран неправильно. Тем не менее другого средства тестирования нет. Применение *Linpack* можно оправдать тем, что все компьютеры оказываются в одинаковых условиях. К тому же наличие относительных результатов измерения лучше, чем отсутствие абсолютных.

Учитывая основной недостаток пакета *Linpack* (он даёт имеющие смысл результаты только для вычислений приведённого выше типа), требуется, как выше уже было сказано, дополнительное тестирование выбираемого суперкомпьютера. Для

этого в мире существует большой набор (около 50) тестовых программ, оценивающих различные стороны производительности параллельных систем и их функциональных частей. Наиболее известны из этого списка следующие программы и программные тестовые системы: 007 (ODBMS), AIM, *Dhrystone*, *Khornestone*, *LFK* (Livermore Loops), *MUSBUS*, *NAS Kernels*, *Nhfsstone*, *PERFECT*, *RhosettaStone*, *SLALOM*, *SPEC*, *SSBA*, *TPC*, *WRI Benchmark Suite*, *Whetstone*, *Xstone*, *SYSmark*, *Stanford*, *IOBENCH*, *FLOPS*, *Matrix Multiply* (MM), *C LINPACK* и др.

Только комплексное тестирование СКС может ответить на вопрос о соответствии предварительно выбранной системы технико-экономическим требованиям пользователя.

5. СКС, суперкомпьютеры и суперкомпьютинг

5.1. Становление суперкомпьютерной отрасли. Почвой, на которой выросли и начали совершенствоваться суперкомпьютерные системы, стала ситуация, когда конвейерная скалярная обработка однопроцессорных компьютеров перестала удовлетворять потребителя по скорости решения многих прикладных задач. Тогда возникла идея применить в компьютерах технологию векторных вычислений. Как известно, вектор представляет собой линейный (пространственно ориентированный) кортеж слов машинных данных, которые могут быть поданы на обработку одновременно. Векторное решение автоматически приводит к пространственно распределённой структуре компьютера со многими операционными (параллельно работающими) блоками. Пространственная обработка впервые была реализована в архитектуре векторного компьютера Cray-1, который и породил термин *суперкомпьютер*. Следом появились векторные системы Cyber 203/205 Control Data Corp (CDC) и серия XMP Cray Research. И пошло и поехало. За истекший период (с 1976 года) было разработано много экспериментальных и коммерчески пригодных архитектур суперкомпьютеров. Они прошли путь от уникальных изделий штучного изготовления по заказу до серийно изготавливаемых систем, конкурирующих на рынке и устанавливаемых по всему миру.

Краткий экскурс в историю суперкомпьютерных дел показывает, что технология производства аппаратных средств компьютеров почти всегда опережала и опережает их теоретическое обоснование. Производителями последовательно (в основ-

ном спонтанно) создавались и совершенствовались скалярные, векторные, конвейерные и суперскалярные процессоры. Когда и их возможностей стало не хватать, появились транспьютерные, матричные, кубические, гиперкубические и прочие экзотические системы, собираемые из множеств вычислительных элементов. Возникали и исчезали структуры с гибкой (программируемой) топологией и возможностью диагонального соединения каждый с каждым. Время отобрало системы, соответствующие текущему временному интервалу и потому оказавшиеся наиболее живучими. Оно и определило то, что сегодня превалирует на суперкомпьютерном рынке. Однако эффективно использовать как вычислительные, так и коммуникационные мощности пока не удалось. Ни одна современная СКС, какую бы структуру она ни имела, не способна работать с разномасштабными прикладными задачами, демонстрируя при этом свою максимальную производительность. Например, суперкомпьютер IBM BlueGene/L показал на реальном научном приложении производительность $207,3 \text{ Tf/c}$, в то время как объявленная пиковая производительность равна 367 Tf/c [44].

Первые суперкомпьютеры представляли собой уникальные системы и создавались под конкретные задачи конкретных пользователей. Из-за отсутствия средств, поддерживающих процессы программирования, в особенности хороших компиляторов, подготавливать задачи и оптимизировать их размеры для выполнения приходилось вручную. К началу 80-х годов истекшего столетия ситуация несколько изменилась. Осознание истинных возможностей суперкомпьютеров и их полезности привлекло внимание многих фирм к этой сфере деятельности людей. Понимание потребности в таких компьютерах стимулировало разработку для них прикладных программ различного назначения. Одним из основополагающих факторов явилась обязательная возможность выполнения операций с плавающей запятой. Известные компьютерные фирмы также сочли суперкомпьютинг перспективным делом и стали работать в этой области. Оценив возможность использования суперкомпьютеров не только в научных, военных и правительственных целях, на рынок (на котором доминировали американские компании) вышли японские производители NEC, Fujitsu и Hitachi. Затем к работе подключились фирмы Великобритании и Германии. Если в середине 80-х годов было легко собрать статистику о развитии рынка суперкомпьютеров (их было мало), то в начале 1993 года статистические исследова-

ния оформились в виде рейтингового списка *Top500*, подготовка которого стала регулярным делом. Сегодня в разделе рынка суперкомпьютинга и сервисных услуг принимают участие около сотни фирм и компаний.

В конце концов, суперкомпьютерный рынок стал интернациональным.

5.2. Тенденция, подход и основные критерии проектирования. Изучение динамики конкурентной борьбы, фиксируемой посредством присвоения рейтингов суперкомпьютерам, позволяет определить главную тенденцию, стимулирующую развитие индустрии суперкомпьютеров (последние в Интернете окрестили как «*компьютеры для быстрой езды*»). Эта тенденция ранее определена как «*погоня за производительностью*». Она же и определяет в качестве главного критерия проектирования суперкомпьютеров — отношение *производительность/стоимость*. Другие важные тенденции и их критерии — *продуктивность/энергоёмкость, продуктивность/надёжность*.

Эти тенденции нельзя назвать открытием. Они лишь в очередной раз подтвердили давно известную истину: практически для всех классов компьютеров главным критерием проектирования является *интегральная производительность* (показатели, находящиеся в знаменателях критериев, — её основные ограничители). Для СКС (параллельных систем по определению) — тем более, поскольку именно ради этой цели они и проектируются. В них предельно высокая скорость исполнения программ выжимается всеми доступными способами. Здесь ради достижения цели применяется подход «*патронов не жалеть*». Накопленный опыт показал, что единственно возможный путь решения этой задачи — *комплексный подход*. Только он гарантирует ощутимый общий эффект, складывающийся из множества локальных. Из такого подхода к повышению производительности компьютеров следует, что все процессы в суперкомпьютерной системе должны рассматриваться и решаться в его ракурсе. При этом объединяющим звеном комплексного подхода является параллелизм всех видов, вносящий наибольший вклад в дело повышения интегральной производительности. Примерно такую стратегию демонстрируют сегодня фирмы-лидеры, специализирующиеся на создании компьютерных систем для производства высокопроизводительных вычислений (суперкомпьютинга). Поэтому они за-

служенно лидируют в рассматриваемом секторе компьютеростроения.

5.2.1. Страны-участницы мировой суперкомпьютерной гонки. Стран, действительно конкурирующих на рынке суперкомпьютинга, немного. Исторически это США, Япония, Великобритания и Германия. В последние годы к ним присоединились Китай, Южная Корея и ряд стран Европы, использующих сверхмощные суперкомпьютеры (Испания, Нидерланды, Швейцария). Россия в этой гонке практически не участвует, хотя и создала штучные образцы для внутреннего потребления. Потребность в СКС у нас и в странах содружества (СНГ) удовлетворяется путём закупки у зарубежных изготовителей. Основная борьба (с переменным успехом) за лидерство ведётся между американскими и японскими производителями суперкомпьютеров. Количество американских производителей существенно больше, чем всех остальных, вместе взятых. Из числа европейских участников гонки следует назвать Великобританию, Германию, Нидерланды, Испанию, Швейцарию и Швецию. С 2004 года в списке *Top500* появились российский и белорусский компьютеры [12, 13].

Истинная подоплека участия передовых в техническом отношении стран в «суперкомпьютерной гонке» заключается даже не в получении прибыли, которую обеспечивает владение этой технологией, а в необходимости создания своих суперкомпьютерных систем, гарантирующих конфиденциальность и защиту собственной информационной (базирующейся на компьютерах) экономики от всех видов вирусной интервенции и других форм несанкционированного информационного воздействия.

Представляет определённый интерес (в контексте сравнения) анализ списков *Top500* за 2004 и 2005 годы (4 списка с полугодовым интервалом), опубликованных в Интернете [12, 13]. Объём информации об СКС за двухлетний период их развития (естественно, с учётом предыстории) оказался достаточным, чтобы увидеть тенденции, управляющие суперкомпьютерным сектором рынка. Анализ за предыдущие годы проводился, но не оказал существенного влияния на общий итог по причине того, что события отражали не стационарный, а переходный процесс становления суперкомпьютерного сегмента компьютерной отрасли. С целью упрощения визуализации результатов анализа ограничимся показом усечённых списков суперкомпьютеров. Результа-

ты изучения процессов приводятся по ходу анализа полугодовых интервалов.

Итоги анализа списков показывают, что обстановка в суперкомпьютерном секторе существенно отличается от всех остальных секторов. Ситуация в суперкомпьютерной части рынка характеризуется:

- крайне высокой конкуренцией между производителями суперкомпьютеров (на мировом рынке действует около 20 крупных фирм, компаний и корпораций);

- чрезвычайно высокой динамикой в секторе суперкомпьютинга (именно по этой причине рейтинговые списки обновляются каждые полгода);

- высочайшей насыщенностью рынка моделями суперкомпьютеров, доступных потребителям: общее число моделей, одновременно предлагаемых пользователям в течение года, поддерживается (в среднем) в течение последних лет на уровне тысячи;

- существованием небольшого числа компаний (стран), из года в год подтверждающих свой высокий рейтинг (как правило, это непосредственные изготовители суперкомпьютеров как законченных изделий).

Доказательная составляющая этих выводов, как уже упоминалось, будет приведена в последующих разделах работы.

5.3. Проекты *Top500* и *Top50/СНГ* — источники информации о суперкомпьютерных системах. Основным источником информации о ситуации в секторе суперкомпьютеров сегодня — интернет-сайт *Top500 Supercomputer Sites* [12, 13]. Он является окном связи исполнителей проекта *Top500* с внешним миром. Сайт и проект *Top500* — совместное детище нескольких организаций: университета Мангейма (Германия), лаборатории инновационных вычислительных технологий университета штата Теннесси и Национального вычислительного центра энергетических исследований (NERSC) города Беркли (США). Списки 500 самых высокопроизводительных суперкомпьютеров мира *Top500* формируется дважды в год — в июне и ноябре. Эта частота задается динамикой развития суперкомпьютерного сектора рынка средств компьютерной техники. Каждый раз список из 500 СКС формируется заново по итогам тестирования пакетом *Linpack* и выпускается в свет (на просторы Интернета для всеобщего использования и обсуждения).

6. Суперкомпьютинг в масштабах мирового сообщества

6.1. Проект *Top500* — зеркало мирового суперкомпьютинга. Проект *Top500* стартовал в 1993 году с целью снабжения потенциальных пользователей суперкомпьютеров надёжной информацией для обнаружения и отслеживания тенденций в области сверхпроизводительных вычислений, а также для различных коммерческих целей. За истекшие тринадцать лет удалось выявить и сохранить полную динамику изменений, происходивших в отрасли, и на основе текущих и ретроспективных данных спрогнозировать будущее отдельных архитектур суперкомпьютеров и отрасли в целом. Появление проекта *Top500* — естественная ответная реакция рынка на активизацию сектора суперкомпьютеров. В других компьютерных секторах ничего подобного проекту *Top500* не наблюдается.

6.2. Конкуренция за место в первой десятке рейтинговых списков. Из названия проекта следует, что его задачей является периодическое тестирование всех суперкомпьютеров мира с целью отбора из них 500 наиболее быстрых и ранжирование их в списках в соответствии с показанными индексами производительности. Для того чтобы получить представление о форме (структуре) и содержании списков, усечём листы с порядковыми номерами L-23/June-2004, L-24/Nov-2004, L-25/June-2005 и L-26/Nov-2005 до первых 10 СКС, образовав демонстрационную версию проекта — *Top10*. Содержащейся в этой демо-версии информации вполне достаточно, чтобы получить общее представление о проекте *Top500*.

Информация о *Top10* скомпонована в виде компактных однотипных таблиц, которые приводятся в порядке их расположения в групповых классификациях. Все параметры измеряются в процентах (%). Сокращение Nov = November, а мнемонику «L-××» следует расшифровывать как «список (*List*-) номер — ××».

6.3. Главные особенности таблиц L-23–L-26 в варианте *Top10*. Содержимое таблиц не требует особого комментария — любой человек может их проанализировать, руководствуясь своими интересами. Но вот на какую особенность следует обратить внимание, если проследить за рейтингами двух суперкомпьютеров, построенных с использованием противоположных подходов: японского Earth Simulator (2002 г. выпуска) и американского

Таблица 1

Первая десятка самых мощных суперкомпьютеров мира: список
L-23/June-2004

№ п/п	Организация — страна — компания-поставщик	Название СКС (от поставщика)	Кол-во CPU/СКС	R_{\max}/Lin $R_{\text{peak}}/\text{Task}$	Год установки
1	The Earth Simulator Center Japan — NEC	<i>Earth Simulator / Vetctor SX6</i>	5 120	35 860 40 960	2002
2	Lawrence Livermore National Labs US — California Digital	<i>Thunder</i> Intel Itanium 2 Tiger4, 1,4 GHz — Quadrics	4 096	19 940 22 938	2004
3	Los Alamos National Labs United States (US) — HP	<i>ASCI Q</i> ASCI Q — AlfaServer SC45, 1,25 GHz	8 192	13 880 20 480	2002
4	IBM-Rochester / LLNL United States — IBM	<i>BlueGene/L DD1 Prototype</i> , 0,5 GHz PowerPC 440 w/Custom	8 192	11 680 16 384	2004
5	NCSA United States — Dell	<i>Tungsten</i> PowerEdge 1750, P4 Xeon — 3,06 GHz/Myrinet	2 500	9 819 15 300	2003
6	ECMWF United Kingdom — IBM	eServer pSeries 690 (1,9 GHz Power4+)	2 112	8 955 16 051	2003
7	Institute of Physical and Chemical Res. (RIKEN) Japan — Fujitsu Ltd	RIKEN Super Combined Cluster	2 048	8 728 12 534	2004
8	IBM — Thomas J. Watson Research Center / LLNL United States — IBM	<i>BlueGene/L DD2 Prototype</i> , 0,7 GHz PowerPC 440	4 096	8 655 11 469	2004
9	Pacific Northwest National Laboratory United States — HP	<i>Mpp2</i> Integrity r ×2600 Itanium 2, 1,5 GHz Quadrics	1 936	8 633 11 616	2003
10	Shanghai Supercomputer Center China — Dawning	<i>Dawning 4000A, Opteron</i> , 2 GHz Myrinet	2 560	8 061 11 264	2004

Таблица 2

Первая десятка самых мощных суперкомпьютеров мира
(L-24/Nov-2004)

№ п/п	Организация — страна — компания-поставщик	Название СКС (от поставщика)	Кол-во CPU/СКС	R_{\max}/Lin $R_{\text{peak}}/\text{Task}$	Год установки
1	DOE United States — IBM	<i>BlueGene/L beta-System</i> BlueGene/L DD2 <i>beta-System</i> — 0,7 GHz PowerPC 440	32 768	70 720 91 750	2004
2	NASA / Ames Research Center / NAS United States — SGI	<i>Columbia</i> SGI Altix 1,5 GHz, Voltaire, Infiniband	10 160	51 870 60 960	2004
3	The Earth Simulator Center Japan — NEC	<i>Earth Simulator</i>	5 120	35 860 40 960	2002
4	Barcelona Supercomputer Center Spain — IBM	<i>MareNostrum</i> eServer BladeCenter JS20 PowerPC 970 — 2,2 GHz, Myrinet	3 564	20 530 31 363	2004
5	Lawrence Livermore National Labs United States — California Digital Corp	<i>Thunder</i> Intel Itanium 2 Tiger4, 1,4 GHz — Quadrics	4 096	19 940 22 938	2004
6	Los Alamos National Labs United States — HP	<i>ASCI Q</i> ASCI Q — AlfaServer SC45, 1,25 GHz	8 192	13 880 20 480	2002
7	Virginia Tech United States — Self-made	<i>System X</i> 1100 Dual 2,3 GHz Apple XServe/ Mellanox Infiniband 4X/Cisco GigE	2 200	12 250 20 240	2004
8	IBM-Rochester/ LLNL United States — IBM	<i>BlueGene/L DD1 Prototype</i> 0,5 GHz PowerPC 440 w/Custom	8 192	11 680 16 384	2004
9	Naval Oceanographic Office (NAVOCTANO) United States — IBM	eServer pSeries 655 (1,7 GHz Power4+)	2 944	10 310 20 019,2	2004
10	NCSA United States — Dell	<i>Tungsten</i> PowerEdge 1750, P4 Xeon 3,06 GHz/ Myrinet	2 500	9 819 15 300	2003

Таблица 3

Первая десятка самых мощных суперкомпьютеров мира
(L-25/June-2005)

№ п/п	Организация — страна — компания-поставщик	Название СКС (от поставщика)	Кол-во CPU/СКС	R_{\max}/Lin $R_{\text{peak}}/\text{Task}$	Год установки
1	DOE/NNSA/LLNL United States — IBM	BlueGene/L eServer Blue Gene Solution	65 536	136 800 183 500	2005
2	IBM — Thomas J. Watson Research Center United States — IBM	BGW eServer Blue Gene Solution	40 960	91 290 114 688	2005
3	NASA/Ames Research Center/NAS United States — SGI	Columbia SGI Altix 1,5 GHz, Voltaire Infiniband	10 160	51 870 60 960	2004
4	The Earth Simulator Center Japan — NEC	Earth Simulator	5 120	35 860 40 960	2002
5	Barcelona Supercomputer Center Spain — IBM	MareNostrum JS20 Cluster, PPC 970, 2,2 GHz; Myrinet	4 800	27 910 42 144	2005
6	ASTRON/University/Groningen Netherlands — IBM	eServer Blue Gene Solution	12 288	27 450 34 406,4	2005
7	Lawrence Livermore national Labs United States — California Digital Corp	Thunder Intel Itanium 2 Tiger4, 1,4 GHz — Quadrics	4 096	19 940 22 938	2004
8	Computational Biology Research Center, AIST Japan — IBM	Blue Protein eServer Blue Gene Solution	8 192	18 200 22 937,6	2005
9	Ecole Polytechnique Federale de Lausanne	non eServer Blue Gene Solution	8 192	18 200 22 937,6	2005
10	Sandia National Labs United States — Cray Inc	Red Storm Cray XT3 , 2,0 GHz	5 000	15 250 20 000	2005

Таблица 4

Первая десятка самых мощных суперкомпьютеров мира
(L-26/Nov-2005)

№ п/п	Организация — страна — компания-поставщик	Название СКС (от поставщика)	Кол-во CPU/СКС	R_{\max}/Lin $R_{\text{peak}}/\text{Task}$	N_{\max} задачи
1	DOE/NNSA/LLNL United States — IBM	BlueGene/L eServer Blue Gene Solution	131 072	280 600 367 000	1 769 471
2	IBM Thomas J. Watson Research Center United States — IBM	BGW eServer Blue Gene Solution	40 960	91 290 114 688	983 039
3	DOE/NNSA/LLNL United States — IBM	ASC Purple eServer pSeries p5 575, 1,9 GHz	63 390	77 824	1 280 000
4	NASA/Ames Research Center/NAS United States — SGI	Columbia SGI Altix 1,5 GHz, Voltaire Infiniband	10 160	51 870 60 960	1 290 240
5	Sandia National Labs United States — Dell	Thunderbird PowerEdge 1850, 3,6 GHz Infiniband	8 000	38 270 64 512	1 150 000
6	Sandia National Labs United States — Cray Inc	Red Storm Cray XT3 , 2,0 GHz	10 880	36 190 43 520	110 000
7	The Earth Simulator Center Japan — NEC	Earth Simulator	5 120	35 860 40 960	1 075 200
8	Barcelona Supercomputer Center Spain — IBM	MareNostrum JS20 Cluster, PPC 970, 2,2 GHz; Myrinet	4 800	27 910 42 144	977 816
9	ASTRON/University/Groningen Netherlands — IBM	eServer Blue Gene Solution	12 288	27 450 34 406,4	516 095
10	Oak Ridge National Labs United States — Cray Inc	Jaguar Cray XT3, 2,4 GHz	5 200	20 527 24 960	0

BlueGene/L (2004 г.). Японский компьютер имеет фиксированную структуру операционного поля, состоящую из 5 120 процессоров (CPU), американский — гибкую структуру, допускающую наращивание числа CPU (исходно — 4 096) в значительных пределах. Из-за неудачного решения первый компьютер каждые полгода сползает вниз. Его послужной список таков: в течение 3 лет (со дня выпуска и по июнь 2004 г.) удерживает за собой первые места, ноябрь 2004 г. — 3 место, июнь 2005 г. — 4 место, ноябрь 2005 г. — 7 место. Американский компьютер с момента появления быстро поднялся на верхнюю ступень рейтинговой лестницы и закрепился на ней. Схема успеха такова: июнь 2004 г. — 8 и 4 места (4 096 и 8 192 CPU), ноябрь 2004 г. — 8 и 1 места (8 196 и 32 768 CPU), июнь 2005 г. — 1 место (65 536 CPU), ноябрь 2005 г. — 1 место (131 072 CPU). Пример показывает, каким образом при правильно выбранной стратегии проектирования можно долго сохранять за собой передовые позиции.

В списках *L-23–L-26* можно увидеть признаки жёсткой конкурентной борьбы. Возьмем, к примеру, *L-23/06-2004. Во-первых*, в топовую десятку списка впервые вклинился суперкомпьютер, спроектированный и изготовленный в Китае. Это — установленный в Шанхайском вычислительном центре кластер на основе процессоров Opteron (AMD) и локальной сети Murginet от компании Murgisom. *Во-вторых*, впервые процессор общего назначения фирмы AMD нашёл своё место в суперкомпьютерной технологии. *В-третьих*, на втором месте списка обосновался новый суперкомпьютер со звучным именем *Thunder (Гром)*, установленный в Лоуренсовской Ливерморской национальной лаборатории (LLNL) — США, Калифорния. На четвёртом и восьмом местах — прототипы суперкомпьютеров нового семейства IBM — Blue Gene/L (сокращение от полного имени: Blue General/L), разработанные совместно IBM и LLNL. Шестую строку Top500 занял новый суперкомпьютер p690 от корпорации IBM с усовершенствованным процессором Power4+ (1,9 ГГц) общего назначения. На седьмом месте — новый кластер, созданный компанией Fujitsu. Он интересен своей гетерогенной структурой, содержащей узлы с различной (программируемой) производительностью.

Спустя год (июнь 2005 г.), список *L-25* рейтинговой таблицы *Top500* выглядел уже иначе. По сравнению со списком от ноября 2004 года он изменился радикально. В первой десятке осталось только 5 прежних систем. На вершине *Top500* удержался лишь суперкомпьютер IBM Blue Gene/L. Правда, для

этого в нём число процессоров пришлось увеличить вдвое — до 65 536 (было 32 768). Это подняло производительность до 136,8 *Тф/с*. Корпорация IBM стала абсолютным лидером на рынке суперкомпьютеров: в первой десятке у неё сразу 5 систем IBM Blue Gene/L — на 1-м, 2-м, 6-м, 8-м и 9-м местах. Теперь, чтобы попасть в первую десятку списка [14, 15], требуется иметь производительность порядка 15,25 *Тф/с*. Последняя (500-я) система нового списка оказалась бы в ноябрьском списке 2004 года на 299 месте. Суммарная производительность систем в списке выросла за полгода до 1,69 *Пф/с*. Для сравнения: объявлено, что разрабатываемый в Японии новый суперкомпьютер превзойдёт суммарную мощность 500 лучших на сегодняшний день почти в 6 раз.

В ноябре 2005 года появился 26-й список самых высокопроизводительных компьютеров мира *Top500/11-2006*. За истекшие полгода (с июня 2005 г.) из первой его десятки осталось только 6 систем. Освободившиеся места заняли новые суперкомпьютеры. Первые три места — за суперкомпьютерами корпорации IBM. Российская система MVS-15000BM расположилась на 69 месте.

Охарактеризуем лишь новые компьютеры первой десятки списка *L-26* [12, 16].

Первым в списке — суперкомпьютер с архитектурой кластерного типа BlueGene/L, показавший максимальную (R_{\max}) производительность на тестах Linpack 280,6 *Тф/с* в составе 131 072 процессоров. Это тот же компьютер из июньского списка, только в нём число процессоров увеличилось вдвое — с 65 536 до 131 072. При этом прирост производительности (R_{\max}) составил лишь 51,24%. Blue Gene/L состоит из 64 больших стоек, в каждой из которых размещается по 1 024 микропроцессора IBM Power, являющихся сердцем *blade*-серверов IBM. При этом, как утверждают инженеры, впервые удалось корректно решить проблему отвода тепла, поскольку Blue Gene/L потребляет в 15 раз меньше электроэнергии, чем первые суперкомпьютеры. Планируется, что с помощью Blue Gene/L учёные смогут найти оптимальный способ хранения ядерного топлива. До сих пор проблемы такого рода приходилось решать, проводя дорогостоящие и небезопасные испытания.

Второе место в списке занял суперкомпьютер BlueGene/Watson, показавший производительность 91,29 *Тф/с*. Это суперкомпьютер той же архитектуры, что и BlueGene/L, но в конфигурации с 10 240 процессорами типа eServer Blue Gene Solution.

Используется корпорацией IBM в основном для собственных нужд.

Третье место занял компьютер ASC Purple (63,4 Тф/с), реализованный на базе 10 240 процессоров Power5-575 (рабочая частота 1,9 ГГц) разработки IBM.

Обе системы (Watson и Purple) установлены в США — в Ливерморской национальной лаборатории (LLNL) и знаменуют собой итог завершения исследований в области разработки суперкомпьютеров для моделирования ядерных процессов. Совокупная вычислительная мощность компьютеров (ВМК) позволяет полностью отказаться от проведения натуральных ядерных взрывов. Анализ списка показывает, что больше половины (52,77%) процессорной ВМК принадлежит компьютерам IBM, что более чем в 3 раза превышает этот показатель у ближайшего соперника.

Пятое место занял суперкомпьютер компании Dell Thunderbird на основе 8 000 процессоров PowerEdge 1850-3,6 GHz, показавший производительность 38,27 Тф/с. На шестом месте — суперкомпьютер Red Storm Cray XT3 компании Cray Research Inc с $R_{\max} = 36,19$ Тф/с.

Десятое место в списке за суперкомпьютером Jaguar Cray XT3-2,4 GHz компании Cray Inc (основа — 5 200 процессоров XT3) с $R_{\max} = 15,25$ Тф/с.

Производительности японского суперкомпьютера Earth Simulator компании NEC, возглавлявшего списки в течение трёх лет, хватило только на то, чтобы занять 7 место.

Замкнул первую сотню мощнейших компьютеров мира суперкомпьютер AlfaServer SC45-1 GHz компании Hewlett-Packard, собранный на 2 560 процессорах Alfa, показавший $R_{\max} = 3,98$ Тф/с. Компьютер установлен в Комиссариате по атомной энергии (СЕА), во Франции. Последним, 500-м суперкомпьютером, «успевшим вскочить на подножку уходящего поезда», оказался американский Blade Cluster BL-20P на 460 процессорах Pentium 4 Xeon-3,2 GHz с максимальной производительностью 1,65 Тф/с. Интересно, что этот суперкомпьютер находился в предыдущем списке на 173 месте. Для того чтобы попасть в 26-й список потребовалась производительность 1,64 Тф/с против проходного балла в 1,166 Тф/с предыдущего (июньского) списка.

Возглавляющий список суперкомпьютер в 170 раз быстрее пятисотого, и в 70,5 раз — сотого. Суммарная производительность систем, попавших в список, выросла за полгода на 36% — с 1,69 Пф/с до 2,30 Пф/с.

Анализ 26-го списка позволяет констатировать некоторые факты и сделать вполне определённые выводы на их основе.

По числу установленных систем (219), вошедших в список, IBM продолжает доминировать. На втором месте по-прежнему Hewlett-Packard (169). На 76,8% суперкомпьютеров используется операционная система (ОС) Linux. На втором месте — ОС AIX (8,8%), на третьем — HP-UX (6,2%).

Общее число компьютеров с кластерной организацией ещё более увеличилось и достигло 360 систем (относительно 304 в июньском списке). Это говорит об эффективности кластерной архитектуры и её востребованности при проектировании суперкомпьютерных систем. В качестве коммуникационной среды в 249 кластерах используется Gigabit Ethernet (он же Gig-Ethernet и Gig-E), в 70 случаях — сеть Myrinet. Количество систем, построенных на процессорах Intel, осталось равным 333. Из этого числа в 81 случае применены процессоры EMТ64Т. Процессоры AMD Opteron набирают силу — на них построено уже 55 систем (в июне — 25).

Российский суперкомпьютер MVS-15000BM производства IBM (5,36 Тф/с), использующий 576 процессоров PowerPC970-2,2 GHz, объединённых в систему с помощью сети Myrinet, опустился с июньского 56-го места на 69-е в ноябрьском списке. Аналогично, белорусский суперкомпьютер SKIF K-1000 (2,032 Тф/с), построенный на 576 процессорах AMD Opteron-2,2 и коммуникационной технологии Infiniband, перешёл со 174-го места на 330-е.

Полный анализ содержательной информации списков за 2004 и 2005 годы представлен ниже в табличной форме. Информация, содержащаяся в таблицах, позволяет получить общее представление о динамике процессов, определяющих развитие суперкомпьютерного сегмента отрасли, занятой производством вычислительных средств.

С интерактивной картой распределения суперкомпьютеров по географическим регионам можно познакомиться на сайте [12]. Карта выделяет всего три места плотного средоточия суперкомпьютеров: центральная Америка (США), Европа и Азия (Япония и Китай—Гонконг). Остальное пространство карты — пустынно. Это означает, что со временем потребность в суперкомпьютерах будет расти и измеряться сотнями тысяч единиц. Анализ состояния суперкомпьютерной обстановки позволяет констатировать следующее:

— Желание строить свои высокопроизводительные вычислительные системы имеется у многих стран и компаний, и эти проекты успешно осуществляются.

— Новые архитектуры суперкомпьютеров реализуются как системы с масштабируемыми характеристиками производительности, стоимости и функциональных возможностей. Все созданные суперкомпьютеры рассчитаны на эволюционное наращивание своей производительности. Это обеспечивает им длительный срок активной жизни и хорошую окупаемость.

— Ближайшие планы компаний-лидеров в области создания всё более мощных суперкомпьютеров чрезвычайно агрессивны. Тем не менее не создаётся ощущения их нереализуемости в сроки, планируемые компаниями.

— Основными источниками борьбы компьютерных компаний за место под солнцем являются чрезвычайно жёсткая конкуренция и расширяющийся спектр задач, решение которых проблематично без привлечения возможностей суперкомпьютеров.

— Очень часто (см. ниже раздел 10) рекламные заявления и цифры, говорящие о победах и преимуществах разрабатываемых систем, носят во многом популистский характер, поскольку сделаны в предположении, что конкуренты так и останутся на достигнутых позициях. Но такого не бывает. К моменту, когда компьютер начнёт эксплуатироваться, все его конкуренты будут иметь либо такие же, либо чуть меньшие, а то и чуть большие характеристики. Прогноз, не учитывающий движение «всех и вся», чаще всего оказывается недостоверным.

6.4. Актуальные вопросы анализа рейтинговых списков проекта *Top500*. Списки проектов *Top500* постоянно развиваются, предоставляя пользователям всё больший объём информации. По этой причине сравнение списков ранних и поздних лет возможно лишь по малому числу показателей, и результаты не оказываются представительными [12]. По этой причине динамика отрасли отслеживалась с 2004 года, когда списки стали содержать достаточное количество информации, позволяющее понять, что действительно происходит в суперкомпьютерном секторе рынка.

Невозможно, учитывая цели исследования, рассмотреть все суперкомпьютерные системы, которые появлялись на рынке в различные годы. На эту тему написано много обзоров и книг.

Ограничимся поисками ответов на четыре актуальных вопроса сегодняшнего дня:

- 1) по каким параметрам аттестуются СКС в списках *Top500* и *Top50/СНГ*;
- 2) какие компьютерные архитектуры доминируют в сфере суперкомпьютинга;
- 3) каковы перспективы дальнейшего развития и распространения суперкомпьютеров и суперкомпьютинга;
- 4) каково взаимовлияние коммерческих компьютеров общего назначения и СКС.

6.5. Группы показателей качества и назначения СКС.

При описании ситуации, сложившейся в секторе суперкомпьютеров, будем опираться на наиболее продвинутый перечень показателей качества, содержащийся в списке L-26/Nov-2005. Для этого классифицируем все показатели на три группы по их назначению. Всего показателей — 15.

Первая (I) группа — информация об изготовителях и областях применения суперкомпьютерных систем:

- 1.1. Области применения (Application area/Systems) — таблица 5.
- 1.2. Континенты (Continents/Systems) — таблица 6.
- 1.3. Географические регионы (Geographical Regions/Systems) — таблица 7.
- 1.4. Страны (Countries/Systems) — таблица 8.
- 1.5. Регионы-поставщики СКС (Producing Regions/Systems) — таблица 9.
- 1.6. Отрасли-заказчики СКС (Customer Segment/Systems) — таблица 10.

Здесь и далее запись «.../Systems» означает, что рассматриваемый параметр является принадлежностью каждой конкретной суперкомпьютерной системы (СКС).

Вторая (II) группа — информация о СКС:

- 2.1. Изготовитель (Manufacturer/Systems) — таблица 11.
- 2.2. Архитектура системы (Architecture/Systems) — таблица 12.
- 2.3. Семейство коммуникационных средств (Interconnect Family/Systems) — таблица 13.
- 2.4. Семейство процессоров (Processor Family/Systems) — таблица 14.

2.5. Архитектура процессора (Processor Architecture/Systems) — таблица 15.

2.6. Поколение процессора (Processor Generation/Systems) — таблица 16.

2.7. Число процессоров в системе (System Processor Counts/Systems) — таблица 17.

Третья (III) группа – информация об операционных системах:

3.1. Семейство операционных систем (Operating System Family/Systems).

3.2. Операционная система (Operating System/Systems).

6.6. Сравнительные показатели СКС в табличной форме.

6.6.1. Таблицы показателей качества первой группы.

Таблица 5

Распределение СКС по областям применения

Область применения	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Geographic's	19,9	19,0	10,2	9,4
Telecom	18,0	11,6	5,2	3,2
Semiconductor	10,6	14,2	14,0	—
Database	8,9	7,8	3,2	2,2
Weather & Climate	8,1	6,7	5,0	3,4
Finance	6,5	4,9	3,2	2,2
Automotive	6,4	5,6	—	1,0
Information Processing Service	4,5	4,5	2,4	1,2
Software	4,1	4,9	2,2	—
Digital content Creation	—	6,7	2,2	—
Benchmarking	—	—	—	2,6
Gaming	—	—	—	1,4
Defense	—	—	—	1,0
Non specification	—	—	41,4	51,2
Others	19,9	14,2	13,0	5,8

Таблица 6

Распределение СКС по континентам Земли

Континенты	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Americas	54,8	56,6	58,8	63,6
Europe	24,8	25,6	22,8	20,0
Asia	17,8	15,8	16,2	13,2
Oceania	2,2	—	1,6	3,0
Others	0,4	2,0	0,6	0,2

Таблица 7

Распределение СКС по географическим регионам

Географические регионы	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
North America	54,8	56,6	58,8	63,6
Central America	—	—	1,0	—
South America	—	—	1,0	—
Northern Europe	4,2	9,4	7,2	9,4
Southern Europe	—	4,2	3,2	1,6
Western Europe	11,0	11,6	11,6	8,4
Eastern Asia	12,6	12,2	—	9,6
Western Asia	2,6	—	2,6	2,6
South Central Asia	—	—	1,6	—
Australia & New Zealand	2,2	—	1,6	3,0
Others	6,4	7,8	1,6	3,2

Таблица 8

Распределение СКС по странам

Страны	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
United States	51,0	53,4	55,4	61,0
United Kingdom	7,2	8,4	6,4	8,2
Germany	6,8	7,0	8,0	4,8
Japan	6,8	6,0	4,6	3,4
China	2,8	3,4	3,8	1,6
France	3,2	3,0	21,2	1,6
Italy	3,6	3,0	2,2	1,2
Korea, South	—	2,2	2,8	1,4
Israel	—	—	1,6	1,8
Canada	—	—	1,4	01,2
Australia	—	—	—	2,2
India	—	—	1,6	—
Mexico	—	—	—	1,0
Saudia Arabia	—	—	1,0	—
Others	18,6	13,6	7,0	9,0

Таблица 9

Распределение по регионам-изготовителям СКС

Производящие регионы	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Americas	91,2	92,8	64,3	63,6
Europe (E)	—	—	18,7	20,0
Asia	4,6	7,0	8,0	4,8
Japan	6,8	4,6	15,1	13,2
Oceania (O)	—	—	1,6	3,0
Global (E + O)	2,8	2,0	—	—
Others	1,4	—	0,2	0,2

Таблица 10

Распределение СКС по отраслям-заказчикам систем

Отрасли-заказчики	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Industry	48,4	55,0	52,8	53,2
Research	23,2	22,0	22,2	24,2
Academic	19,0	16,0	18,6	14,0
Vendor	5,0	3,8	2,8	3,4
Classified	3,8	3,0	3,4	4,4
Others	0,6	0,2	0,2	0,8

6.6.2. Таблицы показателей, относящихся ко второй группе.

Таблица 11

Распределение долей компаний-изготовителей СКС

Компании-изготовители	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
IBM Corp.	44,8	43,2	51,8	43,8
Hewlett-Packard	28,0	34,6	26,2	33,8
Cray Inc.	2,6	—	3,2	3,6
SGI	4,2	4,0	4,8	3,6
Dell Corp.	2,6	2,8	4,2	3,4
Linux Networx	2,2	2,2	—	3,2
NEC Corp.	2,2	2,4	1,6	1,2
Atipa Technology	—	—	1,0	1,0
Self-made	2,8	2,0	—	1,0
Hitachi	—	—	0,8	1,0
LNXI	—	—	1,0	—
SUN	—	—	1,0	—
Fujitsu	—	—	0,8	—
Others	7,6	8,8	2,4	4,4

Таблица 12

Распределение классов архитектур по СКС

Класс архитектуры	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Cluster	58,2	58,8	60,8	72,0
MPP	24,6	20,0	23,4	20,8
Constellation	17,2	21,2	15,8	7,2

Таблица 13

Распределение средств связи по СКС

Семейство средств связи	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Gigabit Ethernet	Non specif.	35,2	42,4	49,8
Myrinet	non	38,6	28,2	20,2
SP Switch	non	9,2	9,0	8,4
Infiniband	non	2,2	3,2	5,2
Proprietary	non	—	3,4	4,2
Crossbar	non	4,6	4,2	3,4
NUMAlinc	non	3,4	4,2	3,0
Quadrics	non	4,0	2,6	2,8
Cray Interconnect	non	—	—	1,4
Others	Non specif.	2,8	2,8	1,6

Таблица 14

Распределение семейств процессоров по СКС

Семейство средств связи	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Intel IA-32	57,4	63,6	66,6	41,2
Power / PowerPC*	14,4	10,8	12,4*	14,6
HP (PA-RISC)	11,4	10,0	7,2	3,4
AMD x86_64	6,8	6,2	5,0	11,0
Alfa (RISC)	3,2	2,4	—	—
NEC	—	2,0	—	—
Intel EMT-64	—	—	—	16,2
Intel IA-64	—	—	—	9,2
Cray	—	—	1,8	1,6
Others	—	—	4,0	2,8

Таблица 15

Распределение видов архитектур CPU по СКС

Архитектура процессора	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Scalar	95,0	95,8	96,4	97,2
Vector	5,0	4,2	3,6	2,8

Таблица 16

Распределение типов CPU по СКС

Типы CPU	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
Pentium 4 Xeon	44,6	46,4	35,0	40,8
Xeon EMT64T	—	—	15,2	16,2
Opteron	6,0	6,0	5,0	10,0
Itanium 2	12,2	16,8	15,8	9,2
PowerPC 440	—	—	3,2	3,8
Power 5	—	—	1,6	3,2
PA-8700+	—	—	—	1,8
PowerPC 970	—	—	—	1,8
Power 4	8,0	3,8	3,0	1,8
Cray X1	—	—	1,8	1,6
PA-8800	—	—	—	1,6
Opteron Dual Core	—	—	—	1,0
HP (не PA)	11,4	10,0	7,2	—
PowerPC	—	—	1,8	—
Power 4+	4,2	3,8	4,4	3,2
Alpha	3,2	2,4	—	—
Power	2,2	—	—	—
NEC	—	2,0	—	—
Others	8,2	7,4	6,0	4,0

Таблица 17

Количество CPU в группах СКС

Количество CPU	2004 г.		2005 г.	
	June (L-23)	Nov (L-24)	June (L-25)	Nov (L-26)
65 – 128	7,7	2,2	–	1,2
129 – 256	27,3	23,5	11,4	–
257 – 512	34,9	35,8	34,2	25,4
513 – 1024	16,4	22,1	31,8	50,2
1025 – 2048	8,1	9,3	13,2	13,4
2049 – 4096	2,2	3,6	4,6	5,2
4K – 8K	–	–	2,2	2,0
8K – 16K	–	–	–	1,0
Others	3,4	3,6	2,6	1,6

6.6.3. Показатели качества третьей группы. В связи с тем, что информация о программном обеспечении суперкомпьютеров появилась лишь в списке *Top500* от ноября 2005 года, приведём её, не прибегая к табличной форме.

Параметр *Семейство операционных систем* (Operating System Family/System):

Linux – 74,4%; Unix – 20,0%; Mixed – 3,8%; Mac OS – 1,0%; Others – 0,8%.

Параметр *Операционная система* (Operating System/System):

Linux – 72,2%; AIX – 8,8%; HP UNIX (HP-UX) – 6,2%; SHK/Linux – 3,6%; UNICOS – 2,8%; MacOSX – 1,0%; Suse Linux Enterprise Server 9 – 1,0%.

6.7. Комментарий к рейтинговым спискам L-25 и L-26 в варианте Top100. Обобщим (используя рейтинговые индексы) составы первых 100 суперкомпьютеров списков L-25 и L-26 за 2005 год на предмет выявления стран – ведущих участников сегодняшнего суперкомпьютерного бизнеса. Полученные результаты сведены в таблицу 18. В каждой строке таблицы указываются: страна – общее число компьютеров – рейтинговые индексы в списке.

Таблица 18
Рейтинги стран, попавших в первую сотню суперкомпьютеров двух последних списков Top500/2005 (L-25 и L-26)

Top500/June-2005 (L-25)			Top500/Nov-2005 (L-26)		
№	Страна/число СКС	Рейтинговые места в списке	№	Страна/число СКС	Рейтинговые места в списке
1	US = 56	1-3, 7 (10-14, 16-17, 19-23, 28, 30, 32-39, 42-44, 47-50, 53-54, 58-59, 61, 63, 66, 68-71, 73-76, 78-79, 81, 91, 93-94, 96, 98)	1	US = 65	1-6 (10-11, 14-15, 17-20, 22-24, 26-29, 31, 34, 39-40, 42-44, 45-50, 53-56, 59-62, 63, 66-67, 73-74, 76-77, 79-80, 82-83, 85, 87-90, 92, 94-99)
2	Japan = 9	4, 8 (15, 29, 41, 46, 55, 62, 67)	2	Japan = 9	7 (12, 37-38, 52, 58, 68, 78, 86)
3	UK = 8	24-25, 45, 64, 82, 85, 88-89	3	UK = 4	32-33, 57, 81
4	China = 4	18, 31, 72, 100	4	China = 3	25, 41, 93
5	Germany = 4	27, 52, 60, 92	5	Germany = 5	36, 65, 72, 75, 84
6	Switzerland = 2	9, 57	6	Switzerland = 3	13, 30, 71
7	Australia = 2	26, 86	7	Australia = 1	35
8	Canada = 2	40, 83	8	Canada = 1	51
9	Korea/South = 2	51, 81	9	Korea/South = 2	16, 64
10	Spain = 1	5	10	Spain = 1	8

Топ500/June-2005 (L-25)			Топ500/Nov-2005 (L-26)		
№	Страна/число СКС	Рейтинговые места в списке	№	Страна/число СКС	Рейтинговые места в списке
11	Netherlands = 1	6	11	Netherlands = 1	9
12	Russia = 1	56	12	Russia = 1	69
13	Sweden = 1	65	13	Sweden = 1	70
14	France = 1	74	14	France = 2	62, 91
15	Brazil = 2	95, 97	15	Brazil = 0	Non
16	Saud. Arabia = 1	84	16	Saud. Arabia = 0	Non
17	India = 1	87	17	India = 0	Non
18	Israel = 1	90	18	Israel = 0	Non
19	New Zealand = 1	99	19	New Zealand = 0	Non

1. Жирным шрифтом выделены позиции, образовавшие первую десятку (**1, 2, ..., 10**) суперкомпьютеров в каждом из списков.

2. Saud. Arabia = Saudia Arabia.

Из таблицы 18 уже по первым десяти суперкомпьютерам списков *Top10* и общему числу компьютеров, пробившихся в первую сотню (*Top100*), видно абсолютное лидерство США в области производства суперкомпьютерных систем.

L-25: **US = 56** (1–3, 7 и 10 места) — **JP = 9** (4 и 8 места) — **Spain = 1** (5 место) — **Netherlands = 1** (6 место) — **Switzerland = 1** (9 место).

L-26: **US = 65** (1–6 и 10 места) — **JP = 9** (7 место) — **Spain = 1** (8 место) — **Netherlands = 1** (9 место).

Предварительные выводы. В суперкомпьютерном секторе рынка имеет место крайне высокая конкуренция, в результате которой списки суперкомпьютеров приходится обновлять дважды в год. Изучение списков за последние годы показывает, что ситуация в секторе суперкомпьютинга действительно динамична. Это видно даже по первым 10 позициям трёх списков, начиная с ноября 2003 года (список L-23) и заканчивая списком от ноября 2005 года (список L-26). На этих строчках располагаются самые быстрые суперкомпьютеры — лидеры списка 500 самых мощных вычислительных комплексов мира своих годов. Любой, познакомившийся с приводимыми данными, может убедиться в справедливости сделанного вывода. Кроме того, анализ первых десяти позиций суперкомпьютеров в упомянутых выше списках позволяет увидеть, как суперкомпьютеры в них перемещаются с шагом в полтора года и как можно удерживаться на передовых позициях. Сравнение строчек рейтингов позволяет удовлетворить интересы различных пользователей суперкомпьютеров.

Особо отметим, что первые три строчки последнего списка захватили американские суперкомпьютеры и уступать их не собираются. Японский суперкомпьютер Earth-Simulator постепенно сдаёт свои позиции (1 → 3 → 4 → 7). Из первой пятёрки списка L-23 за полгода исчезли три системы — и больше не появились. Как выдающееся событие можно рассматривать появление в 2004 году (4 место) испанского суперкомпьютера *Mare Nostrum*, удержавшегося в «когорте славных» и в 2005 году за счёт наращивания числа процессорных чипов. Аналогичную политику проводит и IBM. В частности, фирма IBM уже в 2005 году довела число чипов своего вычислительного комплекса *Blue-Gene/L* до 130 тыс. При этом его расчётная производительность достигла отметки 360 *Tф/с*. Таким приемом фирма рассчитывала удержать лидерство и в 2006 году. Это оказалось возможным за счёт применения масштабируемой структуры решающего поля

компьютера. В анализируемых списках IBM уверенно поднималась вверх, наращивая мощность своего суперкомпьютера Blue Gene/L (места $4 \rightarrow 1 \rightarrow 1 \rightarrow 1$).

Похоже, что при такой динамике измерять быстродействие суперкомпьютеров скоро придётся уже не в *терафлопах*, а в *петафлопах* (один *Пфлон* = 1 000 *Тфлон*).

Обнародованный в ноябре 2005 года новый рейтинг *Top500* подтвердил, что конкурентная борьба под флагом «погони за быстродействием» продолжается. Естественно, возникает вопрос: «Как долго это может продолжаться?» Остаётся дожидаться выхода очередных списков и получить частичный ответ на этот вопрос.

6.8. Действительные лидеры в сфере суперкомпьютинга.

Рейтинг стран-участниц программы *Top500*, определяемый по числу мест, занимаемых ими в *первой сотне* суперкомпьютеров (*Top1-100/06-2005*), выглядит следующим образом. Из первых 100 мест 56 принадлежат США (в том числе 5 мест в первой десятке: **1–3, 7 и 10**); 9 мест — Японии (два места в первой десятке — **4 и 8**); 8 мест — Великобритании; 4 места — Китаю; 4 места — Германии. По 2 места завоевали суперкомпьютеры следующих стран: Швейцария (одно в десятке — **9-е**); Австралия; Канада; Южная Корея и Бразилия. Следующим странам удалось делегировать в *TOP1-100* только по 1 суперкомпьютеру — это: Испания (**5** место в десятке), Нидерланды (**6** место в десятке), Россия (56), Швеция (65), Франция (77), Индия (87), Израиль (90) и Новая Зеландия (99). В скобках указан рейтинг каждого компьютера, соответствующий месту, занимаемому в первой десятке 500 лучших компьютеров мира (либо рейтинги стран, стоящих ниже России). Жирным шрифтом помечены места первой десятки.

6.9. Архитектуры СКС списков L-23 — L-26.

6.9.1. Классы архитектур и борьба за «место под солнцем». Схема развития современных суперкомпьютеров такова: это серверные, векторно-конвейерные, матричные и комбинированные системы. К последним двум видам относятся системы с кластерной организацией или близкой к ним (*Constellation*-системы). Серверы — это суперкомпьютеры, оптимизированные под выполнение множественных операций ввода-вывода данных (обмена пакетами и сообщениями). Суперкомпьютеров, оптимизированных под обработку трёхмерных

данных (т. е. под решение трёхмерных крупномасштабных задач) на рынке нет.

Сразу после 2000 года в суперкомпьютерной отрасли намечилось несколько важных тенденций, постепенно изменивших структуру рынка [17, 18]. Если в 2001 году основную борьбу за первенство на рынке вели SMP- и Constellation-системы, то к 2004 году лидерство перешло к MPP-системам на основе процессоров с массовым параллелизмом (*Massively Parallel Processors*). Данные системы различаются, прежде всего, структурой операционного поля. В основу архитектуры SMP-систем (*Symmetric Multi Processor*) положена идея общей памяти, разделяемой многими однотипными процессорами через систему скоростных шин магистрального типа или специальных коммутаторов. В SMP-системах каждому процессору обеспечивается равноправный доступ к любой ячейке оперативной памяти системы. В рейтинге от июня 2005 года сохранилась лишь одна подобная система (появилась в 2002 году), представленная двумя модификациями. Это японские суперкомпьютеры Fujitsu PrimePower HPC2500 с 2304 процессорами, работающими на частоте 1,3 ГГц (55 место в рейтинге) и Fujitsu PrimePower HPC2500 с 1664 процессорами, работающими на частоте 2,088 ГГц (41 место).

На смену SMP-системам постепенно пришли Constellations-суперкомпьютеры на основе масштабируемых архитектур, основанных на объединении мощных вычислительных ядер SMP, собираемых в одну большую систему по принципу, близкому к кластерному. Такое решение продлило жизнь SMP-концепции, но уже в рамках другой системы. Каждое SMP-ядро обычно содержит от 16 и более процессоров.

В 20-м списке *Top500* Constellations-суперкомпьютеры даже выбились в лидеры суперкомпьютерного рынка, составив 41,2% рынка (всего 206 систем). Но спустя полгода ситуация снова изменилась. Привычную для себя верхнюю часть списка заняли MPP-системы (принадлежат к классу параллельных систем с распределённой памятью). Они строятся на базе однотипных вычислительных узлов, содержащих один или несколько процессоров, локальную память, доступную только для процессоров данного узла и средства связи, обеспечивающие возможность подключения к узлам периферийных устройств и жёстких дисков. Количество MPP-систем в том же 20-м списке *Top500* составило 211 из 500 (42,2%).

Год спустя рывок в завоевании верхних позиций Top500 совершили кластерные суперкомпьютеры — более простой и дешёвый вариант MPP-систем. К ним относятся MPP-системы, комплексируемые из стандартных блоков (серверов или рабочих станций с числом процессоров до 16). Количество кластерных систем уже в 21-м списке *Top500* возросло до 149 (с 93 в предыдущем списке), что составило 29,8%. В итоге всего за полтора года этот класс параллельных компьютеров стал вторым по популярности. Это объясняется применением рыночных процессоров (те же процессоры, что и в обычных серверах), производительность которых постоянно растёт, лёгкостью наращивания их числа и низкой стоимостью сборки компьютера из-за максимального применения рыночно доступных компонентов.

Суперкомпьютеры кластерного типа представляют собой массив автономных подсистем — кластеров, соединённых высокоскоростной специальной сетью в моноструктуру. Распределение задач между кластерами осуществляет центральный управляющий модуль (компьютерное ядро), который еще и аккумулирует результаты вычислений рабочих кластеров. В кластерных СКС (ККСК), как правило, используются универсальные конвейерные процессоры, используемые в персональных, серверных компьютерах и рабочих станциях (САПР). Производительность ККСК обеспечивается за счёт тиражирования процессоров, использования их универсальных возможностей и эффективного распараллеливания задач.

6.9.2. Особенности архитектур СКС списков L-23 — L-26 [18].

6.9.2.1. *Constellation-системы*. Суперкомпьютеры, получившие название Constellation-систем, являются дальнейшим развитием философии построения параллельных систем, именуемых (согласно известной классификации) как Symmetrical Multi Processor (SMP) systems. Фактически Constellation-системы (от англ. *constellation* — плеяда, созвездие) представляют собой структуры, собираемые из ядер, роль которых играют SMP-системы, реализованные в виде однокристалльных чипов.

Компьютеры на основе SMP-платформы не утратили своей значимости и до сих пор успешно конкурируют на рынке средств компьютерной техники в своём секторе, принадлежность к которому определяется отношением производительность/стоимость. Концепция SMP-компьютеров насчитывает не один десяток лет,

но интерес к ней не пропадает. Она до сих пор поддерживается рядом ведущих компаний: IBM, Fujitsu и др. SMP-компьютеры компании IBM, например, продолжают занимать высокие места в рейтинговых списках суперкомпьютеров (в списке *Top500/11-2005* — 32-е, 33-е и др. места). К числу Constellation-систем компания IBM относит свой суперкомпьютер Unix-сервер *IBM eServer p690 Regatta*, построенный на СБИС, изготовленных по технологии «SMP на кристалле», число которых может наращиваться до нескольких тысяч (см. рейтинговые таблицы). Каждый кристалл содержит 16 процессоров Power 4+ (1,9 ГГц) и двухуровневую кэш-память. Параметры компонентов кристалла постоянно улучшаются, что положительно сказывается на производительности системы.

Основной системный признак SMP-компьютеров — все однородные процессоры имеют непосредственный (симметричный) доступ к общей оперативной памяти (ОП) через общую среду связи. В качестве такой среды наибольшее распространение и развитие получила шинная структура связей процессоров с памятью. Достоинство систем этого класса — хорошо структурируемое программное обеспечение. Однако с ростом числа процессоров коммуникационная среда становится узким местом системы, снижая её производительность и пропускную способность. Особенно сильно это проявляется в системах с общей шиной, для которой характерен режим интенсивной конкуренции, затрудняющий доступ к общей памяти. Дежурная задача архитекторов SMP-систем заключается в поиске такой организации среды, которая обеспечивала бы эффективную связь процессоров с общей оперативной памятью системы.

Среди множества апробированных способов наиболее эффективным (по критерию производительность/стоимость) оказался способ, реализованный в отказоустойчивой системе фирмы Sequoia Systems (концепция системы сформулирована в 1984 году в США). В этом SMP-компьютере проблема была решена путём реализации среды связи в виде асинхронной сегментированной шины. С целью уменьшения нагрузки и улучшения качества сигналов системная шина была разбита на группу коротких шин (сегментов) и одну большую, которая их объединяет, обеспечивая возможность распределения интеллекта (микропроцессоров) по сегментам. Такое решение резко уменьшило объём трафика по большой (общей) шине. В максимальной конфигурации система Sequoia обеспечивала подключение до 64 универсальных процес-

соров, до 128 модулей ОП и до 96 периферийных процессоров. Технично-экономические показатели системы были лучшими в течение многих лет в своём классе. Архитектура мультипроцессорной системы Sequoia позволяла плавно (практически линейно) наращивать производительность конфигураций, легко изменять их состав в широком диапазоне.

В настоящее время этот класс систем на SMP-платформе постепенно заменяется Constellation-системами, оставляя им ту сферу применения, которая отвечает критерию производительность/стоимость. Эту тенденцию легко проследить, проанализировав за последние несколько лет списки программы *Top500*. Тем не менее в списке *Top500/Nov-2005* присутствуют классические SMP-компьютеры (например, компьютеры фирмы Fujitsu с архитектурой PrimerPower HPC2500 в различных конфигурациях, отличающихся рабочей частотой используемых микропроцессоров и их количеством).

6.9.2.2. NUMA-системы. Мнемоника NUMA расшифровывается как *Non-Uniform Memory Access systems* — системы с неунифицированным доступом к памяти. Главное отличие суперкомпьютеров на основе NUMA-платформы заключается в особой организации памяти — разбиение её на ареалы (модули), которые могут иметь любое быстродействие. Принципиальный момент — память изначально признаётся неоднородной. Её ареалы (участки) могут иметь разную реактивность. Один участок — «быстрый», другой — «медленнее», а от самого «дальнего» участка отклик вообще может не регламентироваться. Связь каждого ареала с процессорной группой обеспечивается интерфейсом, пропускная способность которого согласована с соответствующим параметром памяти. Такая организация памяти позволяет размещать в ней задачи с учётом допустимого времени их решения. В частности, задача, которая инициируется часто, размещается в «быстрой» памяти и поэтому выполняется быстро. Обращение задачи к «своей» памяти происходит быстро, к «чужой» — медленнее, причём, чем дальше расположена память, тем медленнее осуществляется доступ к ней. Очевидно, что создавать NUMA-системы проще (можно просто связывать разные компьютеры), чем, например, SMP-системы, а вот программы писать существенно сложнее. Без учёта неоднородности памяти эффективную программу для NUMA-системы не напишешь.

6.9.2.3. Cluster-системы. Кластерные системы — это сегодня наиболее распространённый тип многопроцессорных суперкомпьютерных систем. Слово *cluster* переводится как *группа* объектов, в нашем случае — компьютеров без периферии. Принцип построения их прост: объединяется некоторое количество вычислителей в узлы (*ноды*) посредством быстродействующих линий связи. Узлы, в свою очередь, объединяются в кластеры, конфигурация которых может быть любой. Набор кластеров образует кластерную систему. Поскольку память является принадлежностью вычислителя, общей памяти в системе может и не быть. Однако в принципе её несложно организовать, создав неоднородную NUMA-систему.

На практике обычно удобнее работать с кластером в явном виде, описывая в программе все пересылки данных между его узлами. Если для NUMA-системы ещё можно создавать программы, не задумываясь над тем, как система работает и откуда берутся данные, то при работе с кластером требуется точно расписывать, что должен делать каждый вычислитель соответствующего узла и кластера. Это чрезвычайно затрудняет работу программистов и является косвенным препятствием для применения суперкомпьютерных систем, использующих кластерную модель вычислений.

В компьютерной литературе под *кластером* (системой кластерного типа) понимается множество объединённых в сеть отдельных компьютеров, для которых обеспечивается возможность унифицированного управления, надёжного функционирования и эффективного использования [19]. Кластеры могут быть образованы на базе уже имеющихся у потребителей отдельных компьютеров либо сконструированы из типовых компьютерных компонентов, что обычно требует минимальных финансовых затрат [20]. Кластерная архитектура упрощает разработку параллельных алгоритмов и программ, поскольку повышение вычислительной мощности отдельных процессоров позволяет строить высокопроизводительные кластеры из сравнительно небольшого количества (несколько десятков) отдельных компьютеров (*lowly parallel processing*). В то же время, организация взаимодействия вычислительных узлов кластера при помощи передачи сообщений обычно приводит к значительным временным задержкам. Это накладывает дополнительные ограничения на тип разрабатываемых параллельных алгоритмов и программ [21].

Основная область применения кластерных архитектур — суперкомпьютеры и суперкомпьютинг. Корпорация Intel предпочитала создавать SMP-системы, AMD, IBM и Sun — те или иные варианты NUMA-систем. Сегодня эти компании начали работать на поддержку систем кластерного типа.

7. Суперкомпьютинг в странах СНГ

7.1. Проект *Top50* — зеркало российского суперкомпьютинга. Совместный проект МСЦ и НИИВЦ МГУ по формированию списка наиболее мощных компьютеров СНГ стартовал в мае 2004 года. В рейтинг *Top50* входят 50 наиболее мощных вычислительных систем, установленных на территории стран СНГ. Системы ранжируются по показателям реальной производительности, полученным на тестах Linpack с мировым стандартом. Рейтинг *Top50* обновляется 2 раза в год и позволяет оперативно отслеживать тенденции развития суперкомпьютерной отрасли в СНГ [22].

Инициаторами выпуска *Top50* были Научно-исследовательский вычислительный центр Московского государственного университета им. М.В. Ломоносова (НИВЦ МГУ) и Межведомственный суперкомпьютерный центр Российской академии наук (МСЦ РАН). Первый список наиболее мощных компьютеров СНГ был выпущен в декабре 2004 года, четвёртый — 4 апреля 2005 года.

В России созданию программы *Top50* придаётся большое значение по ряду соображений [23]. Это, прежде всего, отображение в реальном времени положения дел в интересующей области. Сравнивая списки суперкомпьютерных систем *Top500* и *Top50*, можно увидеть, что средний уровень производительности систем, используемых в СНГ, в большинстве случаев ниже мирового в десятки раз. Из этого наблюдения вытекает необходимость устранения диспропорции.

Это также возможность акцентировать внимание пользователей, разработчиков, поставщиков компьютерной техники и широкой общественности на возможностях современных суперкомпьютеров и параллельных вычислительных технологий, связанных с ними, и на особую перспективность данного направления.

Это, наконец, возможность осмысления того, чем грозит стране отставание в этой области, если на государственном уровне отсутствует понимание того, что влияние компьютерных

технологий на экономику возрастает день ото дня. Технологии, в первую очередь суперкомпьютерные, уже сегодня являются основой информационных баз самых развитых государств. Завтра эти технологии станут хребтом, без которого говорить о состоятельности того или иного государства будет сложно. По образному выражению академика В.С. Бурцева: «*Без суперЭВМ мы обречены на общенациональную болезнь Альцгеймера*». Эту же мысль можно выразить в более понятной форме: «Страна, не имеющая собственной компьютерной отрасли (КО), не способна обеспечить свою национальную безопасность (НБ) во всех её проявлениях». Отсутствие своей КО — самое слабое звено в системе НБ при существующей в стране однополярной (рыночной) экономике. Необходим общенациональный проект в этой области, задачей которого является устранение зависимости от импортной компьютерной техники.

7.2. СКС *Top50/СНГ* — список L-4 от 4.04.2006. За полгода (с момента публикации предыдущей версии *Top50/СНГ*) список обновился на 36% — в нём появилось 18 новых систем [22–24]. Сразу предупредим, что 49 систем, попавших в список, — кластерного типа. Других архитектур — одна. По-прежнему список возглавляет суперкомпьютер МВС-15000ВМ, установленный в МСЦ РАН. Его производительность возросла на 24% (за счёт расширения операционного поля 224 дополнительными процессорами IBM PowerPC) и составила 6 680 ГФ/с. Обладатели второго и третьего мест также сохранили свои позиции. Это — белорусский кластер СКИФ К-1000 и второй кластер МСЦ РАН, с реальной производительностью 2,0 Тф/с и 1,29 Тф/с, соответственно. Вместе с суперкомпьютером НПО «Сатурн» промышленного назначения в список вошли две новые системы. На пятом месте — кластер на базе 128 процессоров IBM Power5 с реальной производительностью 642 ГФ/с. Самым мощным компьютером нефтегазового сектора стал кластер компании Paradigm Geophysical с производительностью 592 ГФ/с, занявший шестую позицию списка. На седьмое место сместился самый мощный компьютер в системе образования СНГ, вычислительный кластер НИВЦ МГУ (512 ГФ/с).

Существенные изменения коснулись производительности компьютеров списка *Top50/СНГ*, а также распределения систем по областям применения. За полгода почти в 2,5 раза вырос «входной порог» рейтинга: реальная производительность

последней системы списка выросла с 60 до 139 ГФ/с. Реальная суммарная производительность всех систем *Тор50/СНГ* выросла на 27% и составила 23,2 Тф/с, в то время как средняя производительность выросла на треть. Доля суперкомпьютеров коммерческого использования возросла с 44% до 64%, что вплотную подошло к мировому уровню. Почти в 3 раза возросло число систем, работающих в промышленности. В частности, 5 систем применяются для инженерных расчётов и автоматизированного проектирования, 9 — решают задачи, связанные с освоением месторождений нефти и газа (в предыдущей редакции таких систем было 3 и 1, соответственно). Доля суперкомпьютеров, используемых в финансовом делопроизводстве, выросла незначительно — с 30% до 34%. Из 5 высокопроизводительных систем, работавших в системе образования, в списке осталось лишь 4 системы.

Сменился и производитель систем, попавших в список *Тор50/СНГ*. Новым лидером (как в мировом рейтинге суперкомпьютеров) стала корпорация IBM (около 40% систем от общей численности списка). На втором месте (22% списка) находится компания «Т-платформы», на третьем — корпорация HP с 18% поставленных систем.

Причинами достаточно быстрого развития суперкомпьютерного рынка СНГ стали возросшая активность ведущих мировых производителей и системных интеграторов, а также возрождение научно-исследовательского (19 систем), финансового (16 систем) и промышленного (13 систем) секторов народного хозяйства, традиционно нуждающихся в высокопроизводительных компьютерных системах. Состояние российского суперкомпьютерного сектора оценивается ниже. Пример оформления рейтингового списка *Тор50/СНГ* в варианте, усечённом до 10 первых СКС, приводится в табл. 19.

Таблица 19 приведена к виду таблиц, используемых в проекте *Тор500*. Убрана графа «Тип системы», поскольку 49 суперкомпьютеров имеют структуру типа *кластер* и только одна является SMP-системой (HP SuperDome PA-RISC 750 MHz; 11 место в списке *Тор50/СНГ*). Показатель «Область применения» располагается в графе «Место установки». В остальном содержание таблицы соответствует оригиналу [22].

7.3. Кризисное состояние отечественной компьютерной отрасли. Нельзя не признать тот факт, что на мировом рынке

отечественных компьютеров нет. Наша страна — вне компьютерного рынка. Да и на внутреннем рынке безраздельно господствует импортная техника. Перестроечный период для компьютерной отрасли России и стран СНГ обернулся катастрофой. Потеряли даже то, что было. Лишь в последние годы заговорили о её возрождении, поскольку эту технику приходится закупать за рубежом, причём в массовых количествах. Покрытие потребности в компьютерах многих отраслей нашей страны, включая науку и образование, осуществляется за счёт массового импорта, в основном персональных компьютеров (ПК). Государственный контроль над импортом компьютеров и компьютерных аксессуаров отсутствует. Компьютерный бизнес отдан на откуп частному капиталу. В таких условиях вполне возможны поставки компьютеров, начинённых ждущими своего часа аппаратными жучками, спящими вирусными и нелегальными программами, работа которых может управляться со спутников, сотовых телефонов и иных мобильных и стационарных радиосредств. Разработчики промышленных и специальных систем также ориентируются на импортную технику и комплектующие. Это ведёт к установлению зависимости отечественной экономики от иностранных производителей, снижению оборонного потенциала страны, неразумному расходу валютных запасов. К тому же для ряда отраслей промышленности и военного дела использование импортной техники и элементной базы неприемлемо. Они нуждаются именно в отечественных компьютерах, не уступающих по качеству эквивалентной зарубежной продукции.

Впереди маячит ситуация, когда в один из дней Икс не смогут взлететь самолёты, завестись двигатели автомобилей, перестанут слушаться руля корабли и прочие мобильные средства и системы, использующие импортные компьютеры и комплектующие. Для того чтобы такой день не настал, необходимо срочно озаботиться этой проблемой на государственном уровне и срочно заняться возрождением отечественного компьютеростроения. Деньги стабилизационного фонда могут быть использованы для реализации национального проекта компьютерной направленности. Сейчас такая возможность появилась! Топливный кризис мирового масштаба принёс стране огромные деньги. Вложение части из них в проект возрождения отечественного компьютеростроения отвечает концепции развития государства в полной мере, поскольку информационные компьютерные технологии

Первая десятка суперкомпьютеров списка *Top50/CN1*

№	Место установки — Область применения	Архитектура (тип процессора / сеть)	Кол. CPU	R _{max} / Lin R _{peak} / Task	Разработчик системы
1	Москва — МСЦ РАН 2005 Наука и образование	Узел: 574 (2×PowerPC 970 2,2 GHz 4 GB RAM). Сеть: Myrinet / 2×Gigabit Ethernet	1 148	6 680 10 102,4	ФГУП «Квант» ИПМ РАН МСЦ
2	Минск — ОИПИ НАНБ 2004 Исследования	Узел: 288 (2×Opteron 248 2,2 GHz 4 GB RAM). Сеть: Infiniband / Gigabit Ethernet / SKIF-ServNet	576	2 032 2 534,4	СКИФ
3	Москва — МСЦ РАН 2005 Наука и образование	Узел: 128 (2×Itanium 2 1,5 GHz 2.048 GB RAM). Сеть: Myrinet 2000 / 2×Gigabit Ethernet / Fast Ethernet	256	1 293 1 536	Hewlett-Packard
4	Рыбинск — НПО Сатурн 2005 Промышленность	Узел: 64 (2×Xeon EM64T 3,6 GHz 4.096 GB RAM). Сеть: Infiniband / Gigabit Ethernet	128	768 922	IBM
5	Москва — 2005 Финансы	Узел: 2 (64×POWERS 1,9 GHz 256 GB RAM). Сеть: Gigabit Ethernet	128	642 972,8	IBM / КРОК

Продолжение табл. 19

№	Место установки — Область применения	Архитектура (тип процессора / сеть)	Кол. CPU	R _{max} / Lin R _{peak} / Task	Разработчик системы
6	Москва — Paradigm Geophysical 2005 Промышленность	Узел: 76 (2×Xeon EM64T 3,4 GHz 4.096 GB RAM). Сеть: Gigabit Ethernet / Gigabit Ethernet	152	592,8 1 033,6	Т-платформы
7	Москва — НИВЦ МГУ 2004 Наука и образование	Узел: 80 (2×Opteron 248 2,2 GHz, 4 GB RAM). Сеть: Infiniband / Gigabit Ethernet / Fast Ethernet	160	512 704	Hewlett-Packard
8	Ереван — ИПИА НАН РА 2004 Наука и образование	Узел: 64 (2×Xeon EM64T 3,0 GHz 1 GB RAM). Сеть: Myrinet / Gigabit Ethernet	128	483,6 783,36	ИПИА НАН РА, ИСП РАН, C. I. Technology
9	Минск — ОИПИ НАНБ 2003 Наука и образование	Узел: 64 (2×Xeon 2,8 GHz 2 GB RAM). Сеть: SCI / Gigabit Ethernet/ SKIF-ServNet	128	475,3 716,8	СКИФ
10	Москва — Landmark 2005 Промышленность	Узел: 42 (2×Xeon EM64T 3,6 GHz 4 GB RAM). Сеть: Gigabit Ethernet	86	439,6 619,2	IBM, Veytsel-проекты

в развитых странах давно стали основой систем, обеспечивающих функционирование частей государственной машины и её концептуально важных составляющих — науки, образования, единой системы обеспечения безопасности и противодействия терроризму и т. д. Бессмысленно отдавать приоритет развитию нанотехнологий, если они не интегрированы с разработками компьютерных архитектур, которые должны учитывать особенности функционирования и логику работы интегральных наносхем. Результат может не достичь цели, если страна окажется не готовой к использованию результатов нанотехнологической программы.

Несмотря на это, в стране до сих пор нет национальной стратегии возрождения компьютеростроения. В период 2005–2006 годов появилась надежда на то, что, возможно, такая стратегия появится. Правительство начало поворачиваться лицом к этой проблеме, осознавая, чем грозит стране отставание в данной области человеческой деятельности. Следует ясно понимать: экономика страны не имеет будущего, если вынуждена опираться на чужие компьютерные системы и системы прошлого. Должна быть принята программа вывода компьютеростроения из кризисного состояния. И эта программа должна быть комплексной с обозначением всех намечаемых конечных результатов.

Чтобы решиться на кардинальные меры, надо хорошо представлять себе состояние компьютерной отрасли в постперестроечный период. Плачевное состояние дел в суперкомпьютерном секторе России и стран СНГ определяется также тем, что на импорт этой техники всегда существовали ограничения. Причём эмбарго на ввоз в Россию и ряд других стран СКС, введённое правительством США, существует давно (с 1979 года). Недавно сенат США начал пересматривать существующие ограничения для некоторых стран с «контролируемой экономикой». В этот список включена и Россия. Причиной послужил факт создания нескольких отечественных суперкомпьютеров самостоятельно, причём намного дешевле импортных аналогов. В 1995–96 годах эти ограничения ослабли настолько, что в страну стали поступать первые зарубежные СКС.

Анализ рынка суперкомпьютинга в России за 2000–2002 гг. показал, что за этот период российские вузы приобрели более 20 суперкомпьютерных систем. В 2002 году произошло знаменательное событие: в мировом рейтинге *Тор500* появился первый наполовину российский компьютер МВС1000М (на импортных

микропроцессорах *Alfa*), который, заняв 64 место, продержался 2 года в первой сотне в четырёх списках.

Этот факт свидетельствует о способности России при желании изменить ситуацию. Ведь помнятся времена, когда в одновременной разработке находилось до 10 подобных систем (в НИИ Москвы, Ленинграда, Минска, Таганрога, Еревана и др. городов). Тогдашние проекты практически отвечали зарубежному уровню в части компьютерных архитектур, но уступали в технологии изготовления.

Одним из свидетельств развития технологии параллельных вычислений (суперкомпьютинга) в современной России и других странах СНГ является проснувшийся интерес к ней со стороны коммерческих структур. Количество предприятий, заинтересованных в использовании высокопроизводительных компьютерных систем, из года в год возрастает. Тем не менее, судя по распределению в отраслях, пока говорить о серьёзном проникновении суперкомпьютинга в бизнес в странах СНГ рановато. Так на научные учреждения в 2002 году приходилось 24 проекта, вузы — 15, компании-разработчики — 4, другие — 7.

С 2003 года анализ суперкомпьютерного рынка упростился. Зеркалом его стала рейтинговая программа *Тор50*, аналогичная по смыслу и содержанию *Тор500*, но включающая список лишь 50 самых мощных компьютеров СНГ. В качестве средства определения рейтинга суперкомпьютеров списка используется тот же тестовый пакет *Linpack*, что и в *Тор500*. Вторая редакция *Тор50/СНГ* (июнь 2005 г.) оказалась более содержательной и более информативной по сравнению с первой.

В рейтинговом списке от декабря 2004 года из 50 суперкомпьютерных систем 46 оказались системами с *кластерной организацией*, что объясняется их относительно невысокой (по сравнению с SMP-решениями) стоимостью. Все они закуплены для решения конкретных практических задач. Подтверждением тому является использование в качестве коммуникационных сетей дорогих технологий: *Myrinet* (11 систем), *SCI* (9), *InfiniBand* (6). Технология *Gigabit Ethernet* в суперкомпьютерах, используемых на пространстве СНГ, пока что не применяется. Это говорит о том, что закупленные системы не являются новыми в техническом отношении [25].

Основной тенденцией динамики списка можно считать существенный рост доли суперкомпьютеров коммерческого использования. Если первый список содержал лишь *одну* систему,

работавшую исключительно в интересах промышленности, то во втором списке в нём уже *шесть* таких систем. Учитывая тот факт, что два наиболее производительных суперкомпьютера семейства СКИФ-1000 (2 и 6 места рейтинга) также активно используются в интересах промышленности стран СНГ, последний из рассмотренных *Тор50* содержит 16% суперкомпьютеров промышленного использования. Это отстаёт от мировых показателей, где в различных отраслях промышленности заняты около 30% суперкомпьютеров. СКИФ-1000 является совместной разработкой белорусского и российского институтов на зарубежной элементной базе.

Значительно увеличилась доля систем, установленных в финансовых и банковских структурах. Во втором списке *девять* таких систем противопоставлены *одной* системе из первого списка. Возрос также и средний уровень производительности суперкомпьютеров, работающих на промышленную сферу, отечественную науку и образование. В промышленной сфере рост вычислительной мощности составил 135%, в научной — 70%. В целом же, отставание от среднемирового уровня производительности все ещё велико.

Что касается производителей систем, то, как и ожидалось, во втором списке существенно больше оказалось суперкомпьютеров ведущих западных поставщиков. В количественном отношении доля иностранных суперкомпьютеров в списке составила 34%, а их вклад в общую производительность — 18,4%. На долю производительности отечественных систем (созданных) приходится 62,4% (из них 32% — доля систем, созданных с участием НИИ «Квант», и 30,4% — доля систем, созданных с определяющим участием коммерческой компании «Т-платформы»). Основная доля рынка по числу поставленных систем принадлежит фирме IBM — 26%. Около 22% рынка приходится на системы, поставленные и созданные с участием компании «Т-платформы» [26].

8. Метакомпьютерные сети как разновидность СКС

Сегодня интенсивно развиваются сетевые вычислительные системы, которые используют свободную мощность компьютеров, подключённых к сети Интернет. Эта технология получила название *метакомпьютинг*. Подключиться к такой системе может любой пользователь Интернета. Суть метакомпьютинга заключается в следующем. На компьютер пользователя устанавли-

вают аппаратный вычислительный модуль, который работает в то время, когда процессор свободен (в обычной офисной машине он свободен на все 90%). Этот модуль, произведя свою долю вычислений, сбрасывает через Интернет результаты вычислений на центральный компьютер и получает от него новое задание. Таких проектов уже много, число их растёт, а совокупные расчётные мощности вполне соответствуют списку *Тор10* самых мощных суперкомпьютеров мира.

Одна из таких систем GIMPS (*Great Internet Mersenne Prime Search* — интернет-поиск простых чисел Мерсенна) занимается поисками самых больших простых чисел. Вычислительная мощность этой сети составляет 14 *Тф/с*, т.е. могла бы занять 11 место в рейтинге суперкомпьютеров проекта *Тор500*.

9. СКС — победа за неймановской концепцией параллелизма

Как видим, сегодня основными путями улучшения показателей качества параллельных компьютеров являются не принципиально новые архитектурные идеи, а механические способы наращивания числа ячеек памяти, обрабатывающих элементов и линейного уменьшения геометрических размеров компонентов ИС. Применяется механико-технологический подход к наращиванию вычислительной мощности компьютеров. Долго на одном прогрессе технологии СБИС, обеспечивающей возможность механического наращивания числа ее элементов, продержаться невозможно, если не поддерживать прогресс адекватным изменением философии построения систем. Сегодня это уже наблюдается в однопроцессорных компьютерах. Подойдя к барьеру в 4 ГГц, Intel и AMD остановились и объявили о принятии новых многоядерно-ориентированных стратегий создания компьютеров. Подход, использовавшийся в однопроцессорных компьютерах многие годы, практически исчерпал себя, что стало причиной смены парадигмы построения компьютеров. Такая же ситуация проявилась и в параллельных системах. Она привела к росту накладных расходов на организацию параллельных вычислений с увеличением числа операционных устройств, к снижению эффективности вычислений, усложнению языков и процессов программирования и компиляции параллельных программ и т.д. Принцип механического наращивания вычислительной

мощности систем пока ещё работает, поскольку поддерживается постоянным прогрессом в технологии интегральных схем (ИС). Исчерпание возможностей технологий сопровождается обычно ростом противоречий, если архитектура останавливается в своём развитии. Сказанное распространяется на все классы компьютеров, включая и параллельные. Выявленные обстоятельства служат сильным стимулом к поиску новых вычислительных парадигм и концепций вычислений, которые бы бесконфликтно удовлетворяли требованиям модели смешанных вычислений.

Сегодня можно констатировать следующее: все попытки компьютерных архитекторов найти парадигму и модель параллельных вычислений, которая была бы столь же универсальной и эффективной, как неймановская парадигма и модель последовательных вычислений, окончились неудачей после почти 50-летних исследований. Экономические соображения, по-видимому, определили выбор пути развития компьютеростроения на следующие полстолетия. Этот путь изначально (на заре становления вычислительной техники) также был предначертан Джоном фон Нейманом.

Сейчас даже специалисты забыли, что фон Нейман предложил два класса вычислительных средств, различающихся моделью функционирования.

В первый класс попадают компьютеры, в основе которых лежит пятиблочная машина фон Неймана и система принципов (вычислительная парадигма), названная его именем, реализующая *последовательный универсальный алгоритм вычислений*. Компьютеры на основе такой парадигмы имеют централизованное управление (один процессор с единственным счетчиком команд), линейно организованную память, и для их построения требуется относительно немного аппаратных средств.

Второй класс образуют параллельные компьютерные системы, строящиеся на основе клеточных автоматов фон Неймана [27]. Эти системы реализуют *параллельный универсальный алгоритм вычислений*, имеют децентрализованное управление, распределенную память (опять же линейного типа) и состоят из большого (как правило, наращиваемого) числа единообразно соединенных друг с другом элементарных вычислительных машин на основе последовательной (неймановской) парадигмы вычислений. Аппаратные затраты на построение таких параллельных систем существенно выше, чем на вычислительные средства первого класса. Производительность таких КС является функцией

числа одновременно работающих элементарных машин и зависит от умения операционной системы поддерживать это число на высоком уровне.

Очевидно, ждать наступления момента, когда возможности концепции построения современной компьютерной техники иссякнут полностью, было бы большой ошибкой по нескольким причинам. Этот момент может не наступить вовсе, а плавно перейти в другое направление развития (вполне можно допустить, что оно будет совместимым с существующей парадигмой или просто будет ее развитием). Собственно этот процесс мы сейчас и наблюдаем. Совершенствование компьютеров определяется прогрессом в их элементной базе, в то время как современная наука о компьютерах (computer science) пребывает в состоянии идейной стагнации. Актуальность разработки идеологии построения параллельного компьютера на принципиально новой парадигмальной платформе сохраняется. Время требует ускорения поиска такой парадигмы, поскольку все признаки наступления архитектурного кризиса в сфере ВКС давно обозначились и преодолеваются косвенными способами и приёмами.

Причины-стимуляторы необходимости ускорения работ таковы:

Во-первых, человек всегда находит выход из постепенно обостряющегося противоречия и определяет пути его своевременного преодоления. Известно, что отрицательные стороны, порождаемые различными причинами, всегда можно преобразовать в положительные (необходимо либо глубоко продумать сложившуюся ситуацию, либо использовать методы теории изобретательства [28, 29]).

Во-вторых, нельзя считать, что конкурирующие вычислительные парадигмы будут стоять на месте. Компьютеры на их основе непрерывно улучшаются и заявляют о себе все громче. Конкуренция на рынке средств КТ необычайно высока и распространяется на все классы устройств, но особенно острая борьба идёт среди фирм-производителей микропроцессоров для неймановского класса компьютеров.

В-третьих, должно быть на практике реализовано правило, требующее, чтобы теоретическая разработка архитектуры ВКС и её компьютерное моделирование предшествовали процедуре создания проекта и его реализации.

Наличие теории всегда оборачивается существенным преимуществом перед направлениями, которые её не имеют, и вот поче-

му. Теория позволяет исследовать внутреннюю организацию системы, а также рассчитывать и улучшать её показатели качества. Это резко сокращает сроки проектирования и объем финансовых затрат. Поскольку ценность теории определяется тем, насколько она применима на практике, целесообразно точно определить ее целевую направленность. Практический смысл всякой научной теории может быть охарактеризован так: *знать, чтобы предвидеть, предвидеть, чтобы действовать.*

В-четвертых, основная конкуренция в области перспективной КТ сегодня развивается на поле параллельных систем, среди которых начинают доминировать неймановские параллельные суперкомпьютеры.

В связи с тем, что результаты в области создания архитектур для параллельных ВКС нельзя считать удовлетворительными, имеет смысл искать универсальную парадигму параллельных вычислений, отвечающую требованиям эффективного решения смешанных задач, а не только с явно выраженным параллелизмом.

Последнюю фразу следует считать ключевой для всех последующих действий по созданию теоретических построений и средств автоматизированного проектирования ВКС нового поколения.

10. Перспективные планы изготовителей СКС

В этом разделе собрана информация о перспективных планах ряда изготовителей суперкомпьютеров, о которых сообщалось в прессе. Информация даёт представление об озабоченности стран проблемой разработки собственных суперкомпьютерных систем и понимании степени их влияния на экономику, безопасность и перспективу развития общества.

10.1. Соединённые Штаты Америки. Компания Cray Inc. В стратегическом плане компания Cray Inc. осуществляет разработку не только новых компьютеров, но и активно модернизирует свои старые, наиболее удачные, в коммерческом отношении, суперкомпьютеры [30, 31].

К 2008 году компания планирует завершить работу над суперкомпьютером, в котором будет предусмотрена возможность наращивания до 24 тыс. четырёхядерных процессоров AMD Opteron с рабочей частотой 2,6 ГГц. Электроника суперкомпьютера, получившего название *Baker*, будет размещаться в 187

шкафах с жидкостным охлаждением. Ожидается, что *Baker* будет, по меньшей мере, в 3 раза мощнее существующих сегодня суперкомпьютеров. Ёмкость его системы оперативной памяти может наращиваться до 400 *терабайт* (первоначально — 187 *Тб*). Объём дисковой памяти окончательно не определён, но предусмотрена возможность его наращивания в диапазоне от 1 до 11 *Пб* (*петабайт* — 2^{50} байт или один миллион гигабайт). Производительность на уровне 100 *Тф/с* была достигнута к концу 2006 г. В 2007 году планируется преодолеть рубеж в 250 *Тф/с*, а в 2008 году создатели суперкомпьютера намерены достичь производительности в 1 *Пф/с* (*петафлоп* равен 10^3 терафлоп).

В создании суперкомпьютера, заказчиком которого является Окриджская национальной лаборатории (ORNL), занимающаяся ядерными исследованиями, принимает участие университет штата Теннесси.

Корпорация Hewlett-Packard. HP разработала для нужд Министерства энергетики США (PNNL) суперкомпьютер (исходно содержит 2048 микропроцессоров Intel Itanium 2 с тактовой частотой 1,5 ГГц) общей производительностью порядка 11,8 *Тф/с*. Суперкомпьютер HP располагает памятью 6,8 *Тб* и работает под управлением ОС Linux. Планируется использовать компьютер для моделирования различных крупномасштабных процессов и совместных экспериментов в области химии, физики, синтеза и исследования климата [32].

10.2. Великобритания. Компания Research Councils. Правительство Великобритании в апреле 2006 г. выделило на проект «Hector» (High-End Computing Terascale Resource) сумму, эквивалентную 90,4 млн. долларов [33]. В рамках этого проекта осуществляется разработка мощного суперкомпьютера *Hector*, который будет иметь производительность порядка 100 *Тф/с*. Это в 6 раз превышает производительность самого мощного компьютера, имеющегося сегодня в Великобритании.

Напомним, что на тот момент (первая половина 2006 года) в мире самым мощным оставался Ливерморский суперкомпьютер Blue Gene/L с его 367 *Тф/с*, а в Европе таковым считался компьютер Julicher Blue Gene/L (JUBL) с производительностью порядка 45,6 *Тф/с*, расположенный в Германии (Исследовательский центр «Julich Research Center»). Одновременно там велась разработка суперкомпьютера (на базе 24 000 двухядерных

процессоров AMD Opteron) с характеристиками, аналогичными английскому суперкомпьютеру, о котором сообщается выше.

Ожидается, что производительности суперкомпьютера Nestor будет достаточно для моделирования климатической карты мира и для исследования атомарных структур. Передача компьютера в эксплуатацию намечена на 2007 год.

10.3. Япония. Бесспорно, Япония является второй в области создания и использования суперкомпьютеров. Не желая мириться с утерей лидерства, группа японских компаний во главе с Fujitsu планирует создать сверхмощный суперкомпьютер к марту 2011 года.

Компания Fujitsu и др. Как сообщает пресса [34, 35], Fujitsu обещает к 2011 году создать суперкомпьютер, обладающий производительностью 3 Пф/с, что соответствует 3 квадриллионам ($3 \cdot 10^{15}$) операций с плавающей запятой в секунду. Компания предполагает избавиться от традиционных узких мест современных суперкомпьютеров (особенно в части обмена данными между вычислительными узлами) и применить принципиально новые нанотехнологии для создания логических элементов. В рамках проекта Fujitsu Laboratories Ltd. будет сотрудничать с корпорациями NEC и Hitachi при финансовой поддержке со стороны Министерства образования, культуры, спорта, науки и технологии Японии. Вопрос стоимости проекта и перечень привлечённых организаций находится в стадии решения. Научное обеспечение возложено на университеты г. Токио и острова Кюсю.

Предыстория. Как известно, в ноябре 2004 года суперкомпьютер IBM Blue Gene/L положил конец трёхлетнему лидерству японского суперкомпьютера Earth Simulator от NEC. Попытка оспорить лидерство IBM с помощью системы SX-8 (58,5 Тф/с) не удалась. И тогда за честь японского компьютеростроения решила вступить Fujitsu, объявив о планах создания мегакомпьютера со скоростью вычислений более чем в 20 раз превышающей пиковую производительность Blue Gene/L.

Министерства образования, культуры, спорта, науки и технологии Японии заявило, что к 2010 году запустит свой суперкомпьютер, который будет в 10 раз мощнее китайского (см. ниже). Его планируемая мощность должна составить не менее 10 Пф/с. Это в 73 раза превышает мощность американского Blue Gene/L. Стоимость создания японского суперкомпьютера

оценивается в 900 млн. долл. Операционная (решающая) среда этого гиганта превысит миллион процессорных элементов.

10.4. Китай. Компания Lenovo Group. По данным *Info-word* китайская компания *Lenovo* намерена построить сверхмощный суперкомпьютер производительностью не менее одного Пф/с. Это в 7,5 раз превышает производительность лидера июльского 2005 года списка суперкомпьютеров рейтинга *Top500* — американского суперкомпьютера *Blue Gene/L*. Пока никаких подробностей о суперкомпьютере *Lenovo* не сообщается. Известно только, что его запуск ожидается в 2010 году. Подробности изложены в [36, 37].

10.5. Испания. Barsezona Supercomputer Center. Самый мощный суперкомпьютер Европы *Mare Nostrum* находится в Испании. Он создан в соответствии с соглашением между корпорацией IBM и правительством Испании и является собственностью консорциума каталонского и испанского правительства «Barsezona Supercomputer Center» и Калифорнийского политехнического университета. Будет использоваться в исследовательских целях в области архитектуры, аэродинамики, биологии и генетики. Тестирование показало, что компьютер *Mare Nostrum* в максимальной конфигурации (2 282 64-разрядных сервера JS20 с 4564 микропроцессорами Power) способен обеспечивать пиковую производительность в 40 Тф/с. У человека на такой объём работы ушло бы 10 млн лет. В 2004 году занимал четвёртую строку в мировом рейтинге суперкомпьютеров. В 2005 году переместился на строку ниже. Суперкомпьютер располагает оперативной памятью, равной совокупной памяти 20 классических компьютеров, а емкость дисковых накопителей равна 233 Тб, что эквивалентно объёму информации, содержащемуся в 29 миллионах книг. Свои рекордные показатели компьютер продемонстрировал на тесте *Linpack*.

Новый суперкомпьютер, работающий под управлением ОС *Linux*, собран на основе масштабируемых blade-серверов IBM *eServer BladeCenter JS20*, построенных, в свою очередь, на микропроцессорах IBM *Power*. Впервые в истории blade-серверные технологии были применены для создания суперкомпьютера и обеспечили ему высокий рейтинг. Для работы *Mare Nostrum* не требуется применения дополнительных систем охлаждения. Он имеет массу в 40 тонн, потребляя при этом сравнительно небольшое количество электроэнергии. Его конструкция занима-

ет 160 м² — чуть меньше половины баскетбольной площадки. По критерию цена/производительность является лидером списка *Top500*. Постоянное местонахождение компьютера — Барселонский политехнический университет [38, 39].

10.6. Россия/Белоруссия. В списке *Top500* имеются и «российские» компьютеры. На 56 строке списка стоит суперкомпьютер MVS-15000BM производства IBM, установленный в суперкомпьютерном центре РАН, на 474 месте — суперкомпьютер, установленный в Сбербанке России. На 174 месте списка находится белорусский суперкомпьютер SKIF K-1000. В его создании принимал участие Институт программных систем РАН из города Переславль-Залесский. Компьютер SKIF имеет архитектуру кластерного типа, являющуюся наиболее популярной при проектировании суперкомпьютеров. Собран по отвёрточной технологии из «готовых кубиков» (процессорных микросхем, плат, источников питания, коммуникационных сред и т. д.) известных производителей. Посредством коммуникационной среды *Infiniband* 304 микрокомпьютера объединяются в вычислительную систему. Это технологическое решение позволяет наращивать мощность уже работающего компьютера [40, 41].

11. Выводы

Изучение проблемы параллельных вычислений позволяет сформулировать ряд обобщающих выводов. Последние могут стать основанием для выбора подхода к поиску вычислительной парадигмы, пригодной для реализации СКС, отвечающей требованиям реализации смешанных задач в реальном времени.

— Сегодня общими усилиями компьютерной отрасли создан огромный рынок коммерчески доступных моделей параллельных компьютеров, характеристики которых постоянно и быстро улучшаются.

Становление рынка диктуется растущей социальной потребностью в этом классе компьютеров, стимулируемой, в свою очередь, интенсивным увеличением числа крупномасштабных задач. Впервые за 40-летний период своего существования суперкомпьютеры перестали быть штучным товаром. Обоснованием необходимости существования суперкомпьютеров может служить ки-

тайский афоризм, точно отражающий суть дела: «Тысяча мышей не заменит одного слона».

— Рынок суперкомпьютинга поделён между большим количеством участников. Это делает его динамичным, остро реагирующим на запросы потенциальных пользователей и поэтому исключительно быстро развивающимся.

— Прогресс в области суперкомпьютеров — колоссальный: лидеры в списке *Top500* быстро меняются.

За четыре года мощность суперкомпьютерных систем, замыкавших первую сотню рейтинга *Top500*, выросла в 16 раз. В итоге, Россия откатилась с 74-го на 210 место. По состоянию на время объявления 27-го рейтинга *Top500* [22] из 500 суперкомпьютеров мира 267 работают в США, в Англии — 42, в Германии — 35, в Японии — 30. Но делать такие компьютеры умеют только в США и Японии. В Англии и Германии, а также в Китае, России и Белоруссии проектирование возможно, но осуществляется оно с использованием импортной элементной базы.

— Модели параллельных компьютеров отличаются высокой степенью специализации, которая сужается при приближении к вершине списка пятисот самых мощных компьютеров мира. Именно специализация является причиной столь большого числа моделей, предлагаемых на рынке компьютерными фирмами.

Доказано теоретически и подтверждено практикой, что компьютер, структура вычислительного процесса которого в максимальной степени совпадает со структурой (алгоритмом) решаемой задачи, обеспечивает предельно возможную (пиковую) скорость её решения.

— Модели параллельных компьютеров различаются производительностью, назначением (функциональными возможностями), стоимостью, габаритами и потребляемой мощностью.

Разница в производительности между первым и пятисотым суперкомпьютером в каждом рейтинговом списке постоянна и составляет два порядка (на операциях с плавающей запятой).

— Несмотря на большое число моделей суперкомпьютеров и широкий совокупный ареал решаемых ими задач, существует область приложений, для которой существующие коммерческие суперкомпьютеры не могут быть применены и которая остро в них нуждается.

Эта область традиционно именуется как *область управления объектами и процессами в реальном времени*. Она является

источником задач, которые приходится решать в тесном взаимодействии с объектом управления для обеспечения его правильного функционирования и получения требуемого результата. Фактически в этих системах параллелизм определяется числом датчиков информации и исполнительных механизмов, которые приходится обрабатывать системе в условиях жёсткой привязки к процессу, протекающему в реальном времени, и с учётом функций операторов-технологов объекта.

— Промышленность, экология, армия, энергетика, транспорт и др. отрасли остро нуждаются в параллельных системах, которые обладают высокой надёжностью функционирования, низкими стоимостью и энергопотреблением, малыми габаритами и мобильностью.

СКС с такими характеристиками на мировом компьютерном рынке пока что отсутствуют. Поэтому поиск новой вычислительной парадигмы и принципов построения управляющих параллельных компьютеров на её основе продолжает оставаться актуальным делом компьютерной отрасли машиностроения. Отечественная компьютерная промышленность вполне могла бы занять эту нишу, остающуюся относительно свободной на мировом рынке, если бы пребывала в нормальном состоянии.

— Техническим мотивом, заставляющим искать иные принципы построения параллельных компьютеров, является отсутствие парадигмы параллельных вычислений, столь же универсальной, гармонично сбалансированной и способной породить множество вычислительных архитектур, как неймановская парадигма последовательных вычислений.

— Параллелизм пришёл в компьютерный мир всерьёз и надолго. Фактически ему нет альтернативы, и неучастие в поиске универсальных принципов построения компьютеров нового поколения, способных изначально противостоять вирусным интервенциям, учитывая усиливающуюся роль компьютерных технологий в экономическом противостоянии государств, грозит безопасности стран уже в недалёком будущем.

— Несмотря на бум в области конструирования параллельных систем, дорогу к пользователям они всё ещё пробивают с огромным трудом. Да и используются они кустообразно и в малом числе регионов планеты.

Этот факт требует ответа на вопрос: «Почему так происходит?» Необходимо дать научно аргументированный ответ, чтобы повторно не наступить на те же грабли при разработке оче-

редного поколения компьютеров, отличающихся от сегодняшних суперкомпьютерных систем новыми свойствами и технико-экономическими показателями качества.

— Создание большей части рыночных суперкомпьютеров идёт по пути комплексирования их вычислительной мощности из готовых к применению компонентов (СБИС, платы, источники питания, системы охлаждения, конструктивные блоки и пр.), предлагаемых различными специализированными компаниями.

В некоторых суперкомпьютерах разработчики используют даже элементную базу, применяемую в рабочих станциях и универсальных компьютерах. Одним словом, реализуется *проектный* подход к параллельным вычислениям, концепция которого также впервые сформулирована фон Нейманом. Это объясняет столь быструю смену суперкомпьютеров-лидеров, увеличение производительности которых осуществляется путём наращивания количества операционных (процессорных) элементов или их групп (кластеров). Системы, структурно-архитектурная и конструктивная основа которых не предусматривает масштабирования решающего поля, быстро опускаются в нижнюю половину списка *Top500* или покидают её.

— Перспективы развития суперкомпьютерного сектора оказали существенное влияние на корпорации, традиционно обеспечивающие потребителей рынка компьютерами общего назначения, заставив их начать работать на рынок суперкомпьютеров [42].

— Ни один из суперкомпьютеров с оригинальной (нетрадиционной) архитектурой не сумел добиться статуса *коммерческого*. Уверенно побеждает неймановская модель параллельных вычислений на основе модели «коллектива вычислителей», воплощаемая в многопроцессорных системах кластерного типа.

Следует отметить исключительно быстрое развитие суперкомпьютеров кластерного типа. Под кластером понимается некоторое множество отдельных компьютеров, объединённых в сеть, для которых при помощи специальных программно-аппаратных средств обеспечивается возможность унифицированного управления, надёжного функционирования и эффективного использования.

— Применение различной операционной элементной базы неизменно порождает разнообразие структурно-архитектурных и конструктивных решений, используемых в суперкомпьютерах. Разнообразие архитектур, в свою очередь, порождает множество языков и методов написания параллельных программ.

Во многом это обусловлено тем, что языки программирования непосредственно разрабатывались под особенности СКС. Такое программирование, несмотря на эффективное решение задач в рамках конкретной архитектуры, привело к проблемам при переносе программного обеспечения на другие суперкомпьютеры. Необходимость устранения этого противоречия потребовало создания универсальных языков параллельного программирования (УЯПП). Однако появление УЯПП не изменило существенно ситуации, так как универсальность в данном случае оказалась весьма многогранной. Причина этого явления в том, что в основу многих ЯПП были заложены различные модели параллельных вычислений (МПВ). Например, взаимодействующие последовательные процессы Хоара, положили начало языку *Оккам*. В другом случае использовались для создания языков и различные расширения сетей Петри. В каждой из МПВ заложены специфические методы порождения и синхронизации параллельных процессов. В ряде работ отмечается, что отсутствие общего подхода не позволяет с единых позиций рассматривать параллелизм в различных языках программирования, поскольку лишь общий фундамент является необходимым условием создания переносимого и повторно используемого программного обеспечения. Отчасти это связано с тем, что используемые МПВ отражают не все аспекты и проблемы, необходимые для общего анализа архитектур и языков программирования. Поиск общего подхода упирается в проблему синтеза универсальной стратегии управления параллельными вычислениями, которая должна учитывать ограничения, накладываемые не столько решаемой задачей, сколько обилием уникальных архитектур, используемых разработчиками суперкомпьютеров. В итоге остаётся мало шансов на существенное повышение универсальности специализированных суперкомпьютеров только за счёт универсализации ЯПП.

— Создание СКС на основе модели параллельных вычислений наряду со значительными достижениями принесло и новые проблемы.

Механическое наращивание числа процессорных элементов не дало линейного возрастания производительности, а эффективность реализации параллельных программ оказалась существенно зависимой от топологии межпроцессорных связей и возможностей распределённых операционных систем. В одну из центральных проблем превратилась задача отображения огромного числа имеющихся последовательных объектных программ во

множественные вычислительные ресурсы. В ходе исследования новой проблемы (так всегда бывает) возникло множество вопросов, на которые не удалось найти удовлетворительных ответов. Как следствие, исследования в области параллельной обработки распространились на методы вычислений, теорию и архитектуру вычислительных систем и данных, на программирование, аппаратные средства и, прежде всего, на интегральную элементную базу.

— В конечном итоге можно уверенно констатировать: *мировая компьютерная отрасль промышленности определилась с направлением своего дальнейшего развития.*

На фоне столь оптимистического вывода приходится констатировать другой прискорбный факт: Россия выпала из этого (важного для всего человечества) процесса международного разделения труда в компьютерной и смежных с ней областях.

Список литературы

1. *Mudge T.N., Brown R.B., Birmingham W.P. et al.* The Design of a Microsupercomputer / Computer, January 1991. — P. 57–64.
2. *Kuck D.J., Budnik P.P., Chen S.C. et al.* Measurements of parallelism in ordinary Fortran programs // Computer (USA). — 1974. — V. 7, № 1. — P. 37–46.
3. *Amdahl G.M.* Validity of the Single Processor Approach to Achieving Large Scale Computing Capabilities // AFIPS Conference Proceedings. — 1967. — V. 30. — P. 483–485.
4. *Baer J.L.* A Survey of some Theoretical Aspects of Multiprocessing // Computing Surveys. — March, 1973. — V. 5, № 1. — P. 31–80.
5. Microsoft Press. Толковый словарь по вычислительной технике / Пер. с англ. — М.: Издат. отдел «Русская редакция», ТОО «Channel Trading Ltd», 1995. — 496 с.
6. *Просис Д.* Поток: их начинка и назначение // PC Magazine / RE. Специальный выпуск № 3/96. — С. 111–112, 114, 116, 118.
7. *Лацис А.* Как построить и использовать суперкомпьютер. — М.: Бестселлер, 2003. — 240 с.
8. *Flinn M.J.* Very High Speed Computing Systems // Proc. IEEE. — 1966. — V. 54, № 12. — P. 1901–1909.
9. *Воеводин В.В., Капитонова А.П.* Методы описания и классификации архитектур вычислительных систем. — М.: Издательство МГУ, 1994. — 103 с.

10. Головкин Б.А. Параллельные вычислительные системы. — М.: Главная редакция физико-математической литературы, 1980. — 519 с.
11. Степченко Ю.А., Петрухин В.С. Перспективы развития цифровых сигнальных процессоров и возможная реализация рекуррентного обработчика сигналов // Системы и средства информатики: Спец. выпуск. Методы и средства разработки информационно-вычислительных систем и сетей. — М.: ИПИ РАН, 2004. — С. 92–140.
12. Сайт <http://www.top500.org>.
13. Сайт <http://www.top500.com>.
14. Гонка суперкомпьютеров набирает скорость. — <http://www.ras.ru>.
15. Сайт <http://www.top500org/lists/2005/11>.
16. Hi-Tech. Новости от 29.11.2005. «Вышла 26-я редакция списка 500 самых мощных компьютеров мира». — <http://www.fea.ru>.
17. Сайт <http://www.lenta.ru/science/2004/11/05>.
18. Подборка статей про суперкомпьютеры на сайте <http://offline.ibusiness.ru>.
19. Xu Z., Hwang K. Scalable Parallel Computing Technology, Architecture, Programming. — McGraw-Hill, Boston, 1998.
20. Phister G.P. In Search of Clusters. Prentice Hall PTR, Upper Saddle River, NJ 1995 (2nd ed., 1998).
21. Гергель В.П., Стронгин Р.Г. Основы параллельных вычислений для многопроцессорных вычислительных систем. — Н. Новгород: ННГУ, 2001.
22. Сайт <http://www.supercomputers.ru/?page=rating>.
23. Сайт <http://www.ixbt.com/market/index.shtml?05/87/35>.
24. Сайт НИЦ МГУ. — <http://www.parallel.ru>.
25. Отечественные суперкомпьютеры: возрождение следует. — <http://www.cnews.ru/newstop/index.shtml?2004/12/08/169782>.
26. <http://www.cnews.ru/newsline/index.shtml?2005/04/06/176851>.
27. Фон Нейман Дж. Теория самовоспроизводящихся автоматов. — М.: Мир, 1971. — 380 с.
28. Альтшуллер Г.С., Злотин Б.А., Зусман А.В. Поиск новых идей: от озарения к технологии (Теория и практика решения изобретательских задач). — Кишинёв: Картя Молдовеняскэ, 1989.
29. Альтшуллер Г.С., Вёрткин И.М. Как стать гением: Жизненная стратегия творческой личности. — Минск: Беларусь, 1994.

30. Новости Hardware & Hi-Tech индустрии от 3.04.2006. — <http://www.ixbt.com/news>.
31. Все новости сайта от 31 марта 2006 г. — <http://www.ixbt.com/news>.
32. Hewlett Packard анонсировал выпуск суперкомпьютера для PNNL. — <http://www.cnews.ru/newline/index.shtml?2005/04/06/176861>.
33. Новости Hardware & Hi-Tech индустрии от 4.04.2006. — <http://www.ixbt.com/news>.
34. EE Times. Все новости сайта от 27 июня 2005. — <http://www.ixbt.com/news>.
35. Японский институт атомной энергии представит суперкомпьютер на базе Linux. — <http://www.cnews.ru/newsline/index.shtml?2004/11/09/167823>.
36. Lenovo построит петафлоповый суперкомпьютер. — <http://www.ded.al.ru>.
37. Китайцы построят суперкомпьютер с производительностью 1000 ТФЛОПС. — http://www.rol.ru/news/it/news/05/07/29_004.htm.
38. В Европе представлен самый мощный суперкомпьютер. — <http://www.cnews.ru/newsline/index.shtml?2004/11/11/167975>.
39. IBM представила суперкомпьютер MareNostrum. — <http://www.cnews.ru/newsline/index.shtml?2005/04/15/177297>.
40. Суперкомпьютер с белорусскими корнями. — http://www.ont.by/index.php?id=2148&id_issue=3.
41. Рассказ о российско-белорусском суперкомпьютере. — <http://www.svoboda.org/programs/tw/2005/tw.030405.asp>. — С. 9–11.
42. Новости Hardware & Hi-Tech индустрии от 3 апреля 2006 года (источник информации сайт DailyTech). — <http://www.ixbt.com/news>.
43. Филин А.В. Суперкомпьютинг и классические компьютеры // В наст. сборнике.
44. <http://www-03.ibm.com/press/us/pressrelease/19859.wss>.

УДК 681.3.068

СУПЕРКОМПЬЮТИНГ И КЛАССИЧЕСКИЕ КОМПЬЮТЕРЫ¹

А.В. Филин

В работе продолжен анализ состояния отрасли сверхбыстрых вычислений, начатых в [1]. Показано, что ведущие изготовители СБИС-микропроцессоров общего назначения (корпорации Intel, AMD, IBM и др.) приступили к реализации многоядерной концепции их построения. Этим событием они обозначили, что дальнейшее повышение производительности однопроцессорных компьютеров исчерпало себя экономически и пришло время компьютеров на основе многоядерных процессоров. В качестве одной из основных областей применения многоядерных процессоров рассматривается сектор суперкомпьютеров и суперкомпьютинга. Никаких других альтернативных предложений тому, что реализуют ведущие микропроцессорные корпорации, не обнаружено.

1. Введение: основные движители процессорных технологий

Направление развития классической компьютерной техники в течение последних десятилетий во многом определяет американская корпорация Intel Corp. со своими наборами СБИС для семейств микропроцессоров Pentium 4 (CISC-архитектура) и Itanium2 (RISC-архитектура). Технологические возможности её известны. Жёсткую конкуренцию в этой сфере ей составляют компании IBM (RISC-архитектура Power4), AMD (RISC-архитектуры Opteron и Athlon) и HP (RISC-архитектуры PA-7300LC и PA-8x00). Мы назвали лишь основные микропроцессорные серии этих фирм, которые используются, в основном, в коммерческих компьютерах широкого назначения (от персональных ЭВМ до суперкомпьютеров). Все модели микропроцес-

соров (CPU) названных серий увеличивали свою производительность, в основном, за счёт увеличения разрядности трактов передачи, хранения и обработки данных, конвейеризации операций и увеличения рабочей частоты чипов. Развитие было сосредоточено на улучшении параметров компьютера в целом за счёт улучшения характеристик единственного CPU и его окружения, и специалисты окрестили эту ситуацию *гонкой мегагерц*, которая со временем превратилась в *гонку гигагерц*.

Суперкомпьютеры, напротив, изначально базируются на принципе тиражирования процессоров, требующем разбиения задачи на множество подзадач и более мелких фрагментов для выполнения их многими процессорами и узлами компьютера. Параллельная обработка вывела параметры суперкомпьютеров на новые уровни производительности, в тысячу и более раз превышающие аналогичные параметры однопроцессорных компьютеров, что потребовало перехода на более крупные единицы измерения параметров.

Очевидно, что идея применения универсального микропроцессора в качестве процессора операционных узлов суперкомпьютера витала в воздухе. И когда экономические условия для этой акции созрели, идея начала осуществляться. Как только это произошло, суперкомпьютеры с кластерной организацией стали интенсивно развиваться, вытесняя SMP-, MPP- и Constellations-системы с верхних позиций.

Сегодня можно уверенно сказать [1], что класс Cluster-систем для производства высокопроизводительных вычислений завоевал и удерживает значительную часть рейтинга Top500. И даже появление первых инсталляций векторных систем Cray XT3 не смогло этого предотвратить. Покорение кластерами вершин суперкомпьютерного мира сопровождается тем фактом, что Intel, вслед за IBM, AMD и Hewlett Packard, становится основным поставщиком процессоров для систем списка Top500. Это особенно знаменательно, если учесть, что всего несколько лет назад процессоры Intel фактически отсутствовали в ведущем суперкомпьютерном рейтинге.

В свете открывшихся обстоятельств интересен дальнейший путь развития архитектур классических систем, принятый к исполнению компанией Intel Corp. Традиционный осенний «Форум Intel» (сентябрь 2004 [2]) для разработчиков впервые озвучил курс компании на постепенный переход к многоядерным архитектурам процессоров. Спустя полтора года центральным компонен-

¹ Работа выполнена при финансовой поддержке РФФИ (проект № 04-01-00270) и программы ОИТВС РАН «Фундаментальные основы информационных технологий и систем» (проект 1.5).

том новой стратегии Intel становится обновление всех основных семейств микропроцессоров моделями процессоров с несколькими вычислительными ядрами. Переход от количественной *гонки мегагерц* в пределах одного процессора к качественно новой парадигме «коллективной обработки» произошёл не сразу. Именно то обстоятельство, что микропроцессорные ядра Intel хорошо вписались в кластерную архитектуру суперкомпьютеров, подвигло руководство компании на столь кардинальное изменение проводившегося ранее стратегического курса. И чтобы другие компании не сделали за неё работу по объединению её процессоров в кластеры (ядра), компания вынуждена была сама заявить об этом вслух.

Работа Intel над архитектурой для многоядерных процессоров имеет свою предысторию. Идея распараллеливания вычислений с целью удовлетворения возросших требований пользователей прорабатывалась Intel на протяжении ряда лет. В частности, технологии Hyper-Threading и Intel-Centrino для мобильных ПК стали первыми примерами ориентированного на пользователя подхода и важным шагом на пути к процессорам с несколькими ядрами. После их реализации разработчики программного обеспечения стали создавать больше приложений с поддержкой параллельных потоков данных и управления. В результате сегодня многие программисты морально и технически оказались готовы использовать возможности процессоров с несколькими ядрами (естественно, при условии наличия соответствующего программного инструментария).

Технический директор Intel, обосновывая курс на многоядерные технологии, заявил: *«Новая технология корпорации Intel... позволит... предоставить конечным пользователям новые преимущества»*, — не посетовав на то, что достижение новых преимуществ осуществляется в острой конкурентной борьбе за рынок многоядерных технологий с AMD, HP и IBM.

К середине 2005 года корпорации Intel и AMD выполнили свои обещания перед компьютерной общественностью, выпустив на рынок практически одновременно свои двухъядерные микропроцессоры [3, 4]. Этим событием они подтвердили факт наступления нового витка развития компьютерной техники, начатого IBM в 2001 году выпуском первого в мире двухъядерного микропроцессора для серверов IBM Power4. Этот микропроцессор (сегодня это IBM Power4+) сразу же был использован в качестве

элементной базы высокопроизводительных систем серверного назначения.

Новые микропроцессоры — это будущее не только «настолевых» вычислений, ограниченных возможностями однопроцессорной вычислительной концепции. Это, прежде всего, прорыв изготовителей универсальных средств компьютерной техники на рынок суперкомпьютерных вычислений. Озвученные планы работ названных изготовителей позволяют утверждать, что именно интенсивно развивающийся рынок суперкомпьютерной техники изначально был основной мишенью для нового поколения микропроцессоров [5]. Очевидно также, что для многоядерных микропроцессоров очень быстро основной областью применения станут суперкомпьютеры. Перспектива многоядерной технологии — в снятии верхнего ограничения на число процессорных элементов в структурах компьютеров (в отличие от неймановской однопроцессорной концепции).

2. Реализация многоядерной концепции развития процессоров

Ниже воспроизводится начальная история (в датах) создания новых (многоядерных) типов процессоров, которая пишется на наших глазах. В её написании участвуют пока что только американские компании IBM, SUN, AMD и Intel. Приводятся лишь даты выпуска изделий на пользовательский рынок, их названия и предназначение.

2001 год: начало продаж двухъядерного микропроцессора (МП) IBM Power4; персональные компьютеры (ПК), рабочие станции (РС), серверы.

2002 год: появление процессоров Intel Xeon и Intel Pentium 4, поддержанных технологией Hyper Threading, эмулирующей виртуальную (программную) двухпроцессорность на одном кристалле; персональные компьютеры (ПК) и высокопроизводительные компьютерные системы (ВКС).

2004 год:

— выпуск на рынок компанией SUN двухъядерного микропроцессора UltraSPARC IV; рабочие станции классов CAD, CAM, CAE, CASE;

— начало поставок IBM второго поколения двухъядерных процессоров IBM Power5 (каждое процессорное ядро Power5

поддерживает аналог технологии Hyper Threading); высокопроизводительные компьютерные системы (суперкомпьютеры, РС и ПК).

2005 год:

- Intel выпускает свой первый двухъядерный МП с архитектурой Intel $\times 86$;
- AMD объявляет о начале поставок двухъядерных МП Opteron с архитектурой $8 \times \times$;
- AMD начинает поставки двухъядерных микропроцессоров Opteron $2 \times \times$;
- Intel выпускает двухъядерные МП Pentium D для РС;
- AMD начинает поставки двухъядерных микропроцессоров Athlon 64×2 .

2006 год (первое полугодие):

- Intel выпускает двухъядерные МП Intel Xeon 5100 общего назначения и Intel Xeon MP — для серверов;
- AMD начинает выпуск своих первых двухъядерных МП Turion 64×2 для портативных компьютеров и т. д.

Очевидно, что данный перечень далеко не полный, поскольку содержит информацию о конкуренции в области многоядерных платформ до июня 2006 года. Но она хорошо отражает динамику рыночной конкуренции.

Концепция построения многоядерных процессоров проста: в один кристалл упаковывается, как правило, чётное (2, 4, 8, 16 и т. д.) количество классических процессоров со всеми необходимыми средствами обеспечения их совместной работы, и компьютер получает возможность исполнять несколько командных потоков одновременно. Количество процессоров в одной СБИС определяется технологическими возможностями изготовителя. С ростом их возможностей растёт число процессоров на кристалле. Нетрудно видеть, что, заменив ядерный процессор эквивалентным процессором, обладающим равной производительностью, легко вернуться к структуре однопроцессорного компьютера. Возможность представления ядерной концепции построения компьютерных систем в виде виртуальной однопроцессорной схемы — одно из её достоинств.

Таким образом, суть новой стратегии — в замене обычного процессора кластером, состоящим из нескольких процессоров вместе с локальными оперативной и кэш памятью, локальной коммуникационной средой и средствами арбитража запросов. В результате такого приёма часть проблем проектирования мно-

гопроцессорной системы замыкается внутри кластера, который существенно проще компьютера в целом. Внутри кластера (ядерного процессора) легко решаются такие проблемы, как конкуренция процессоров за доступ к кластерной памяти, снижение нагрузки на интерфейсы (короткие связи), обеспечение режима эффективного совместного функционирования процессоров (достижение интегральной производительности). Реализацией внутри одного кристалла (микросхемы) целого мультивычислителя достигается снижение трафика коммуникационной среды системного уровня обмена, которая связывает многоядерные процессоры (кластеры) в компьютерную систему.

Кажется, что имеет место простая стратегия обеспечения многопроцессорности, не имеющая многих альтернатив в реализации. Тем не менее конкретные реализации идеи упомянутыми выше фирмами заметно различаются. Даже поверхностное сравнение реализаций архитектур двухъядерных процессоров компаний Intel, AMD, IBM и Sun, имеющих хождение на рынке, показывает, что они существенно отличаются друг от друга. В нашу задачу не входит копаться в деталях различиях платформ и технологических особенностях процессоров конкурирующих компаний. Ограничимся лишь примерами построения систем на основе двухъядерных МП компаний Intel и AMD, поскольку именно они давно и «громко» конкурируют между собой на рынке микросистем общего назначения. Это позволит читателям самим сравнить новые компьютерные структуры со структурами известных (ставших классическими) компьютерных архитектур (рис. 1 и рис. 2).

3. Расшифровка терминологии к блок-схемам

На рисунках 1 и 2 имеются блоки с надписями APIC, DMA, GART. Эти сокращения означают следующее.

Аббревиатура APIC (Advanced Programmable Interrupt Controller) переводится как «усовершенствованный программируемый контроллер прерываний». Контроллер APIC — ключевой компонент любого компьютера. Его задача — обслуживание (в соответствии с действующей системой приоритетных прерываний) запросов от устройств (аппаратных и виртуальных), сообщающих системе, что они нуждаются в помощи процессора. Выдачей запроса на прерывание (работы процессора) устройство сообщает, что порученную ему работу оно выполнило. В однопроцессорных

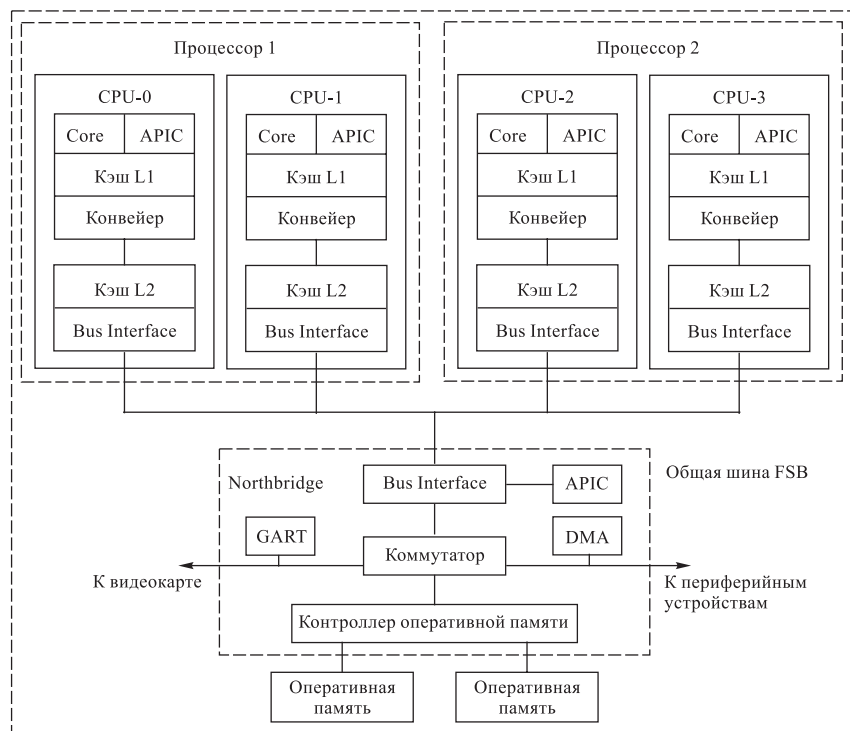


Рис. 1. Двухпроцессорная SMP-система с двумя двухъядерными процессорами и быстрой системной шиной FSB (Intel)

системах используется, как правило, один APIC на всю систему. В многопроцессорных системах и многоядерных МП (в том числе и в случае процессоров с Hyper-Threading) требуется по одному APIC на каждое ядро.

DMA (Direct Memory Access) — контроллер прямого доступа к памяти, обеспечивающий быстрый (аппаратный) обмен данными между внешними накопителями (жёсткими дисками) и системной памятью компьютера (без использования услуг процессоров).

GART (Graphical Address Relocation Table) — это устройство, которое обеспечивает графическому 3D-процессору (GPU) доступ к системной памяти процессора. Отображает линейное адресное пространство системной памяти в виртуальную память, с которой работает GPU. Позволяет современным 3D-графическим ускорителям и процессорам использовать не только локальную видеопамять, но и основную (системную) память компьютера.

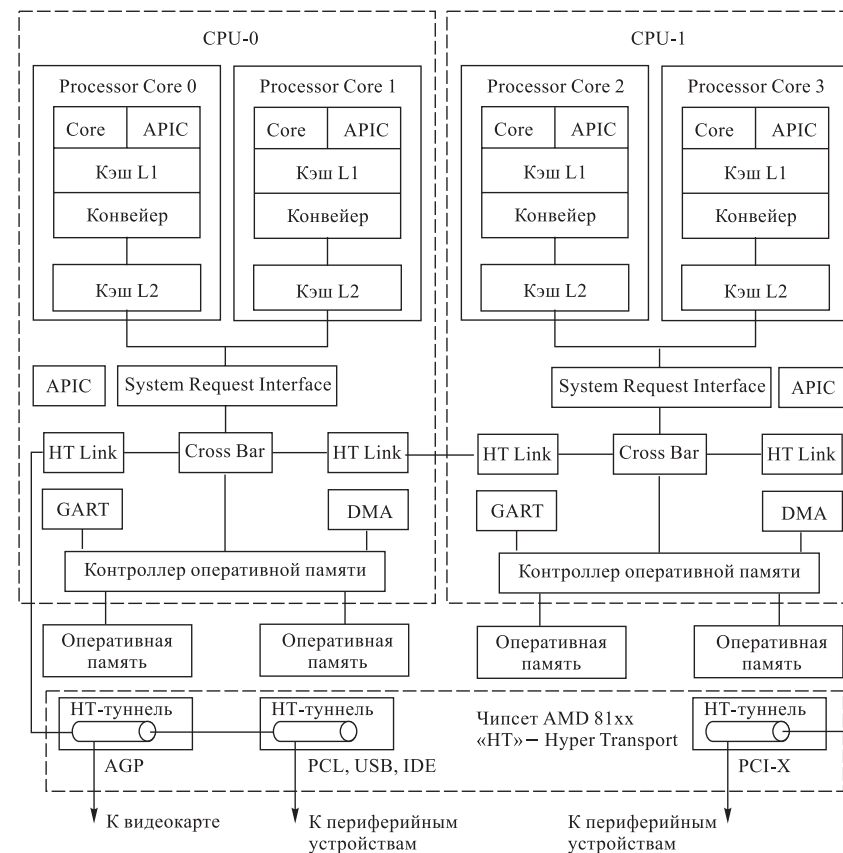


Рис. 2. Двухпроцессорная система на основе двухъядерных процессоров Opteron 2xx и чипсета AMD 81xx (AMD)

4. Многоядерные планы корпорации Intel

4.1. Исходные замыслы корпорации Intel. В марте 2006 года было объявлено, что у корпорации Intel одновременно находятся в разработке 15 различных многоядерных архитектур CPU. Часть из них уже доступна пользователям, другая — продемонстрирована в работе [4]. Концепция создания семейств многоядерных процессоров (МЯП), взятая на вооружение многими компаниями-производителями микропроцессоров, — это не очередная «гонка за производительностью», а новая коммерческая политика, обосновываемая технико-экономическими причинами. В частности, поскольку наращивание тактовой частоты работы процессоров обходится всё дороже и дороже,

а прирост производительности исчисляется в единицах процентов, приходится искать решения, которые пришли бы на смену стратегии «гонки за мегагерцами».

Добавляя в системы не отдельные процессоры, а их самодостаточные в работе ядерные эквиваленты, можно заметно поднимать производительность систем, не повышая их рабочей частоты. Есть также серьёзные технологические и рыночные обстоятельства, диктующие необходимость перевода предлагаемых пользователям изделий на новый уровень их функциональных возможностей. Собственно, многоядерность процессоров в понимании Intel — это один из трёх возможных вариантов их реализации (апробируются все варианты с целью поиска оптимального).

Первый вариант: независимые процессорные ядра (каждое со своей кэш-памятью) расположены на одном кристалле и через приёмо-передатчики используют внешнюю общую системную шину (для доступа к общей памяти и прочим устройствам компьютера). По этой концепции и 90-нм технологии реализован процессор Pentium D на ядре Smithfield.

Второй вариант: несколько одинаковых ядер, расположенных на собственных кристаллах, объединяются вместе общей магистралью обмена в одном корпусе процессора (многокристалльный процессор). По этой концепции и 65-нм технологии создаётся новое поколение процессоров для семейств Pentium и Xeon на ядрах Presler и Dempsey.

Третий вариант: ядра могут взаимодействовать между собой внутри одного кристалла и совместно использовать их общие ресурсы, также находящиеся на кристалле (шину и все виды памяти). По этой концепции разрабатывается МП Itanium на ядре Montesito и МП Yonah для мобильных компьютеров. Ожидаемые особенности этих двух МП кратко описываются ниже.

Двухъядерный микропроцессор Montesito, изготавливаемый по 90-нм технологии имеет ряд преимуществ (по сравнению со своим предшественником на 190-нм ядре Madison). В частности, у него заметно меньшее энергопотребление; в полтора раза более высокая производительность; в четыре раза больший размер кэш-памяти (свыше 24 Мб: 2×1 Мб L2-кэш инструкций, 2×12 Мб L3-кэш данных), 1,72 млрд транзисторов против 400 млн и ряд других преимуществ. Наличие технологии Hyper-Threading позволяет программисту иметь дело не с двухъядерным процессором, а с четырьмя логическими (виртуальными) процессорами. Такое решение гарантирует безболезненный пере-

нос ПО на четырёхъядерные процессоры. В этом смысле концепцию двухъядерных процессоров следует рассматривать как технологию, на которой отрабатывается программное обеспечение для всего семейства многоядерных процессоров компании Intel.

Не менее интересным изделием оказался и первый мобильный двухъядерный процессор Yonah (появился в начале 2006 года) в рамках новой мобильной платформы Napa. МП Yonah имеет два вычислительных ядра, использующих общую 2-мегабайтную кэш-память второго уровня и общий контроллер системной шины QPB, работающей на частоте 667 МГц. Изготавливается по 65-нм технологии в двух вариантах (PGA 478 и BGA 479), содержит 151,6 млн транзисторов, поддерживает технологию XD-bit и некоторые механизмы прямого взаимодействия ядер между собой. Процессоры на ядре Yonah разрабатывались с учётом требований применения в настольных (домашних и офисных) ПК и компактных экономичных серверах.

Перспективные планы компании Intel — дальнейшее развитие и совершенствование семейства многоядерных процессоров. Первым восьмиядерным процессором станет, скорее всего, МП Tukwila (2007 год), продолжающий линейку процессоров Intel Itanium. К тому же совершенствовать есть что. Например, о МП Smithfield в нынешнем варианте можно говорить как о двухъядерном процессоре с большой натяжкой. К тому же он несовместим с уже существующими наборами чипов (чипсетам) Intel, рассчитанными на однопроцессорную шину. В новой концепции приходится разделять (пока что) понятия двухъядерные и многоядерные процессоры (о чём уже говорилось выше), что сказывается на задержке выпуска двухъядерных МП Intel Xeon и Xeon MP, предназначенных для сборки четырёх и более процессорных систем. Принято решение разработать для них новый 90-нм кристалл Paxwille, который будет иметь общий на два процессорных ядра контроллер системной шины (чтобы снизить нагрузку на неё), хотя кэш-память по-прежнему будет своя у каждого из ядер. Все эти недоработки — следствие необходимости обозначить своё присутствие на рынке: Intel планировал уже в 2006 году 85% серверных и более 70% клиентских компьютеров (мобильных и настольных) оснастить двухъядерными микропроцессорами (в 2007 году обе цифры возрастут до 90%). Руководство компании понимает, что компьютеры на двухъядерных микропроцессорах сначала не найдут массового спроса. Недаром же для своей новейшей офисной платформы

Lyndon (см. [6]) корпорация предпочитает использовать проверенную временем платформу — одноядерные Pentium 4 шестой серии.

Отметим ещё одну особенность изделий компании Intel. В организации её систем прослеживается определённая общность (преемственность), позволяющая быстро создавать новые модификации. Эта тенденция наличествует и в многоядерных процессорах. Все они используют равноправные процессоры, разделяющие (как правило) общую шину, есть оперативная память и есть периферия различного быстродействия. Перечисленные устройства объединяются в единое целое (систему) специальным коммуникационным процессором Northbridge (*Северный мост*). Подобный централизованный подход к выбору структуры имеет ряд коммерческих преимуществ. Он отличается достаточной простотой и делает остальные компоненты независимыми друг от друга. Фактически с одним и тем же «мостом» можно использовать разные по производительности устройства и, наоборот, меняя Northbridge, можно использовать с одним и тем же процессором разные типы памяти.

4.2. Исполнение исходных замыслов. Первым изделием в рамках новой стратегии стал процессор с двухъядерной архитектурой под рабочим названием Montecito, который можно рассматривать как следующее многоядерное поколение серверных процессоров Itanium. Последний — всего лишь один из проектов Intel по выпуску процессоров с несколькими ядрами для ноутбуков, настольных ПК и серверов. Процессор Montecito отличается от нынешних линеек серверных процессоров Itanium2 не только наличием двух ядер, но и тем, что в нём содержится порядка 1,7 млрд транзисторов (в 10 раз больше, чем в нынешнем «настольном» МП Pentium 4 с ядром Prescott). Ядро поддерживает 24 Мб встроенной кэш-памяти типа L3 и 1,2 Мб кэш-памяти L2 на каждое ядро (1 Мб кэш инструкций, 256 кб кэш данных). Наряду с распараллеливанием вычислений на два физических ядра, чип Montecito поддерживает технологию Hyper-Threading, что фактически означает работу двух ядер в качестве четырёх виртуальных логических процессоров, и всё это — в одном процессорном корпусе. Проецируя возможности таких чипов на современные четырёхпроцессорные серверы, базирующиеся на процессорах *Itanium*, можно ожидать, что совсем скоро появится

возможность реализации в тех же четырёх процессорных разъёмах системы, включающей в себя 16 логических процессоров (4×4).

МП Montecito, как известно, предназначается для построения многопроцессорных серверных систем с архитектурой IA-64. Его можно охарактеризовать как чип с двумя ядрами Itanium2, управляемыми внутренним модулем арбитража запросов и увеличенным до 24 Мб кэш уровня L3. Микрочип Montecito изначально проектировался с расчётом на реализацию по 90-нм нанотехнологии. Для двухпроцессорных серверов будет создан (по той же технологии 90-нм) двухъядерный вариант процессора с кодовым названием Millington. Затем Montecito и Millington мигрируют на 65-нм технологические нормы и обзаведутся новым рабочим названием Montvale. Царство многоядерных решений с архитектурой IA-64 наступит ориентировочно в 2007 году, когда на свет появится 65-нм технология, многоядерный проект Tukwila для сектора многопроцессорных систем и чип Dimona — для более дешёвых двухпроцессорных конфигураций. Таковы ближайшие планы корпорации Intel.

В выступлениях руководителей Intel подчёркивается, что основной проблемой разработки серверов на базе таких процессоров является не столько само создание двухъядерных чипов Montecito, сколько вопросы эффективного распараллеливания вычислений. Однако польза от таких решений видна уже сейчас — многоядерные решения способствуют снижению стоимости владения высокопроизводительными серверами.

Аналогичная модернизация намечается и в рамках нынешнего поколения IA-32 чипов Xeon с целью продвижения многоядерных решений и в 32-разрядные чипы. Сейчас трудно сказать, выживет ли программа IA-32 под натиском современных решений на базе IA-64. Если она сумеет доказать свою эффективность, то, не исключено, что мы увидим реализацию чипов Xeon (проекты Tulsa, Whitefield, Smithfield и др.) в многоядерном исполнении.

По предварительным данным, Intel планировал начать первые поставки своих двухпроцессорных чипов в 2005 году. Реально же прогнозируется, что это произойдёт в 2006 году сразу для трёх сегментов рынка — серверного, настольных ПК и ноутбуков (мобильных ПК). И поставки эти будут значительными, прежде всего, в первом и третьем сегментах. При таких темпах весьма вероятно, что уже в ближайшей перспективе (2007 год и далее) придётся говорить не о двухъядерных, а о более продвинутых

системах. К этому времени Intel намеревается выпускать многоядерные решения (скорее всего, Whitefield и Tukwila) для платформ IA-32 (настольные ПК) и IA-64 (серверы) соответственно. Для таких процессоров поддержки обычной SMT-технологии или технологии Hyper-Threading будет недостаточно, и инженерам ещё предстоит поработать над реализацией аппаратной и программной поддержки реальной многопоточности, возникающей при обработке параллельных задач и данных.

Что касается ноутбуков (мобильных ПК), то переход на использование двухъядерных решений здесь ожидается более динамичным, нежели в секторе настольных решений, так как изначальной установкой Intel в этом классе компьютеров всегда была и остаётся предельно возможная экономичность. Вот почему переход к многоядерной архитектуре не ожидается затратным делом. И даёт надежду на быструю замену текущей архитектуры ноутбуков на новую — базирующуюся на парадигме двухъядерных вычислений. Здесь уместно напомнить, что в ближайшей перспективе у мобильных чипов Intel не запланировано ни реализации технологии Hyper-Threading, ни поддержки технологии EM64T, а это значит, что двухъядерная архитектура здесь будет наиболее востребована. В перспективе наряду с двухъядерным чипом Yonah-2P не исключено появление недорогого одноядерного чипа Yonah-1P, а также экономичных низковольтных реализаций на его основе.

Очевидно, что стратегия Intel в связи с переключением интереса на построение компьютерных систем на основе парадигмы и модели многоядерных (параллельных) вычислений, может изменить ситуацию на рынке во всех основных классах компьютерных систем. Прежде всего, эта стратегия может изменить структуру всего компьютерного рынка, если конкуренты Intel опоздают с адекватными решениями. Хорошо просматривается и стремление Intel предложить элементную базу, отвечающую требованиям построения суперкомпьютерных систем. Ясно, что новая стратегия Intel создаст надёжную базу для вывода всей вычислительной техники на более высокий уровень производительности и откроет возможности для решения в реальном времени новых крупномасштабных задач, а также тех, которые перечислялись выше.

Как уже упоминалось, основным конкурентом Intel в реализации проекта многоядерных архитектур является компания AMD (США). Напряжённая борьба за лидерство в новом сек-

торе рынка многоядерных процессоров стимулируется огромной потенциальной прибылью фирм, продукция которых появится на нём первой. Потребность в таких CPU чрезвычайно велика в силу того, что они обладают универсальными возможностями, высокой производительностью и регулируемой стоимостью. Это делает их пригодными для применения в большинстве классов компьютеров, начиная с персональных и заканчивая суперкомпьютерами.

5. Профиль и концептуальные платформы компании AMD

Компания AMD разрабатывает и выпускает микропроцессоры общего назначения, устройства флэш-памяти и процессоры с низким уровнем энергопотребления для отраслей компьютерной техники, коммуникаций и бытовой электроники. Сегодня AMD предлагает широкую гамму одно- и двухъядерных решений с полностью сформированной моделью 64-разрядных расчётов и ведёт своих клиентов к новому классу компьютерных систем для бизнеса. Дополнительную информацию о компании можно получить по адресу [7] в Интернете.

Создав платформу AMD64, компания заняла лидирующие позиции в области 64-разрядных вычислений и возглавила компьютерную отрасль в секторе двухъядерных процессоров с архитектурой $\times 86$. Как и все новые изделия, процессор нового поколения AMD Opteron создавался с учётом двойного применения — автономно и в составе многоядерных процессоров. По данным рейтинга Forbes Global 2000, более 75 из 100 лидеров компаний, работающих на рынках с самой жёсткой конкуренцией, уже перенесли свои важнейшие приложения на системы с процессорами AMD Opteron для повышения скорости их выполнения.

Процессоры AMD Opteron, созданные на основе технологии AMD64 с технологией Direct Connect, стали первыми в мире многоядерными процессорами $\times 86$ для серверов и рабочих станций, способными выполнять как 32-, так и 64-разрядные приложения. Двухъядерные процессоры AMD Opteron отличаются более высокой производительностью, чем одноядерные процессоры с аналогичным энергопотреблением, за счёт того, что они

изначально были спроектированы для производства многоядерных вычислений.

5.1. Стратегия AMD в области двухъядерных технологий. Компании Intel и AMD — это постоянные конкуренты, определяющие рыночный «климат» в секторе интегральных микропроцессоров. Оба конкурента принципиально борются за лидерство, обеспечивая тем самым необходимый уровень качества своих изделий. От такой борьбы выигрывает только пользователь. Конкурентная борьба особенно обостряется в периоды вывода компаниями своих изделий на качественно новый уровень. Вот и сегодня AMD заявляет, что она обыграла («победила в дуэли двухъядерных процессоров») своих конкурентов на старте запуска в производство нового поколения своих процессоров. Надо сказать, что результаты тестирования подтвердили эту победу [4, 8, 9] на данный момент времени.

Все стратегии (концептуальная, архитектурная, технологическая и др.) обеих корпораций, по утверждению их руководителей, нацелены на то, чтобы принести потребителям больше пользы и предоставить им новые возможности. Однако оказывается, что пути, которыми идут эти корпорации к одной и той же цели, отличаются. Прежде всего, это касается основополагающего (в концептуальном плане) метода проектирования, который у них один и тот же, но который понимается ими по-разному. Анализ стратегий показывает, что в этом соревновании AMD несколько впереди как в качественном, так и количественном отношении, хотя по всем своим ресурсным возможностям AMD уступает Intel.

Объяснить этот феномен можно так. Обе корпорации используют (так уж исторически сложилось) методологию проектирования микропроцессоров по схеме «от простого изделия к более сложному и т. д.». Однако если Intel следует этому постулату науки буквально (наверняка осознавая, что он не позволяет отклоняться от исходной цели), то прочтение этой стратегии проектирования инженерами AMD принципиально иное. Похоже, что специалистами AMD сначала разрабатывается концепция, затем общая архитектура семейства изделий в целом, а затем определяются характеристики каждого изделия (осуществляется проектирование «сверху вниз»). И только после этого осуществляется разработка изделий с использованием стратегии «снизу вверх». Имея проект, в котором заранее предопределена

стратегия достижения верхнего предела возможностей семейства и каждого входящего в него изделия, можно (целесообразно) приступить к реализации семейства, начиная с малозатратных моделей. Это безошибочный и экономически выгодный путь, поскольку трасса будущего движения снизу вверх прокладывается заблаговременно. Очевидно, что при такой методологии проектирования не составляет труда согласовать финансовые ресурсы компании с объёмами работ. Реализация проекта с простейших изделий требует минимальной финансовой поддержки. Реализация проекта со старшей модели не всегда возможна и более опасна, опять же по финансовым и ресурсным соображениям.

5.2. Особенности двухъядерных процессоров AMD. Элементы общей стратегии создания многоядерных процессоров компанией AMD начинают просматриваться уже при анализе свойств и характеристик её первых двухъядерных процессоров. Ниже перечисляются наиболее важные из них.

Во-первых, концепция двухъядерных процессоров (ДП) AMD64 является развитием одноядерной концепции, в которой изначально была известна верхняя точка её развития. В новых условиях уходящая концепция не потерялась, а заняла подобающее место в мультипроцессорной концепции (на новых условиях и с новым статусом).

«Мы знали, что следующим этапом в развитии высокопроизводительных процессоров будет применение многоядерных технологий», — говорится на первой странице сайта AMD [7]. Это подтверждает мысль о том, что юнипроцессоры AMD64 изначально разрабатывались как элементы будущих ядер, что обеспечило их лёгкую миграцию в многоядерные процессоры. К тому же юнипроцессоры AMD64 поддерживаются обновлённым BIOS, обеспечивающим их программную совместимость и работу с двухъядерными процессорами. Ниже будет показано, что многие характеристики двухъядерных процессоров полностью подтверждают тезис, высказанный в первом пункте.

Во-вторых, была найдена структура многоядерной системы, которая позволила сократить до минимума число узких мест, присущих однопроцессорной одношинной организации.

Процессорные ядра (оба ядра идентичны), замкнутые внутри одного кристалла, взаимодействуют между собой, используя новую архитектуру соединений, получившую название «AMD Direct Control». По отношению к системной шине компьютера

каждый многоядерный процессор может рассматриваться как один процессор (юнипроцессор). Непосредственное соединение процессорных ядер между собой с помощью Direct Control внутри кристалла позволило исключить операцию арбитража и тем самым существенно сократить задержки при межпроцессорном взаимодействии.

В-третьих, помимо высокой производительности, применённая схемотехника обеспечила получение максимального показателя производительность/энергоёмкость среди представленных на рынке двухъядерных решений.

Технология «AMD PowerNow!» обеспечила общее снижение энергопотребления двухъядерными процессорами в процессе функционирования и на 75% — в режиме простоя.

В-четвёртых, двухъядерные процессоры используют ту же самую память, те же ресурсы и технологию связи (HyperTransport), которые используются в одноядерных процессорах.

В-пятых, каждый двухъядерный процессор (CPU) AMD Opteron Dual-Core Architecture, включает в себя (см. рис. 2) два конвейерных однопроцессорных ядра AMD64; интегрированный контроллер оперативной DDR-памяти; порт со встроенным коммутатором связей (Crossbar/SRI), а также пару контроллеров шины HT Link. В свою очередь, каждое ядро содержит кэш первого — L1 и кэш второго — L2 уровней.

В-шестых, процессоры AMD Opteron с 940-контактными разъёмами (sockets) и двухъядерные процессоры AMD Athlon 64 с 939-контактными разъёмами совместимы на физическом уровне с 90-нм конструкциями одноядерных процессоров.

5.3. Двухпроцессорная двухъядерная система процессоров AMD. Обращение к памяти чужих процессоров происходит по шине Hyper Transport (HT), причём переадресация запросов осуществляется встроенным коммутатором Crossbar, работающим на полной частоте процессора (HT-технология связи обеспечивает до 24 Гб/с полосу пропускания на один процессор). Коммутатор Crossbar обеспечивает автоматическую маршрутизацию проходящих через процессор сообщений от периферийных устройств и других процессоров, включая обслуживание «чужих» запросов к оперативной памяти. Подключается Crossbar к процессорным ядрам через общую шину SRI (System Request Interface).

Интегрированный контроллер локальной оперативной памяти (аналог контроллеров одноядерных процессоров AMD64) — двухканальный, с поддержкой корректирующими кодами (ECC) и без неё. Частотные характеристики процессора определяют выбор типа контроллера памяти — DDR 200/266/333/400. Модель памяти получается неоднородной (NUMA), хотя различия в скорости работы «своих» и «чужих» участков памяти системы получаются небольшими.

Система связи процессоров с внешней средой (внешней памятью и периферией) использует унифицированную технологию последовательного доступа, именуемую SUMA. Её основа [10] — последовательные линии связи HyperTransport (HT). Серверные варианты двухъядерных процессоров AMD имеют до четырёх независимых Link-контроллеров HT, из которых два задействуются для связи (по схеме «точка—точка») процессоров между собой, а другие два — для организации до трёх независимых каналов HT (шириной до 16 бит в каждом из направлений). Каналы работают на частотах до 1 ГГц (при обмене с периферией) и до 2 ГГц — при взаимодействии с памятью. Эти три канала связи используются (через внешний набор чипов — чипсет) для подключения периферийных устройств. Для программиста HT-технология является полностью совместимой с традиционной программной моделью PCI. В этой модели (с логической точки зрения) компьютер в целом реализуется на основе шины HT, объединяющей все его устройства, включая и CPU. Шина HT — дуплексная, т. е. позволяет передавать данные в обе стороны одновременно (с суммарной скоростью до 8 Гб/с).

Есть и другие особенности в организации архитектуры двухъядерных процессоров AMD. Наиболее важной их чертой, пожалуй, является возможность работы со всеми ранее выпущенными чипсетами для процессоров архитектуры K8.

Применение перечисленных новшеств в архитектуре двухъядерного процессора AMD Opteron (серии 800 и 200) обеспечило ему наивысшую производительность в отрасли, причём как абсолютную, так и в пересчёте на единицу (Ватт) потребляемой мощности. Своё преимущество он доказывал неоднократно (с момента своего представления в апреле 2005 года) на ведущих отраслевых акциях тестирования с использованием бенчмарков (наборов тестовых задач), используемых для серверов, рабочих станций и настольных компьютеров с архитектурой x86. Произ-

водительность оценивалась также с использованием стандартных серверных тестов SPECjbb и SPECweb.

В течение первой половины 2006 года двухъядерная архитектура AMD64 продолжала удерживать лидирующие позиции в своём сегменте рынка, обеспечивая максимальную производительность, простоту модернизации компьютеров и демонстрируя наивысший показатель качества по критерию производительность/энергоёмкость.

Было объявлено [7], что в начале 2006 г. станут доступны высокопроизводительные юнипроцессоры AMD Turion 64 (для мобильных ПК и ноутбуков) и двухъядерные процессоры на основе мобильной технологии (Mobile Technology) AMD Turion 64×2 (для настольных ПК и других типов мобильных систем). Это обещание выполнено.

Видение перспектив развития рынка и формирование правильной стратегии работ позволяло AMD периодически становиться лидером в области многоядерных процессоров. Корпорация AMD правильно предопределила, что своевременное создание многоядерных процессоров — это шаг вперёд, нацеленный на развитие компьютерных систем и технологий на их основе. Это шаг, который сильно повлияет на развитие компьютерной отрасли в целом и на её самостоятельные направления, например, в части создания систем высокой доступности (High Availability) и сверхвысокой производительности. Потребительский рынок получит дешёвый доступ к системам с более высокими (по сравнению с одноядерными процессорами) показателями эффективности, как только появится новое поколение программных приложений, использующих возможности многоядерных процессоров. Широкое внедрение систем на базе многоядерных процессоров изменит и затем стабилизирует мир суперкомпьютерных вычислений, сделает их доступными для многих пользователей.

Более подробно о преимуществах многоядерных изделий корпорации AMD можно узнать на веб-сайте [11].

6. Сравнение стратегий Intel и AMD

Наблюдая за выпускаемыми компанией Intel изделиями, можно сделать вывод о том, что у неё изначально не был «узаконен» жёсткий подход к стратегии проектирования, и это сказывается на её результатах. Однако финансовая мощь компании позволяла вести одновременную разработку 15 вариантов процессоров, хотя

было ясно, что многие из них исчезнут очень быстро. В последнее время ситуация начинает кардинально меняться. Появились первые признаки системного подхода к разработке перспективных изделий и у Intel [5].

В [5] развёртывается панорама комплексного подхода к разработке корпорацией Intel новой концепции в части дальнейшего совершенствования компьютерных архитектур и технологических платформ. При этом основная архитектурная стратегия новой концепции, нацеленная на то, чтобы *принести пользователям больше пользы и предоставить им новые возможности*, остаётся прежней. Ниже перечисляются системно-ориентированные новации, рассматриваемые как части единой концепции, работающие на достижение поставленной цели.

Исторически сложилось так, что производительность процессоров всегда была основным параметром, определяющим пользу и возможности их применения. И в дальнейшем повышение производительности останется важным требованием, однако оно больше не будет единственной целью архитектурной стратегии Intel. Намечается расширить концепцию, включая в неё новые полезные требования и новации, позволяющие повысить эффективность функционирования новых вычислительных систем в целом, а не только процессоров, хотя они и являются их важной составляющей. В обиход стратегически важных (в системном плане) требований включены только такие, которые определяют показатели качества компьютера в целом, а не только его будущих процессоров. К числу таких требований относятся:

- акцент на многоядерные архитектуры с параллелизмом на уровне потоков (ближайшая задача — добиться десятикратного повышения производительности относительно достигнутого уровня);
- снижение уровня энергопотребления (ближайшая задача — трёхкратное снижение энергопотребления);
- сокращение совокупной стоимости владения компьютером;
- повышение производительности, приспособляемости и уровня интеграции функциональных возможностей компьютеров и систем на их основе;
- улучшение качества систем виртуализации (обеспечение возможности запуска нескольких независимых виртуальных систем на одном физическом компьютере);
- создание новых программных средств, автоматизирующих разработку программного обеспечения;

— тесное взаимодействие с разработчиками приложений и сообществами программистов;

— более тесное сотрудничество с производителями памяти и аппаратного обеспечения;

— интеграция в изделия возможности дистанционной диагностики;

— разработка новых технологий и средств на их основе, ориентированных на потребителей продукции (типа Intel Active Management и Intel Virtualization), позволяющих:

- осуществлять самостоятельно конфигурирование и настройку своих систем на ожидаемую нагрузку и требования пользователя;

- производить быстрое «развёртывание» систем и управление ими;

- поддерживать функцию дистанционной диагностики и другие технологические инновации.

Все перечисленные меры направлены на то, чтобы многоядерные архитектуры соответствовали требованиям будущих потребностей и, как следствие, были востребованы обществом.

7. Планы Intel по выпуску семейств МП для серверов и суперкомпьютеров [12]

7.1. Семейство Bensley (Intel). Основа семейства МП Bensley — ядерные процессоры Woodcrest и Dempsey. Архитектуры обоих процессоров ориентированы на определённые секторы рынка.

Для решений, сфокусированных на концепции «производительность на Ватт», предназначено семейство Xeон 5000 на ядре Dempsey. Процессоры общего назначения платформы Bensley (с ядром Woodcrest) будут отличаться от Xeон (Dempsey) поддержкой шины FSB с пропускной способностью 1333 МГц (вместо архитектуры Netburst). Планы поставок упомянутых в названии раздела процессоров аккумулярованы в таблице 1.

Таблица 1 наглядно показывает зависимость стоимости конечного изделия от технологических норм, определяющих тактовую частоту работы электроники кристаллов.

7.2. Семейства микропроцессоров Montecito и Paxville. Микропроцессоры Montecito, имеющие по 1,7 млрд транзисторов на кристалле, могут объединяться в многопроцессорные конфи-

Таблица 1

Семейство микропроцессоров Bensley

Процессор/ядро	Модель CPU	Частота ядра/FSB-шины	КЭШ (Мб)	Начало продаж (квартал-год)	Цена CPU
Xeon DP-W	5160	3,0 ГГц / 1333 МГц	4	3 — 2006	\$ 850
Xeon DP-W	5150	2,66 ГГц / 1333 МГц	4	3 — 2006	\$ 690
Xeon DP-W	5140	2,33 ГГц / 1333 МГц	4	3 — 2006	\$ 455
Xeon DP-W	5130	2,0 ГГц / 1333 МГц	4	3 — 2006	\$ 320
Xeon DP-W	5120	1,86 ГГц / 1066 МГц	4	3 — 2006	\$ 260
Xeon DP-W	5110	1,6 ГГц / 1066 МГц	4	3 — 2006	\$ 210
Xeon DP-D	5080	3,73 ГГц / 1066 МГц	2×2	2 — 2006	\$ 850
Xeon DP-D	5070	3,46 ГГц / 1066 МГц	2×2	2 — 2006	\$ 690
Xeon DP-D	5060	3,2 ГГц / 1066 МГц	2×2	2 — 2006	\$ 455
Xeon DP-D	5050	3,0 ГГц / 667 МГц	2×2	2 — 2006	\$ 320

«-W» означает ядро «Woodcrest», а «-D» — ядро «Dempsey».

гурации с целью наращивания производительности. Максимально возможное число процессоров в одной конфигурации может выбираться в диапазоне от 1 до 512. Откроем семейство процессоров на основе ядра Montecito процессор Itanium2 модель 9050, работающей на частоте 1,6 ГГц и оснащённый кэш третьего уровня, ёмкостью 24 Мб. Модели 9040 и 9030 будут работать на той же частоте, однако кэш уменьшен до 18 и 8 Мб, соответственно. Частота Itanium2 модель 9020 составит 1,42 ГГц, кэш — 12 Мб. Модель начального уровня будет иметь одно ядро, её частота составит 1,6 ГГц, кэш L3 — 6 Мб. Предварительный коридор цен — от \$ 696 за младшую модель и до \$ 3692 — за старшую.

Семейство процессоров Xeон MP 7000, собираемых из двухъядерных Xeон (Paxville) и рассчитанных на шину обмена сообщениями FSB 800 МГц, в конце 2006 года пополнился ядром Tulsa, которое отличается от Paxville наличием 16 Мб кэш L3.

В 2007 году на рынке должны появиться ещё два семейства четырёхъядерных микропроцессоров Intel для серверных приме-

нений: Kentsfield и Covertown. Ожидается, что модели этих семейств будут применяться и в других приложениях.

8. Выводы

— Производительность СКС сильно зависит от прогресса в технологии СБИС-процессоров, привносящих в системы собственные правила их построения и функциональные возможности.

— Существующие принципы построения процессоров хотя и способны продлить жизнь традиционным подходам, используемым в обычной и суперкомпьютерной отраслях, но лишь на ограниченное время. Альтернативы многоядерной концепции построения процессоров, которую сегодня предложили корпорации Intel, AMD, IBM, не существует.

— Ориентация компаний-потребителей на многоядерные архитектуры процессоров связана с надеждой на существенное увеличение производительности компьютерных систем на архитектурном (а не технологическом!) уровне при выполнении ими нескольких приложений либо потоков вычислительных задач.

— Ожидается, что концепция многоядерности расширит область применения нового поколения компьютеров и позволит обслуживать не только большее количество пользователей, но и спектр решаемых ими задач.

— В качестве одной из основных областей применения многоядерных процессоров рассматривается сектор суперкомпьютеров. Не исключается их применение в других секторах компьютеростроения, в том числе традиционных.

— Время многоядерных процессоров пришло, поскольку дальнейшее повышение их производительности в рамках концепции однопроцессорности, исчерпало себя, прежде всего, в экономическом и технологическом отношениях.

Список литературы

1. Филин А.В. Суперкомпьютеры и суперкомпьютинг: состояние параллельных вычислений // В наст. сборнике.
2. Сайт <http://www.intel.com>.
3. Двухъядерные процессоры Intel: выбираем лучший. — <http://www.ferra.ru/online/processors/26222>.

4. Двухъядерные процессоры Intel и AMD: теория, части 1 и 2. — <http://www.ferra.ru/online/processors/25920>.
5. Архитектура платформ будущего (интервью со Стивом Павловски). — <http://www.intel.com/cd/corporate/europe/...>
6. Настольные платформы Intel Anchor Creek и Lindon. — www.ferra.ru/online/system/25893.
7. Сайт <http://www.amd.com>.
8. AMD vs. Intel — AMD Challenges Intel to Dual-Core Duel. — <http://www.amd.ru>.
9. Измерение производительности многоядерных систем с поддержкой технологии HT: преимущества потокового подхода. — <http://www.intel.com>.
10. <http://offline.computerra.ru/2004/547/34188>.
11. <http://multicore.amd.com/ru/Products/benefits>.
12. Новости Hardware & Hi-Tech индустрии от 3 апреля 2006 года (источник информации — сайт DailyTech). — <http://www.ixbt.com/news>.

УДК 621.3.049.77+004.312

САМОСИНХРОННОСТЬ И ЗАДАЧИ АНАЛИЗА СТРОГО САМОСИНХРОННЫХ ЭЛЕКТРОННЫХ СХЕМ

Л. П. Плеханов

Дано обоснование возможности применения чисто функционального понятия самосинхронности на основе индицируемости, не связанное с событийными моделями, для анализа больших ССС-схем. Приведены соответствующие постановки задач анализа, отличные от используемых в настоящее время.

1. Введение

Строго самосинхронные электронные схемы (ССС-схемы) — это схемы, правильное функционирование которых не зависит от задержек элементов, составляющих эти схемы. Для краткости термины «строгая самосинхронность» и «самосинхронность», выражающие главное свойство этих схем, в настоящей статье различаться не будут.

Задача анализа ССС-схем на самосинхронность — важнейшая при проектировании схем данного класса. Анализ проводится специальными математическими методами с помощью программных средств. Сложность анализа растет экспоненциально с увеличением числа информационных входов схемы и, в зависимости от метода, экспоненциально или полиномиально с ростом числа элементов схемы.

В настоящее время анализ схем производится событийными методами, основанными на теории Маллера о полумодулярности схем [1]. В.И. Варшавский с сотрудниками показали [2], что, используя согласованное замыкание схемы (специальное соединение выходов и входов), можно выполнить условия применимости теории Маллера. Далее, анализируя полумодулярность полученной замкнутой схемы, можно сделать вывод о свойстве самосинхронности исходной разомкнутой схемы.

Известны два событийных метода анализа полумодулярности: прямой метод по Маллеру на основе диаграмм переходов (ДП) и предложенный В.И. Варшавским метод на основе диаграмм изменений (ДИ). Последний метод также базируется на теории Маллера.

Основные характеристики методов таковы. Сложность обоих методов экспоненциально зависит от числа констант анализа (информационных входов и переменных памяти). Сложность метода ДП также экспоненциально зависит от числа элементов схемы. Достоинством метода ДИ является полиномиальная зависимость от числа элементов схемы. Однако в настоящее время верность метода ДИ подтверждена только для анализа очень узкого класса схем — так называемых дистрибутивных (имеющих элементы только с логическими функциями типа И). Для других классов схем метод находится в стадии доработки.

Большой недостаток событийных методов состоит в неделимости: анализ может быть сделан только для схемы целиком, невозможно провести анализ по частям и затем использовать его результаты для диагноза всей схемы.

Понятие самосинхронности первоначально было введено В.И. Варшавским в связи со свойством индицируемости сигналов [2]. Самосинхронными были названы однокаскадные комбинационные схемы, все входные сигналы которых индицируются на выходах. В дальнейшем понятие самосинхронности было распространено на любые комбинационные схемы и схемы с памятью. Однако понятие самосинхронности на основе индицируемости не применялось ни в теории, ни на практике; не упоминается оно также и в литературе.

Исследования в рамках функционального подхода [3] показали, что индицируемость незаслуженно забыта и что она может послужить основой эффективных методов анализа самосинхронности. Свойства индицируемости позволяют проводить анализ схем по частям, что дает возможность неограниченного наращивания размера анализируемых схем.

В настоящей статье предлагается решение двух связанных задач:

- развитие и уточнение понятия самосинхронности схем на основе индицируемости сигналов;
- формулировка соответствующих задач анализа самосинхронности, приближенных к потребностям практики.

2. Индицируемость сигналов

Индицируемость сигналов — одно из основных понятий при проектировании ССС-схем. Приведем основные сведения об индицируемости, разработанные в [2], в менее формализованном виде.

Будем говорить, что *сигнал X индицируется сигналом Y* , если допустимое изменение сигнала X приводит к изменению сигнала Y при всех допустимых значениях других сигналов.

Для индицируемости должны выполняться следующие необходимые условия:

1) все логические функции элементов схемы должны быть монотонны по каждой входной переменной;

2) в схеме используется самосинхронное представление информации, обычно парафазное со спейсером;

3) используется также двухфазная дисциплина, обеспечивающая, совместно с самосинхронным представлением, допустимость переходов;

4) булева производная сигнала Y по сигналу X равна 1 при всех допустимых значениях других сигналов.

Из допустимых значений, в частности, исключаются неустойчивые, т. е. значения, самопроизвольно переходящие в устойчивые. Например, если на входе инвертора установлено значение 0, то на выходе допустимо только значение 1.

Из теории индицируемости сигналов следует, что схема, в которой все входные и внутренние сигналы индицируются на выходах, независима от задержек элементов.

Индицируемость обладает свойством транзитивности: если сигнал A индицируется на B , а B — на C , то A индицируется на C . Например, вход инвертора всегда индицируется на выходе, что легко проверить. То же относится и к любой последовательной цепочке инверторов и повторителей: все сигналы цепочки индицируются на ее выходе.

Другое полезное свойство индицируемости — дополнительность: если сигнал не индицируется или неполностью индицируется по одной цепочке элементов, то он может быть проиндицирован по другой цепочке.

3. Самосинхронность

Традиционно в работах группы В. И. Варшавского для анализа схем используется понятие полумодулярности [1]. Однако для практических целей более удобна индицируемость.

Полумодулярность определена для замкнутой схемы и заданного начального состояния. Схемы же проектируются как устройства, обрабатывающие информацию, т. е. они разомкнуты и имеют функциональные входы и выходы.

Далее на практике очень неудобно использовать свойство схемы, зависящее от начальных состояний. Более того, опыт показывает, что не найдётся схемы, полумодулярной при всех начальных состояниях, кроме схемы из одного инвертора. Для практики часть начальных состояний не существенна, и это можно учесть в понятии самосинхронности.

Исходной для определения самосинхронности будет взята «обычная» схема — разомкнутая и имеющая входы и выходы определённого назначения.

По функциональному назначению внешние сигналы (входы и выходы) ССС-схем можно разделить на три группы: информационные, контрольные и вспомогательные.

Информационные сигналы (инфосигналы) представляют информацию, обрабатываемую в схеме. К ним относятся сигналы, кодированные в самосинхронных кодах [2] (*ССК-сигналы*), и сигналы — выходы многостабильных ячеек. Частный и наиболее важный случай ССК-сигналов — сигналы в парафазном коде со спейсером (*ПФС-сигналы*). Наиболее важными многостабильными сигналами являются бистабильные (*БС-сигналы*) — выходы бистабильных ячеек. В дальнейшем для простоты будут рассматриваться только эти информационные сигналы.

Контрольные сигналы предназначены для организации правильных переходов из одной фазы в другую. К ним относятся индикаторные (*И-сигналы*) и управляющие (*У-сигналы*). И-сигналы показывают завершение перехода соответствующей части схемы в очередную фазу: рабочую или спейсер. У-сигналы управляют переключениями и обеспечивают правильность изменений сигналов в нужных точках схемы при фазовых переходах.

Контрольные и ПФС-сигналы в силу их природы имеют одно из значений спейсера (0 или 1) и показывают текущую фазу работы. Поэтому вместе они называются *фазовыми* сигналами. В отличие от них БС-сигналы не характеризуются каким-либо значением спейсера.

Вспомогательные сигналы предназначены для вспомогательных целей, например сброса или установки внутренних устройств. Эти сигналы не влияют на самосинхронность и потому далее учитываться не будут.

Рассмотрим условное изображение некоторой схемы (рис. 1), имеющей входы, выходы и следующие необходимые для строгой самосинхронности свойства:

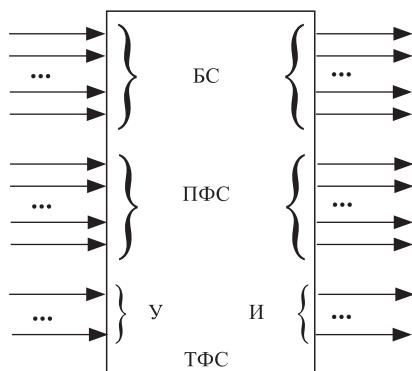


Рис. 1. Типовая фазовая схема

1) схема должна удовлетворять требованиям применимости модели Маллера [1];

2) в схеме используется двухфазная дисциплина со спейсером;

3) на входах схемы могут присутствовать сигналы типов БС, ПФС и У; при этом обязательно должен быть хотя бы один фазовый сигнал — ПФС или У;

4) на выходах схемы могут присутствовать сигналы типов БС, ПФС и И; при этом также обязательно должен быть хотя бы один фазовый сигнал — ПФС или И.

Такую схему будем называть *типовой фазовой схемой* (ТФС). Любая схема, претендующая на то, чтобы быть ССС-схемой, может и должна быть представлена в виде ТФС.

3.1. Полная и частичная самосинхронность. Рассмотрим, какие варианты индикации внешних и внутренних сигналов схемы, важные для практики, возможны при типовом представлении.

Напомним, что при использовании двухфазной дисциплины индексировать какие-либо сигналы можно только сигналами, имеющими спейсер, т. е. фазовыми сигналами.

Входные БС-сигналы, как не имеющие спейсера, не могут быть индексированы внутри ТФС. Такие сигналы, как указывалось выше, индексированы в месте своего возникновения —

во внешних бистабильных ячейках. Таким образом, считается, что эти сигналы приходят в схему уже индексированными и не нуждаются в индикации данной схемой.

Входные ПФС-сигналы и У-сигналы могут индексироваться либо на всех выходных фазовых сигналах, либо только на И-сигналах.

Выходные БС-сигналы могут индексироваться только на И-сигналах.

Выходные ПФС-сигналы могут индексироваться на И-сигналах схемы.

И-сигналы, по определению, не должны индексироваться ни на каких других сигналах схемы.

Наконец, внутренние сигналы схемы могут индексироваться либо на всех выходных фазовых сигналах, либо только на И-сигналах.

В зависимости от последующего использования ССС-схемы можно разделить на две категории: полностью законченные схемы для самостоятельного применения (включая сюда и применение как звена конвейера) и схемы, используемые в составе других ССС-схем при иерархическом построении.

В первом случае схемы не нуждаются в дополнительной индикации, и можно говорить о полной самосинхронности.

Схема будет называться *полностью строго самосинхронной* (полной ССС-схемой), если выполняются следующие два условия:

1) в типовом представлении схемы контрольные сигналы содержат только один У-сигнал и один И-сигнал (остальные типы сигналов возможны);

2) на выходном И-сигнале индексированы остальные сигналы схемы — внутренние и внешние (кроме входных БС-сигналов).

Для схем второй категории важно, чтобы их можно было использовать, не изменяя внутренних элементов, а недостающую индикацию осуществлять во внешней схеме. В этом случае необходима индикация не всех сигналов, а только тех, которые во внешней схеме не индексированы. Тогда можно говорить о частичной самосинхронности

Схема будет называться *частично самосинхронной* (частичной ССС-схемой), если выполняется условие: на выходных фазовых сигналах схемы индексированы все ее внутренние, а также выходные БС-сигналы.

Естественно, полная ССС-схема является также и частично самосинхронной.

Следуя сложившейся практике, будем также называть просто *самосинхронной* схемой частичную ССС-схему.

Простейшей полной ССС-схемой является инвертор. В нем отсутствуют инфосигналы, значения спейсеров на входе и выходе противоположны.

Важно отметить, что свойство самосинхронности является свойством схемы в целом. Любое изменение какой-либо части схемы или даже одного ее элемента может привести к нарушению индицируемости и, как следствие, к потере этого свойства. Данное обстоятельство оказывает большое влияние на создание ССС-схем на всех этапах.

4. Анализ схем на самосинхронность

Для анализа на самосинхронность рассмотрим схемы в типовом фазовом представлении.

Одну из основных особенностей анализа составляет необходимость учета всех допустимых значений сигналов схемы. Эти значения определяются, во-первых, входными ПФС- и БС-сигналами и, во-вторых, запоминающими ячейками внутри схемы, т. е. переменными памяти, принимающими произвольные значения. Остальные (устойчивые) допустимые значения сигналов схемы однозначно зависят от указанных.

Учет допустимых значений удобно производить с помощью констант анализа. Каждая пара ПФС- или БС-сигналов порождает одну произвольную константу, поскольку БС-сигналы в устойчивом состоянии взаимно противоположны всегда, а ПФС-сигналы противоположны в рабочей фазе. Каждая переменная памяти, принимающая произвольное значение, также порождает одну константу анализа. В результате при анализе необходимо проверять все комбинации значений этих констант.

Для сравнения отметим особенности событийных методов анализа. Анализ на основе полумодулярности отвечает, в основном, потребностям исследования схем с позиций теории автоматов. При разработке ССС-схем данный подход и не удобен, и не достаточен по нескольким причинам.

Во-первых, для такого анализа необходимо привести разомкнутую схему к замкнутому виду. Во-вторых, при каждом запуске процедуры анализа проверяется только одна комбинация

констант анализа, и для полного анализа надо сделать полный перебор этих констант. Традиционно существующие программы анализа событийными методами не реализуют непосредственно перебор констант.

Наконец, для эффективного построения сложных ССС-схем из более простых может быть использована информация об индицируемости внешних сигналов схемы, которая не выявляется в событийных методах.

Идея анализа на основе индицируемости содержит несколько составляющих.

1) Константы анализа не перебираются по сочетаниям значений, а учитываются при расчетах как независимые аргументы булевых функций.

2) Основу расчета индицируемости составляет вычисление булевых производных. Такие вычисления не представляют принципиальных трудностей для комбинационных частей схемы.

Если в схеме имеются фрагменты с обратными связями, например бистабильные ячейки, то они должны быть представлены автоматными уравнениями, например, вида автомата Мура:

$$Y_j = f(X_1, \dots, X_N, y_1, \dots, y_M), \quad j = 1, \dots, M, \quad (1)$$

где X — входы фрагмента, Y и y — последующие и предыдущие значения выходов фрагмента, N — число входов, M — число выходов.

При таком представлении y являются переменными памяти. Индикация сигналов не должна зависеть от предыдущих значений переменных, поэтому переменные памяти следует считать независимыми произвольными переменными, и они войдут в состав констант анализа. При определении самосинхронности их необходимо отнести к внутренним переменным.

В результате фрагмент с обратными связями будет приведен к комбинационной форме.

3) Необходимо ограничить размер анализируемой схемы так, чтобы число констант анализа не превышало 8–10. Это позволит избежать чрезмерно громоздких вычислений булевых функций.

Данное ограничение не обременительно для практики, поскольку и без того схемы создаются иерархически, на основе ранее полученных блоков.

4) Информация об индицируемости внешних сигналов схемы, полученная при анализе, будет использована для иерархического

построения больших ССС-схем без необходимости их анализа целиком.

4.1. Задачи анализа. В соответствии с определением самосинхронности задачи анализа схем можно разделить на два этапа.

1) На первом этапе нужно установить необходимое условие самосинхронности — частичную самосинхронность, т. е. определить индицируемость внутренних сигналов и выходных БС-сигналов схемы на ее выходных фазовых сигналах. В такой постановке индицируемость должна быть обеспечена при всех сочетаниях констант анализа.

В процессе анализа для каждого сигнала, подлежащего индициации, будет вычисляться булево уравнение вида

$$H_i(C_1, \dots, C_K, F_i) = 1, \quad (2)$$

где i — индекс проверяемого элемента, C_j — константы анализа, K — число таких констант, F_i — возможная константная неисправность на выходе i -го элемента.

Уравнение (2) в компактном виде определяет условия (сочетания значений констант), при которых соответствующий сигнал индицируется. Если левая часть (2) обращается в 1, это означает, что сигнал индицируется при любых сочетаниях констант в (2), что и требуется для самосинхронности. В противном случае разработчик получает исчерпывающую информацию о нарушении индициации, что позволит ему исправить схему.

Уравнения вида (2) будут вычисляться отдельно в рабочей фазе и в спейсере. На первом этапе необходимо обеспечить индицируемость в обеих этих фазах работы схемы.

2) На втором этапе необходимо установить индицируемость внешних сигналов схемы — входных фазовых, выходных ПФС- и БС-сигналов — на И-сигналах схемы.

Для полной самосинхронности нужно обеспечить эту индицируемость при всех сочетаниях констант анализа, для обоих значений константных неисправностей и в обеих фазах работы схемы.

Если предполагается использовать анализируемую схему в составе другой ССС-схемы, то индицируемость каждого внешнего сигнала можно определять отдельно в зависимости от фазы работы и значений константной неисправности. Недостающая

индикация должна быть обеспечена во внешней схеме методами, известными в ССС-схемотехнике.

Знание полученной детальной информации об индициации внешних сигналов позволит наиболее рационально (по затратам и быстродействию) вставлять анализируемую схему в состав схем более высокого уровня.

4.2. Анализ больших ССС-схем. Одной из главных нерешенных проблем проектирования ССС-схем в настоящий момент является анализ больших (начиная с нескольких десятков элементов) схем. Существо проблемы состоит в том, что имеющиеся событийные методы и программы анализа, основанные на проверке свойства полумодулярности, требуют анализа схемы целиком.

Если взять, например, 32-разрядный умножитель (рядовая по нынешним временам схема), то для его анализа событийными методами (с учетом двух операндов) нужен перебор сочетаний 64-х двоичных констант. Такая задача непосильна никаким существующим вычислительным средствам.

Анализ самосинхронности на основе индицируемости позволяет решать подобные задачи. С учетом необходимости такого анализа ССС-схема должна быть разбита на блоки, имеющие ограниченное суммарное количество входов и элементов с памятью.

Процесс анализа должен проводиться в две стадии. На первой проверяется частичная самосинхронность каждого блока и выясняются условия индициации его внешних сигналов. На второй стадии используются свойства индицируемости — транзитивность и дополнительность. Исследуются только соединения блоков между собой на предмет полной индициации их входных и выходных сигналов.

Анализ значительно упрощается, если блоки схемы заранее проанализированы и в их описаниях содержится информация об индициации внешних сигналов. В этом случае требуется только вторая стадия анализа.

Как видно, изложенная процедура анализа не содержит экспоненциально зависимых расчетов и характеризуется полиномиальной сложностью. Это позволяет утверждать, что при наращивании блочного строительства ССС-схем можно анализировать схемы практически любого размера.

5. Заключение

1. Понятие самосинхронности на основе индицируемости сигналов, впервые введенное В.И. Варшавским, но не использованное далее в работах его группы, распространено на разомкнутые ССС-схемы общего вида и конкретизировано с учетом практических задач проектирования.

Полная самосинхронность позволяет использовать схему отдельно как законченное самосинхронное устройство или в составе самосинхронного конвейера.

Частичная самосинхронность предполагает использование схемы в составе более сложной ССС-схемы без изменения внутренних элементов.

2. Сформулированы задачи анализа схем на полную и частичную самосинхронность.

3. Показано, что предложенное понятие самосинхронности позволит решить одну из главных задач проектирования ССС-схем — анализ больших схем практически неограниченного размера. Решение этой задачи будет означать радикальное улучшение проектирования данного класса электронных схем.

Список литературы

1. *Muller D.E., Bartky W.C.* A theory of asynchronous circuits // Proc. Int. Symp. on the Theory of Switching, Part 1. — Harvard: Harvard University Press, 1959. — P. 204–243.
2. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах / Под ред. В.И. Варшавского. — М.: Наука, 1986. — 398 с.
3. *Плеханов Л.П.* Проблемы функционального подхода в проектировании самосинхронных схем // Системы и средства информатики. Вып. 15. — М.: Наука, 2005. — С. 329–337.

УДК 621.3.049.77:004.312

САМОСИНХРОННЫЕ ПОСЛЕДОВАТЕЛЬНОСТНЫЕ СХЕМЫ: ОПЫТ РАЗРАБОТКИ И РЕКОМЕНДАЦИИ ПО ПРОЕКТИРОВАНИЮ

Ю.А. Степченков, Ю.Г. Дьяченко, В.С. Петрухин

Самосинхронные (СС) схемы из области теоретических исследований активно переходят в область практических разработок, находя применение в широкой номенклатуре вычислительных устройств (ВУ). Этому способствуют такие свойства СС-схем, как независимость работоспособности от задержек составляющих элементов, естественная надежность, работоспособность в значительно более широком диапазоне изменяющихся параметров окружающей среды и напряжения питания. В данной работе представлены рекомендации по проектированию последовательностных СС-схем, выполненных по КМОП технологии (комплементарный металл-оксид-полупроводник). Приводится сравнительный анализ характеристик последовательностных синхронных и СС-схем, полученных с помощью моделирования и натурных испытаний образцов. Результаты испытаний показывают, что использование СС-схемотехники обеспечивает улучшение характеристик при реализации последовательностных схем, особенно для их отказоустойчивых вариантов.

1. Введение

Работа посвящена проектированию последовательностных СС-схем. Такие схемы [1–6] по структуре во многом соответствуют традиционным синхронным схемам, особенно в классе последовательностных устройств (схем с памятью), но имеют и существенные отличия, востребованные на современном этапе развития микроэлектроники.

Все особенности СС-схем являются следствием их основополагающего свойства — независимости поведения от задержек составляющих элементов. Повсеместное и строгое воплощение этого свойства позволяет реализовать две их главные особенности:

1) правильное и устойчивое функционирование без сбоев при любых задержках элементов и линий связи и любых возможных условиях эксплуатации;

2) прекращение всех переключений в момент появления константных неисправностей.

Практические следствия первого свойства — устойчивость к параметрическим отказам, вызываемым старением элементов, и максимально возможная область эксплуатации, определяемая только физическим сохранением переключательных свойств элементной базы. Области эксплуатации соответствует площадь на графике в прямоугольной системе координат, ограниченная допустимым диапазоном питающих напряжений и температур, при которых обеспечивается работа схемы без ошибок и сбоев.

Практические следствия второго свойства — бестестовая стопроцентная самопроверяемость и самодиагностируемость по отношению к множественным константным неисправностям и, как следствие, высокая эффективность создания надежных изделий, в том числе отказоустойчивой СС-аппаратуры.

Синхронные (С) схемы изначально проектируются с «запасом прочности», обеспечивающим их правильное функционирование при требуемых изменениях параметров окружающей среды за счет вынужденной ориентации на худший случай. Таким образом, ценой правильной работы С-схемы является *временная избыточность* искусственное снижение быстродействия (тактовой частоты) для обеспечения гарантированной работы при неблагоприятной совокупности внешних факторов: пониженного уровня питающего напряжения, повышенной температуры, неблагоприятного сочетания обрабатываемых операндов, повышенных норм технологического разброса при изготовлении БИС и т. д. Хотя, как правило, допустимое напряжение питания лежит в достаточно ограниченном диапазоне значений, составляющем $\pm 10\%$ от номинального напряжения, с учетом других параметров эксплуатации временные потери могут достигать от 50% (относительно нормальных условий) до 100% (относительно благоприятных условий функционирования).

СС-схемы не требуют наличия «запаса прочности» [7], поскольку они обладают возможностью обеспечить реальное быстродействие аппаратуры, самонастраивающееся на тип обрабатываемой информации и реальные параметры климатических условий, технологии, напряжения питания. Таким образом, СС-схемы характеризуются максимально возможным быстродей-

ствием, достижимым при данных параметрах. Цена этому — *аппаратная избыточность* самосинхронного исполнения по сравнению с традиционным, несамопроверяющимся синхронным исполнением.

В то же время СС-схемы не так тривиальны в проектировании, как синхронные. Это объясняется, прежде всего, отсутствием большого опыта проектирования такого рода схем и особенностью их реализации. В данной работе излагаются практические приемы и варианты проектирования последовательностных СС-схем, прошедшие апробацию при разработке СС-микроядра — аналога вычислителя микроконтроллера PIC18 [8].

2. Структура СС-схем

Основу любого ВУ составляют функциональные устройства, реализующие алгоритм преобразования данных и дополненные схемой хранения (регистрами) промежуточных и/или окончательных результатов преобразования данных (рис. 1, а). Регистры позволяют организовать конвейерную обработку. Управление последовательностью обработки данных в С-схеме осуществляется системой синхронизации, пронизывающей всю её структуру.

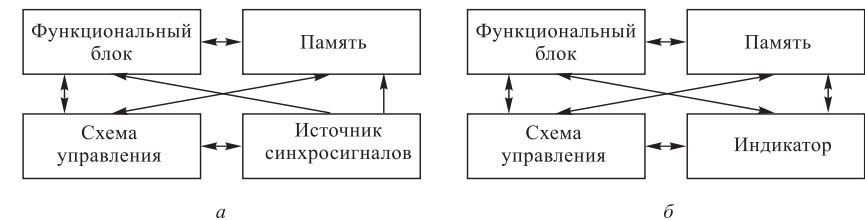


Рис. 1. Структура альтернативных реализаций: а) синхронный подход; б) самосинхронный подход

СС-схема также содержит функциональные устройства и схему хранения результатов преобразования данных, но в отличие от С-схемы не имеет единой системы синхронизации в традиционном ее понимании. Взаимодействие соседних модулей ВУ базируется на запрос-ответном взаимодействии предшествующего и последующего модуля в общем тракте обработки данных. Кроме того, СС-схема имеет в своем составе так называемую *индикаторную схему* (далее просто индикатор), фиксирующую окончание переходных процессов в каждом блоке и в СС-устройстве

в целом (рис. 1, б). Наличие такого индикатора гарантирует, что следующий этап преобразования данных будет запущен не раньше, чем успешно закончится работа текущего этапа. Индикатор обеспечивает также аварийный останов СС-схемы при появлении неисправности в любой ее части.

Фактически индикатор является распределенным регулятором процесса последовательной обработки потока данных и средством контроля работоспособности СС-схемы. Сигналы, формируемые индикаторной схемой, — своеобразные аналоги синхросигнала в С-схеме. Однако в отличие от синхросигнала индикаторные сигналы регулируют локальную очередность обработки потока данных, не требуя временного согласования такого рода сигналов в разных частях СС-схемы.

Таким образом, для получения СС-схемы необходимо в структуре С-схемы блок «Источник синхросигналов» заменить блоком «Индикатор» и обеспечить *индицируемость* окончания переходных процессов в функциональной части, схемах управления и памяти.

3. Обеспечение индицируемости СС-схем

Индицируемость СС-схемы означает, что с помощью индикаторной схемы можно зафиксировать окончание переключения соответствующей части СС-схемы. При этом индикатор состоит из двух частей: комбинационной, фиксирующей окончание переключения каждого логического элемента в составе СС-схемы, и триггерной, объединяющей частные индикаторные сигналы в общий индикаторный сигнал, фиксирующий окончание переключения *всех* элементов СС-схемы. В этом состоит основное отличие рассматриваемого подхода к проектированию СС-схем, называемых нами *строго самосинхронными*, от широко распространенных в мире *квазисамосинхронных* схем [9–11]. В последних индицируются только элементы, стоящие на критическом пути распространения сигналов в схеме, или индикация вообще не используется в предположении, что задержки элементов схемы подчиняются вполне определенным соотношениям, обеспечивающим правильное функционирование схемы и отсутствие «гонок». Однако такой подход не гарантирует работоспособности схемы при произвольных задержках составляющих элементов. Это асинхронный, но не самосинхронный подход.

Все возможные способы организации индицируемости окончания переходных процессов в схемах можно разбить на три группы.

К первой группе могут быть отнесены следующие подходы: на базе ограниченной дисциплины смены входных наборов (только по соседним переходам, например, модель Хаффмена); с использованием встроенных задержек на входах и/или в цепях обратной связи (например, модель Эйхельберга); на базе ограниченного времени срабатывания отдельных переходов; подходы, связанные с использованием специальных элементов — фильтров, чувствительных к переходам триггеров и т. п. Методы, ограниченные соседними переходами, могут быть использованы для разработки СС-схем, однако сфера их применения крайне ограничена. Все другие упомянутые здесь подходы могут быть охарактеризованы как квазисамосинхронные (более подробно можно познакомиться с ними в [2, глава 1]).

Вторая группа — однофазные подходы с произвольной дисциплиной смены входных наборов. Момент завершения допустимого перехода входного набора $a \rightarrow b$ может быть зафиксирован независимо от времени перехода, по факту установки набора b . Это свойство и дало название рассматриваемым ниже кодам — самосинхронным. Например, в коде с прямыми переходами (см. [2, § 3.2]) любой переход осуществляется за одну фазу — без фиксации промежуточных (пустых) наборов. Недостатки подхода — высокая кодовая и аппаратная избыточность и трудоемкость разработки аппаратуры.

К третьей группе относятся наиболее широко используемые в СС-схемотехнической практике двухфазные коды — коды с идентификатором, оптимальные равновесные коды, коды в изменениях и парафазные. Первые три — специализированные, и эффективность их применения ограничена; последний — код универсального назначения, используемый для реализации ВУ любого класса при разумных аппаратных затратах.

При парафазном кодировании со спейсером одноразрядному сигналу синхронного аналога X_C можно поставить в соответствие двухразрядный сигнал X_{CC} , X_{BCC} (см. табл. 1). В работе любой СС-схемы можно выделить две фазы: *рабочую* и *спейсерную* (*спейсер*).

Чередование этих фаз в процессе работы СС-устройства — обязательное условие его правильного функционирования. Например, сигнал из состояния нулевого спейсера (00) может пе-

Таблица 1

Соответствие сигналов синхронной и самосинхронной схем

Синхронная схема	Самосинхронная схема		
	X _{CC}	XВ _{CC}	Фаза
X _C	X _{CC}	XВ _{CC}	Рабочая
0	0	1	
1	1	0	
—	0	0	Спейсер 0, вариант 1 ^{*)}
—	1	1	Спейсер 1, вариант 2 ^{*)}

*Для конкретного сигнала возможен только один вариант спейсера

рейти в одно из двух возможных рабочих состояний — 01 или 10. Переход из одного рабочего состояния в другое возможен только через спейсер, например, 01 → 00 → 10 и т. д. Более подробно со спецификой СС-схем можно познакомиться в [4].

Применительно к сложным СС-схемам нельзя говорить о том, что вся СС-схема в произвольный момент времени находится в рабочей фазе или в спейсере. Сложные схемы, как правило, характеризуются конвейерной организацией, причем соседние ступени конвейера в любой момент могут находиться в противоположных фазах работы.

В СС-схемотехнике могут быть выделены следующие типы сигналов:

- информационные унарные (непарные) сигналы, например, унарный вход D у D-триггера;
- информационные бифазные (парные) сигналы (БФ), например, пара выходов бистабильной ячейки памяти, имеющая два устойчивых статических состояния (01 и 10) и только одно транзитное (динамическое, переходное) состояние (00 или 11);
- информационные парафазные сигналы без спейсера (ПФ), имеющие два статических состояния (01 и 10) и два транзитных состояния (00 и 11), например
 - вход и выход инвертора;
 - информационные парафазные сигналы со спейсером (ПФС) — см. табл. 1;
 - индикаторные унарные сигналы (I);
 - управляющие унарные сигналы (сигналы разрешения) E.

ПФС-сигналы являются, в основном, *информационными*, определяющими поток обрабатываемых данных, но в ряде случаев на них могут возлагаться *управляющие* функции, напри-

мер, разрешение работы одного из каналов в двухканальном (парафазном) мультиплексоре. Управляющие сигналы разрешают переключение соответствующего элемента в противоположную фазу работы. С функциональной точки зрения любой управляющий сигнал — функция индикаторных сигналов окружения.

Каждый из индикаторных сигналов отображает состояние, в котором находится отслеживаемая им часть СС-схемы: рабочее или спейсер. Изменение его значения указывает на переход индицируемой части схемы в противоположную фазу работы. В общем случае рабочей фазе может соответствовать как единичное, так и нулевое значение индикаторного сигнала, это не принципиально. Для правильной организации запрос-ответного взаимодействия важно согласование значений индикаторных сигналов соседних СС-блоков.

Все индикаторные сигналы функционально законченной части СС-схемы, например, ступени конвейера, собираются в один общий индикаторный сигнал. Последовательное регулярное (в соответствии с реальной частотой работы СС-схемы) переключение общего индикаторного сигнала с «0» на «1» и обратно свидетельствует о работоспособности схемы. При появлении константной неисправности внутри СС-схемы общий индикаторный выход «залипает» в одном состоянии [6]. Это позволяет разработчику или пользователю СС-схемы, пройдя по цепочке индикаторных сигналов от выхода СС-схемы к ее входам, локализовать неисправность и принять меры к ее устранению. Это свойство СС-схем — их важное преимущество по сравнению с синхронными схемами.

ПФС-кодирование в обязательном порядке используется в комбинационных СС-схемах. Однако для элементов с памятью оно нецелесообразно. Во-первых, эти элементы по своей природе являются источниками БФ-сигналов, преобразование которых в ПФС-сигналы потребует излишних аппаратных затрат. Во-вторых, состояние, хранимое триггерной схемой, часто используется последующими устройствами в обеих фазах работы, поэтому реализация триггерных схем со спейсером на выходе, как правило, нецелесообразна.

Триггерные схемы характеризуются транзитным состоянием — аналогом спейсера в комбинационных СС-схемах, имеющим большое значение для их индицируемости.

Важнейшая задача при проектировании СС-схемы — построение схемы, которая, с одной стороны, выполняет требуемый алго-

ритм преобразования информации, с другой стороны, обеспечивает индикацию окончания переключения каждого логического элемента и в рабочей фазе, и в спейсере. В значительной степени это творческая задача. Но и она может быть формализована в типовых приложениях, особенно если речь не идет о получении оригинальных схмотехнических реализаций на уровне изобретений.

4. Принципы построения последовательных СС-схем

К типовым последовательным устройствам относятся триггеры, регистры хранения, регистры сдвига, счетчики. В данной работе рассматриваются вопросы проектирования регистров на основе триггеров, построение которых изложено в [12].

С- и СС-регистры имеют схожие принципы построения: однотипные триггеры объединяются в многоразрядный регистр общими сигналами синхронизации (управления) и начальной установки. Отличительным признаком СС-регистра является наличие индикатора, фиксирующего момент окончания переходных процессов в элементах регистра.

4.1. Регистры хранения. Поскольку разряды регистра хранения связаны друг с другом только по сигналу управления (если не считать общих сигналов начальной предустановки), они реализуются на обычных одно- или двухтактных триггерах. Для формирования и распределения по разрядам СС-регистра сигнала управления, если таковой имеется, можно использовать любую схему распараллеливания или буферизации: разница во времени формирования поразрядных сигналов управления не нарушит самосинхронности всей схемы.

Информационные сигналы для регистров формируются, как правило, также регулярными схемами. На рис. 2 в качестве примера изображена триада четырехразрядных устройств: задатчик, исполнитель и регистр хранения с традиционным управлением. $Y_0, Y_{0B}, \dots, Y_3, Y_{3B}$ — поразрядные БФ-сигналы. I_0 – I_3 — индикаторные выходы задатчика, каждый для своего БФ-сигнала. E_N — индикаторный выход следующего устройства — приемника выходов данных регистра. G_1, G_2 — G-триггеры [13], первый формирует общий индикаторный выход задатчика, а второй —

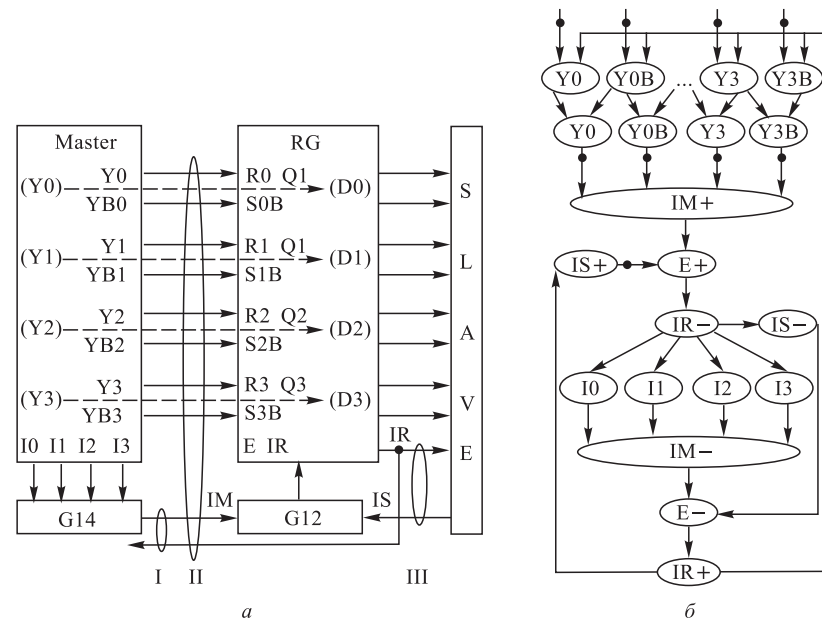


Рис. 2. Триада «здатчик—регистр—исполнитель» с традиционным управлением: а) структурная схема; б) маркированный сигнальный граф; I — сигналы запрос-ответного взаимодействия между Master и RG; II — интерфейс взаимодействия между Master и RG; III — сигналы запрос-ответного взаимодействия между RG и Slave; вариант использования унарных информационных сигналов; Формирование сигналов IR- (IR+) показано условно (подробно на рис. 3, б)

управляющий сигнал E для регистра. IR — индикаторный выход регистра.

Возможен другой вариант взаимодействия рассматриваемой триады с использованием унарных информационных сигналов, например, сигналов $Y_0 \dots Y_3$ в задатчике, и D-триггеров вместо RS-триггеров в регистре. При этом вдвое уменьшается число связей между устройствами (минимальный коэффициент связи K_c), правда, за счет увеличения аппаратных затрат (K_a) и времени срабатывания регистра (K_b) — см. табл. 2. Этот вариант целесообразен, если расстояние между устройствами на кристалле относительно велико или (при многокристальной реализации ВУ) они расположены на разных кристаллах.

В табл. 2 приведены аппаратные затраты RG в КМОП-транзисторах для четырехразрядной реализации. Они учитывают как непосредственно триггеры в разрядах регистра, так и схему

индикации регистра. Время обмена данными между задатчиком и регистром рассчитывается как суммарное время переключения индикаторного сигнала IR из спейсера и обратно при условии, что переключения задатчика (Master) и приемника (Slave) происходят мгновенно, а задержка на линиях связи пренебрежимо мала. Время обмена указано в условных единицах.

Как видно из табл. 2, варианты регистра с унарными информационными входами — самые затратные за счет необходимости в дополнительной индикации унарного сигнала, но имеют минимальное число линий связи между задатчиком и регистром. Первый разряд может оказаться оптимальным для реализации приема-передачи данных между микросхемами на системной плате.

Последний вариант не всегда может быть использован, например, если задатчиком является регистр сдвига, выходы которого — источники информационных сигналов для нескольких приемников и не должны переходить в спейсер. В то же время это оптимальное решение для временного хранения результата работы комбинационной схемы — функциональной начинки ступени конвейера.

В этих примерах регистр — параллельное устройство: задатчик формирует состояние входных сигналов одновременно для всех его разрядов, равноправных по отношению к задатчику. В ряде случаев это позволяет ускорить работу СС-схемы с регистром хранения. Действительно, в соответствии с общей логикой построения СС-схемы управляющий сигнал, разрешающий регистру переключиться в следующую фазу, формируется после того, как предшествующее устройство (задатчик) закончит свой переход в очередную фазу. Эта информация появляется как результат сборки внутренних индикаторных сигналов задатчика на выходе гистерезисного триггера GI4, что вносит дополнительную задержку в работу СС-схемы. При этом за один цикл обмена образуется четыре «узких места»: два в задатчике (формирование сигналов IM+ и IM- на рис. 2, б) и два в регистре (сигналы IR+ и IR- на рис. 3, б) в двух фазах обмена, соответственно. Однако информационные сигналы от задатчика готовы задолго до срабатывания его индикаторной схемы. Поэтому можно разрешать регистру использовать новые значения информационных сигналов, как только они будут сформированы задатчиком, не ожидая общего индикаторного выхода. Если задатчик формирует

Таблица 2

Характеристики вариантов реализации регистров хранения RG

Интерфейс взаимодействия Master-RG	Кол-во линий связи, Кс	Кол-во транзисторов в RG, Ка	Время обмена, усл. ед.	Рекомендации по применению
Унарный, общий	5	166	38	Входной интерфейс СС-блока; основной критерий — минимум количества связей
Унарный, поразрядный	8	182	29	Входной интерфейс удаленного СС-блока; основной критерий — быстродействие
Бифазный, общий	9	120	29	Внутренний регистр памяти, входной регистр ступени конвейера; источник данных — регистр в предыдущей ступени конвейера, основной критерий - минимум количества связей
Бифазный, поразрядный	12	122	24	Внутренний регистр памяти, входной регистр ступени конвейера; источник данных — регистр в предыдущей ступени конвейера, основной критерий - быстродействие
Парафазный со спейсером	8	116	24	Выходной регистр ступени конвейера, запоминающий результат обработки данных на комбинационной логике данной ступени

информационные сигналы Yi, YVi для RG в ПФ-коде, то цель достигается преобразованием схемы рис. 2 в схему рис. 3.

В качестве разряда регистра хранения используется триггер (см. рис. 4, а), имеющий два управляющих сигнала: EI, подключаемый к поразрядному индикаторному выходу задатчика, и E — общий управляющий сигнал, формируемый следующим за RG устройством и предотвращающий переход регистра в рабочую фазу (изменение значений выходов), пока приемник не перешел в фазу спейсера. Сигнал управления от приемника может прийти

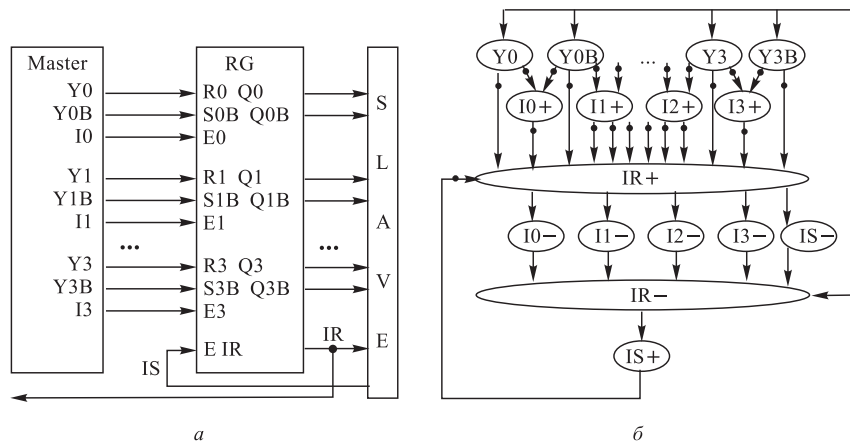


Рис. 3. Триада «задатчик—регистр—исполнитель» с ускоренным управлением для бифазного кода информационных сигналов: а) структурная схема; б) маркированный сигнальный граф

раньше поразрядного EI. В любом случае задержка срабатывания двух G-триггеров на рис. 2 не будет служить добавочным «тормозом» при работе схемы.

При формировании задатчиком информационных сигналов в ПФС-коде схема рис. 2 преобразуется в схему рис. 5, а в качестве разряда регистра используется одноклапчатый триггер, представленный на рис. 4, б. ПФС-сигналы успешно индицируются внутри регистра хранения. Поэтому использовать сигнал управления от устройства предыдущей ступени конвейера нет необходимости, и триггер G1 требуется только для формирования общего индикаторного выхода задатчика, служащего сигналом управления EN(i-1) для предшествующего СС-устройства. Управляющий сигнал EN(i+1) со стороны приемника не индицируется внутри разряда регистра с ПФС-входом (R, S). Поэтому общий управляющий сигнал EN(i) должен индицироваться элементом G2.

Отметим, что рис. 2, 3 и 5 демонстрируют способ взаимодействия между триадой устройств на уровне идеи, с точностью до инверсии индикаторных и управляющих сигналов. При сборке индикаторных выходов разных ступеней конвейера или устройств в составе СС-схемы нельзя забывать о необходимости согласования типов спейсеров этих сигналов: G-триггер может объединять индикаторные сигналы только с одинаковым типом спейсера, равно как и тип спейсера управляющего сигнала дол-

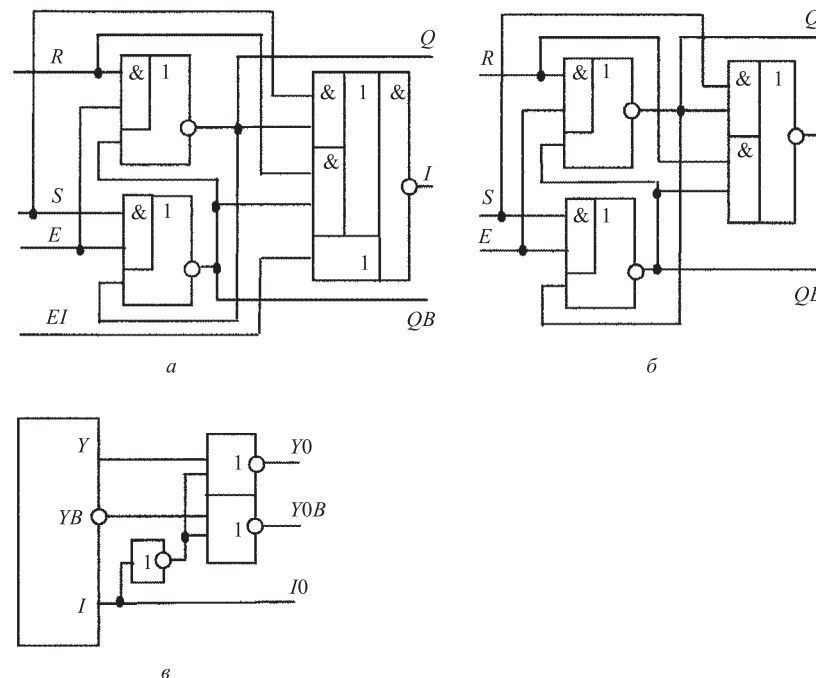


Рис. 4. Варианты реализации одноклапчатого триггера в RG: а) для БФ-кодирования с двойным управлением в RG; б) для ПФС-кодирования в RG; в) преобразование БФ-сигнала в ПФС в Master

жен совпадать со спейсером входных информационных сигналов, если они представлены в ПФС-коде.

Суммарная нагрузка общего управляющего сигнала EN при количестве разрядов регистра больше 4 оказывается весьма значительной. Его можно буферизовать с помощью схемы разветвления на инверторах, как показано, например, на рис. 6. Но в этом случае все распараллеленные сигналы управления необходимо индицировать независимо.

4.2. Регистры сдвига. Регистр сдвига — особенное устройство с точки зрения традиционного взаимодействия устройств в составе СС-схемы. Обычно «соседние» по алгоритму работы устройства СС-схемы (выходы одного подключены к входам другого) переключаются из одной фазы работы в другую «по очереди». Это обеспечивает бесконфликтность при передаче данных от одного устройства к другому: при чтении данных устройством—приемником с выходов устройства—задатчика в течение всей

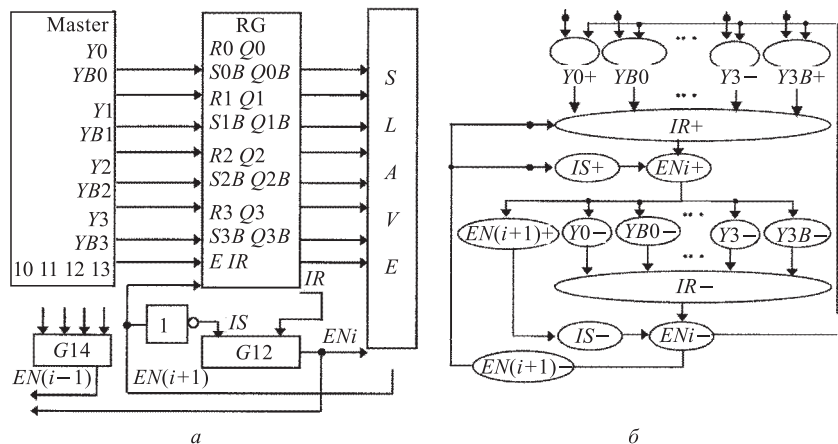


Рис. 5. Триада «задатчик—регистр—исполнитель» с ускоренным управлением для ПФС-кода: а) структурная схема; б) маркированный сигнальный граф

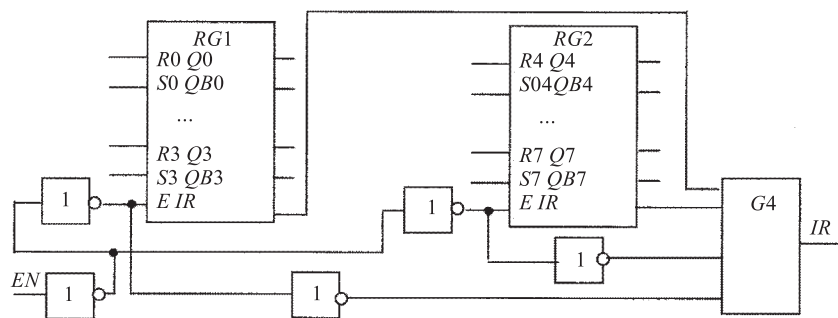


Рис. 6. Регистр хранения с распараллеленным сигналом управления

фазы чтения данные остаются неизменными. Это гарантируется дисциплиной взаимосвязи устройств в составе СС-схемы.

Регистр сдвига — двухтактное триггерное устройство, которое при каждом последовательном сдвиге, на каждой фазе работы использует собственные внутренние состояния или выходы в качестве источника новых данных. Он представляет собой своеобразный микроконвейер, в котором роль ступеней играют разряды. Это накладывает определенные ограничения на управление регистром. В частности, сигнал управления не может быть одним и единственным для нескольких разрядов регистра.

Традиционно регистр сдвига реализуется на двухтактных триггерах. Сигнал управления в двухтактном триггере имеет

большую нагрузку (4–5 входов), и его использование в нескольких разрядах без буферизации приводит к чрезмерному росту этой нагрузки и, как следствие, к снижению быстродействия. Для «борьбы» с большой емкостью нагрузки в синхронных схемах традиционно используют одно из двух решений. Первое — секционирование сигнала управления за счет использования древовидной схемы распараллеливания или последовательной цепочки инверторов с ответвлениями. Второй — использование мощного источника, формирователя сигнала управления, способного справиться с такой емкостной нагрузкой в схемах на КМОП-транзисторах.

Секционирование сигнала управления по типу синхросигнала в синхронных схемах нарушает строгую самосинхронность схемы. В С-схемах распараллеливание сигнала синхронизации опирается на предположение, что одинаковые элементы при одинаковых условиях эксплуатации обладают равной задержкой переключения. Это обеспечивает одновременность поступления синхросигнала на все разряды регистра сдвига. Появление какого-либо дефекта или эффекта саморазогрева, по-разному замедляющего работу элементов цепи синхронизации, катастрофически сказывается на работоспособности схемы.

СС-схемы свободны от такого недостатка. Задержки разных элементов схемы могут различаться как угодно — это может привести к замедлению работы СС-схемы, но не станет причиной ее отказа. С этой точки зрения простое распараллеливание сильно нагруженного сигнала управления, не сопровождающееся индифференцированием вводимых дополнительных элементов, нарушает строгую самосинхронность.

Другой способ секционирования цепи синхросигнала — его распространение от последнего разряда регистра сдвига к первому через промежуточные инверторы — может быть использован и в СС-регистре. При этом (см. рис. 7) вставка инверторов на пути формирования сигнала управления от разряда к разряду не только безопасна с точки зрения самосинхронности, но и полезна с точки зрения буферизации сильно нагруженной цепи. Схема остается самосинхронной, но ее быстродействие ухудшается. Кроме того, такое решение не годится для реализации кольцевого регистра сдвига.

С другой стороны, использование мощного усилителя, способного быстро перезаряжать большую нагрузку цепи сигнала управления, потенциально опасно с точки зрения выхода за

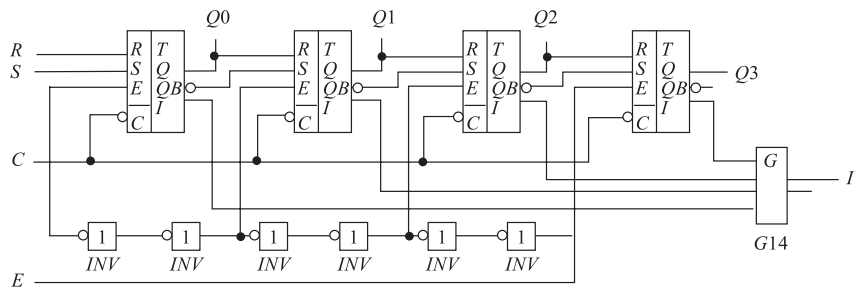


Рис. 7. Регистр сдвига

пределы эквивалентной зоны [3] при топологической реализации регистра в виде длинной «линейки». При этом одновременность прихода сигнала управления в разряды может быть нарушена, что противоречит гипотезе о характере задержек в СС-схемах.

Оптимальным решением данной проблемы является схема разряда регистра сдвига, показанная на рис. 8. В ней используются два сигнала управления: один — общий для всех разрядов регистра сдвига (E0), второй — индивидуальный для каждого разряда (E1). В данном случае оба сигнала имеют нулевой спейсер. Сигнал E0 участвует в управлении фазами работы обеих бистабильных ячеек разряда и может формироваться традиционной схемой распараллеливания сильно нагруженного сигнала (древовидной структурой инверторов) без необходимости ее дополнительной индикации.

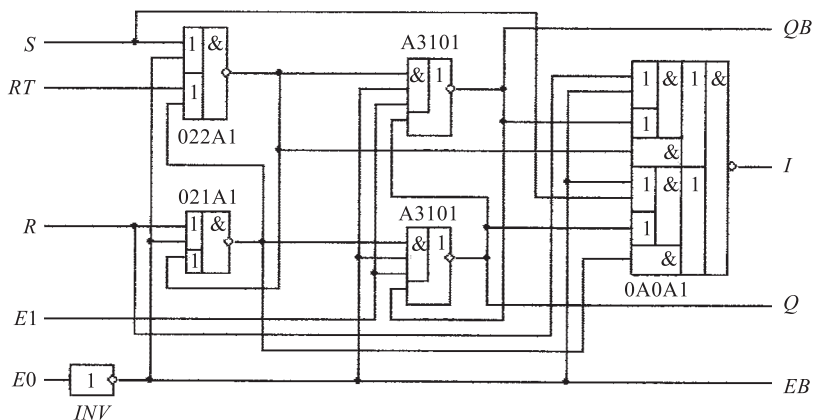


Рис. 8. Разряд регистра сдвига

При построении многоразрядного регистра сдвига на таких триггерах вход E1 каждого разряда подключается к выходу EB следующего разряда. Такое подключение не позволяет предыдущему разряду изменить состояние своих выходов, до того как следующий разряд регистра заблокирует свои информационные входы на первой бистабильной ячейке. В кольцевом регистре вход E1 последнего разряда подключается к выходу EB первого разряда. В линейном (не кольцевом) регистре вход E1 последнего разряда подключается к источнику питания, либо используется упрощенный разряд (рис. 9). Входной сигнал E1 не требует индикации в данном разряде, поскольку он индицируется как выходной сигнал в следующем разряде регистра.

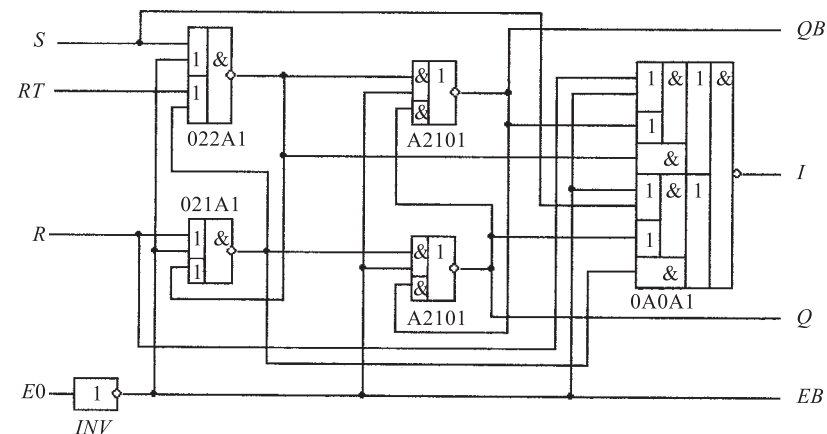


Рис. 9. Последний разряд линейного регистра сдвига

Разряды регистра сдвига (рис. 8 и 9), годятся и для реализации в регистре обратного по направлению сдвига. Для этого вход E1 каждого разряда подключается к выходу EB не следующего, а предыдущего разряда. Соответственно, разряд рис. 9 используется в качестве первого, а не последнего разряда линейного регистра сдвига.

Аналогичным образом строится и универсальный регистр со сдвигом в обе стороны. Для формирования входа E1 используется мультиплексор 2:1, коммутирующий выходы предыдущего и следующего разрядов в зависимости от направления сдвига.

По виду принимаемого кода регистры сдвига можно разделить на два типа: последовательный и параллельный. Регистр сдвига, принимающий данные в последовательном коде, служит

для преобразования последовательности битов в многоразрядное слово. Второй тип регистра сдвига используется для реализации программного сдвига операнда, принятого параллельным кодом, в ту или иную сторону.

Последовательные регистры допускают ускорение запрос-ответного взаимодействия устройств за счет разделения на две функциональные части: первый разряд и все остальные. Более того, такое разделение позволяет упростить реализацию первого разряда, используя для него одноктактный триггер. Информационные входы первого разряда принимают сигналы от задатчика, передавая полученную информацию при последующих сдвигах в остальные разряды. С точки зрения задатчика информация считается принятой регистром, если первый разряд успешно воспринял ее и индизировал окончание переключения в очередную фазу. Задатчик может готовить для передачи следующий бит информации на фоне завершения переключения в очередную фазу всего регистра сдвига. Это позволяет реорганизовать индикаторную схему в регистре сдвига, как показано на рис. 10.

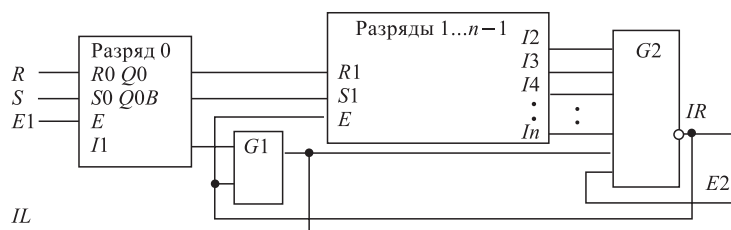


Рис. 10. Ускоренная индикация преобразователя последовательного кода в параллельный

Здесь $E1$ и $E2$ — сигналы управления от задатчика и следующего устройства, соответственно; R , S — биты последовательного кода в ПФ-коде. Индикаторный выход первого разряда вместе с общим индикаторным выходом IR формируют для задатчика сигнал ответа IL , означающий окончание переключения первого разряда и готовности остальных разрядов регистра к переходу в следующую фазу работы. Элемент $G1$ фактически объединяет индикаторный выход первого разряда на текущей фазе работы регистра и общий индикаторный выход регистра, говорящий об окончании предыдущей фазы работы.

Такая организация запрос-ответного взаимодействия ускоряет ответ задатчику, позволяя остальным разрядам регистра сдвига переходить в следующую фазу работы как бы одновременно

с задатчиком. При большой задержке переключения задатчика или при заметной задержке распространения сигналов от задатчика к регистру в реальных условиях регистр может успеть завершить переключение как разрядов, так и достаточно сложного индикаторного элемента $G2$. В результате вся задержка срабатывания регистра будет определяться задержкой переключения первого разряда и элемента индикации $G1$. Если учесть, что в качестве первого разряда используются более простые триггер и индикатор, чем в остальных разрядах регистра, то выигрыш от такой реализации станет очевидным.

Регистры с параллельным принимаемым кодом лишены возможности такого ускорения запрос-ответного взаимодействия, поскольку входные информационные сигналы каждого разряда связаны с задатчиком. Однако и такие регистры могут быть реализованы «нетрадиционно», сообразуясь с выполняемыми функциями.

Для примера рассмотрим регистр сдвига, принимающий параллельный код с последующим кольцевым сдвигом на один разряд в сторону младшего разряда, причем источником параллельного кода служит одно из двух устройств-задатчиков. Реализация такого регистра сдвига на основе двухтактного триггера с SS -предустановкой 0 и 1, выполняющей запись параллельного кода в регистр, будет избыточна по аппаратным затратам. Здесь в качестве разряда регистра целесообразно использовать одноктактный триггер, а сдвиг реализовать аппаратно на мультиплексоре, как показано на рис. 11.

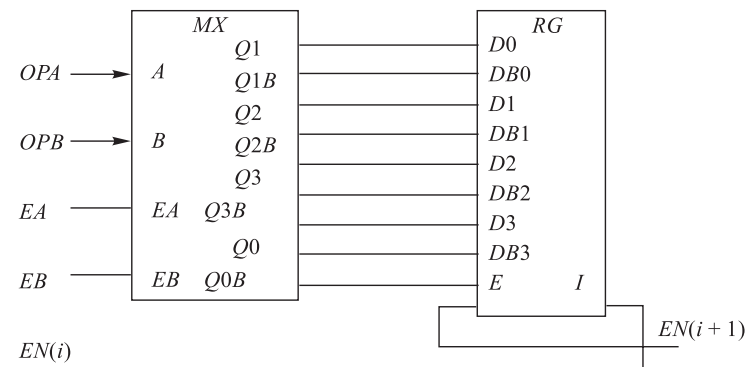


Рис. 11. Регистр с аппаратным сдвигом

Входной мультиплексор выбирает источник сдвигаемого операнда (ОРА или ОРВ), а его выходы коммутируются со входами регистра так, чтобы в регистр был записан результат кольцевого сдвига на один разряд. Такой регистр на одноктактных триггерах сам не выполняет сдвига, являясь фактически регистром хранения, но в данном случае этого и не требуется. Зато по аппаратным затратам такое решение весьма выгодно. На рис. 12 не показан индикатор для входного мультиплексора. В комбинационном устройстве, каковым является и мультиплексор, обычно используется парафазная кодировка выходов. Такие сигналы, поступающие в качестве информационных на входы одноктактных триггеров хранения, успешно индицируются на выходах этих триггеров.

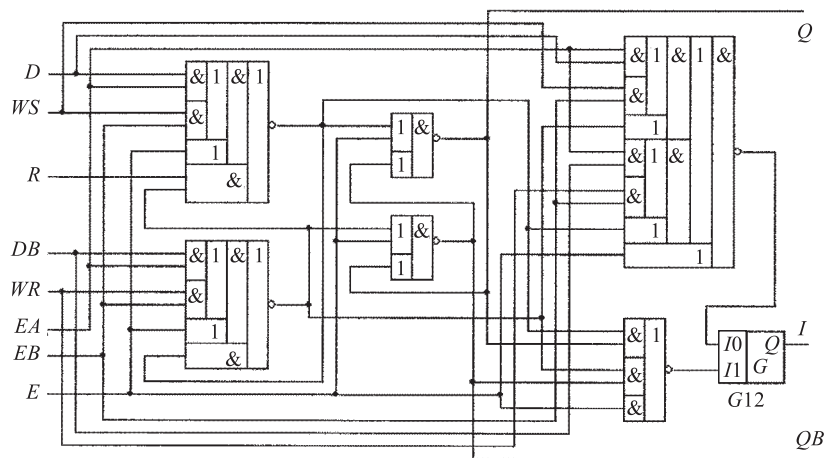


Рис. 12. Триггер со встроенным входным мультиплексором

Сигналы EA и EB — один ПФС-сигнал выборки. Спейсер этого сигнала обеспечивает переход в спейсер выходов мультиплексора независимо от состояния и типа входов. При этом источниками операндов ОРА и ОРВ могут быть устройства с разными типами выходных сигналов (парафазный со спейсером или бифазный без него).

Рассмотренное решение применяется для реализации сдвига на один разряд. Если требуется сдвиг операнда на произвольное число разрядов, то возможны три способа реализации: аппаратный сдвигатель с управляемой «шириной» сдвига, регистр хране-

ния на базе двухтактных триггеров со входным мультиплексором и традиционный регистр сдвига.

Аппаратный сдвигатель с управляемой «шириной» сдвига позволяет за один шаг выполнить сдвиг на произвольное число разрядов в пределах допустимого максимума. Однако и в С-схемотехнике он имеет сложную реализацию, а при СС-реализации, как для любой комбинационной схемы, аппаратные затраты возрастают в 2–2,5 раза.

Реализация на основе регистра хранения аналогична приведенной на рис. 11, где в качестве источника одного из входных операндов мультиплексора используются выходы регистра. Таким образом, при многократном сдвиге в регистр на каждом шаге будет переписываться его содержимое, сдвинутое аппаратно на один разряд. При этом в качестве разряда регистра хранения необходим двухтактный триггер во избежание порчи сдвигаемого операнда, если его источником является сам регистр сдвига. Разряд этого регистра может не иметь предустановки, если состояние регистра до первого сдвига не используется другими устройствами в составе СС-схемы.

При такой реализации однократный и многократный сдвиг выполняются одинаково — как параллельная запись в регистр хранения аппаратно сдвинутого входного операнда. Разница заключается в рабочем состоянии сигнала выборки: при однократном сдвиге на входы регистра коммутируется операнд, источником которого является некий задатчик, а при многократном сдвиге на входы регистра коммутируются его же выходы.

Традиционная реализация регистра сдвига предполагает два варианта построения:

- на двухтактных триггерах с предустановкой (параллельной записью); информационные входы используются только для сдвига информации из разряда в разряд; при однократном сдвиге операнд предустанавливается в регистр с аппаратным сдвигом на один разряд, а при многократном сдвиге включается механизм переноса информации из разряда в разряд;

- на двухтактных триггерах со встроенным в бистабильную ячейку первого разряда мультиплексором, который при однократном сдвиге коммутирует на вход каждого разряда регистра выход источника сдвигаемого операнда, а при многократном сдвиге — выход предшествующего разряда; в таком триггере усложняется реализация как бистабильной ячейки первого каскада, так и индикаторного элемента.

Второй вариант имеет много общего с рассмотренным выше вариантом реализации на основе регистра хранения: в обоих случаях используется мультиплексор, отдельно стоящий или встроенный. Триггер со встроенным мультиплексором (рис. 12) представляет собой совокупность двух бистабильных ячеек, причем первая имеет встроенный мультиплексор и индикаторную схему на трех элементах. Здесь R, S — информационные ПФ-входы, подключаемые к выходам предыдущего разряда; WR, WS — входы предустановки (параллельной записи) 0 и 1, соответственно; R — вход начального несамосинхронного сброса; E — сигнал управления регистром; EA, EB — сигналы выборки с ПФ-кодированием.

По сложности реализации вариант с регистром хранения — менее затратный. По соотношению задержек однозначной оценки дать нельзя: многое зависит от технологии изготовления СС-схемы, типа спейсера и других факторов.

Выбор того или иного варианта реализации регистра сдвига с параллельной записью зависит от имеющейся библиотеки логических элементов и ограничений на параметры используемых элементов (сложность и временные характеристики).

4.3. Методика проектирования СС-регистров. Свойства любого регистра, в том числе и самосинхронного, определяются свойствами триггеров, из которых он состоит. Поэтому методика построения СС-регистра в значительной степени опирается на использование набора типовых триггеров: однотактных и двухтактных, с управляющим сигналом и без него, с начальной установкой и без нее и т. д. Последовательность действий разработчика при проектировании регистра включает такие этапы:

- формулировка основных функций, выполняемых регистром;
- выбор типа триггера для реализации требуемых функций;
- согласование спейсера входных сигналов регистра со спейсером выходов предшествующего устройства (задатчика);
- формирование индикаторной схемы регистра.

Основные функции регистра определяются его назначением: хранение записанной информации, сдвиг записанного операнда на один или несколько разрядов в ту или другую сторону. Кроме того, регистр характеризуется дополнительными свойствами, уточняющими его основную функцию: последовательная или параллельная запись операнда; количество разрядов при сдвиге

и т. д. Формулировка этих требований позволяет в дальнейшем выбрать правильную элементную базу для реализации регистра.

Один и тот же регистр может быть реализован различными способами: регистр хранения может строиться на основе одно- или двухтактных триггеров, с использованием управляющего сигнала или без него. Как видно из предыдущих параграфов, способ реализации функций, выполняемых регистром, зависит от ряда обстоятельств:

— места расположения регистра в структуре конвейерной организации схемы в целом (способ формирования индикатора регистра и выбор в качестве базиса реализации однотактного или двухтактного триггера зависят от того, является ли он входным, окончательным устройством данной ступени конвейера или находится внутри нее);

— типа кодирования выходов предшествующего СС-устройства (ПФС или ПФ);

— типа устройства — приемника выходов регистра (комбинационное устройство вроде дешифратора или многоуровневое устройство, например, сумматор) и количества приемников;

— количества потенциальных источников входных сигналов регистра, использующих его в режиме разделенного во времени совместного доступа (соответственно, надо ли использовать мультиплексор на входе и делать его встроенным или нет).

Согласование спейсера входных сигналов регистра со спейсером выходов предшествующего устройства необходимо для обеспечения самосинхронности схемы и влияет на тип логических элементов в составе триггеров в разрядах регистра. Для парафазного сигнала без спейсера в расчет принимается промежуточное состояние, через которое он проходит при изменении рабочего состояния на противоположное.

Индикаторная схема регистра во многом определяется характером использования его выходных сигналов. Если они используются только поразрядно в последующем многоуровневом устройстве и не «смешиваются» друг с другом, а сам регистр не используется для формирования ответного сигнала для предшествующего СС-устройства, то нет смысла формировать общий индикаторный сигнал регистра. Достаточно поразрядные индикаторные выходы использовать в качестве поразрядных же управляющих сигналов для следующего устройства, как показано на рисунках 3 и 4, а.

Таким образом, задача разработки СС-регистра должна решаться творчески, с учетом реальных условий работы регистра и его окружения. От этого зависят как аппаратные затраты, так и временные характеристики разрабатываемой СС-схемы.

5. Сравнение синхронных и самосинхронных регистров

Описанные схемотехнические решения регистров хранения и сдвига апробированы при разработке БИС «Микроядро» [14] в С- и СС-исполнениях. На их основе реализованы сдвигатель, последовательно-параллельный порт и регистры хранения промежуточных результатов, позволяющие организовать конвейерную обработку данных.

Аппаратная реализация СС-схем принципиально более сложна, чем реализация их С-аналогов, главным образом, из-за необходимости использования СС-дисциплины кодирования информационных сигналов и индикации окончания переключения всех элементов схемы. Соотношение аппаратных затрат С- и СС-вариантов может достигать до 2,1 раза в пользу С-варианта для регистровых структур [14] и до 2,5 раза для комбинационных структур. Реальные затраты (в эквивалентных вентилях базового матричного кристалла серии 5503) для регистров разных типов в составе БИС «Микроядро» для С- и СС-исполнения приведены в табл. 3.

Таблица 3

Аппаратные затраты вариантов регистров

Наименование устройства	Количество вентилях по вариантам	
	синхронный	самосинхронный
Сдвигатель	52	52
Регистр произведения в умножителе	42	64
Последовательно-параллельный порт	611	588

Как видно из табл. 3, СС-сдвигатель, построенный на основе регистра хранения и мультиплексора, по аппаратным затратам оказался идентичным С-аналогу, а СС-регистр произведения потребовал в 1,5 раза больше вентилях, чем аналогичный С-регистр. Последовательно-параллельный порт выполнен как отказоустойчивое устройство, включающее в себя восьмиразряд-

ный регистр сдвига (неотказоустойчивый) — источник передаваемых битов, и восьмиразрядный отказоустойчивый сдвиговый регистр с последовательным входом. В синхронном исполнении использована схема двойного дублирования, содержащая в общей сложности четыре регистра сдвига (кроме регистра-источника), два устройства сравнения и мультиплексор выбора рабочего регистра.

За счет избыточных аппаратных затрат СС-регистры, как и все другие СС-схемы, обладают свойством самопроверяемости: работа СС-регистра автоматически останавливается при возникновении константной неисправности в любом элементе схемы.

Преимущества СС-регистров по сравнению с синхронными аналогами становятся очевидными при реализации отказоустойчивых устройств на их основе [15]. Разница в аппаратных затратах для обоих вариантов нивелируется, а в ряде случаев становится противоположной за счет того, что элементы контроля работоспособности схемы, необходимые для реализации отказоустойчивого варианта, в СС-регистре присутствуют изначально, в то время как в синхронном варианте добавляются специально. Это видно на примере отказоустойчивого последовательно-параллельного порта из табл. 3.

Результаты сравнения С- и СС-регистров и схем на их основе показывают, что СС-варианты обеспечивают в реальных условиях более высокое быстродействие и в ряде случаев — существенно меньшее энергопотребление. Поэтому применение СС-схемотехники может быть оправдано даже в областях, где высокая надежность функционирования не является определяющей, но требуется высокое быстродействие или низкое энергопотребление.

6. Заключение

Описаны приемы и варианты построения СС-регистров в зависимости от их назначения, реального окружения и оптимизационных критериев, которыми руководствуется проектировщик аппаратуры. СС-регистры отличаются от своих С-аналогов наличием индикаторной схемы, правильное построение которой во многом определяет характеристики схемы: быстродействие, аппаратные затраты и мощность потребления.

Эффективность используемых схемотехнических решений зависит в значительной степени от умения проектировщика учесть

особенности работы конкретного регистра в составе общей СС-схемы. Специфика и вариабельность СС-исполнения предполагает не останавливаться на стандартных, но неоптимальных решениях, накопленных опытом проектирования С-аппаратуры. Учет специфики СС-схем позволяет проектировать не просто работоспособные самосинхронные схемы, но и обеспечить их конкурентоспособность по сравнению с синхронными аналогами.

Результат проектирования сдвигателя в СС-варианте БИС «Микроядра» показал, что применение принципов, изложенных выше, способно повысить быстродействие устройства на 70% и уменьшить сложность его реализации на 44%.

Представленная совокупность инженерных приемов построения последовательностных СС-схем даст возможность быстрее овладеть азами их проектирования.

Список литературы

1. *Varshavsky V.* Time, Timing and Clock in Massively Parallel Computing Systems // Proceedings of Int. Conference on Massively Parallel Computing Systems. — Colorado Springs, USA, Apr. 1998. — P. 100–106.
2. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах / Под. Ред. В.И. Варшавского. — М.: Наука, 1986. — 400 с.
3. Аperiodические автоматы / Под ред. В.И. Варшавского. — М.: Наука, 1976. — 424 с.
4. *Varshavsky V., Kishinevsky M., Marakhovskiy V. et al.* Self-timed Control of Concurrent Processes / Ed. by V. Varshavsky. — Kluwer Academic Publishers, 1990. — 245 p.
5. *Степченков Ю. А., Петрухин В. С., Дьяченко Ю. Г.* Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле // Нано- и микросистемная техника. — 2006. — № 5. — С. 29–36.
6. *Филин А. В., Степченков Ю. А.* Компьютеры без синхронизации // Системы и средства информатики. Вып. 9. — М.: Наука, 1999. — С. 247–261.
7. *Филин А. В.* Самосинхронизация — естественный путь обеспечения долгоживучести интегральных схем // Системы и средства информатики. Вып. 9. — М.: Наука, 1999. — С. 242–247.
8. PIC18CXX2 Data Sheet High-Performance Microcontrollers with 10-Bit A/D. — 1999. — 295 p.

9. *Paver N. C., Day P., Farnsworth C., Jackson D. L., Lien W. A., Liu J.* A Low-Power, Low-Noise, Configurable Self-Timed DSP // Fourth Int. Symposium on Advanced Research in Asynchronous Circuits and Systems (ASYNC '98), 1998.
10. *Laiho M., Vainio O.* A Full-Custom Self-Timed DSP Processor Implementation. — www.imec.be/esscirc/papers-97/172.pdf.
11. *Williams T. E., Horowitz M. A.* A Zero-Overhead Self-Timed 160-ns 54-b CMOS Divider // IEEE J. of Solid-State Circuits. — V. 26. — No. 11. — P. 1651–1661.
12. *Степченков Ю. А., Дьяченко Ю. Г., Петрухин В. С.* Особенности реализации самосинхронных триггерных устройств // Настоящий сборник.
13. *Степченков Ю. А., Денисов А. Н. и др.* Библиотека элементов базовых матричных кристаллов для критических областей применения // Системы и средства информатики. Вып. 14. — М.: Наука, 2004. — С. 318–361.
14. Разработка и апробация автоматизированной методологии проектирования гарантоспособных схем на самосинхронном схемотехническом базисе (заключительный) // Отчет о НИР «Гарант2/этап 2006», ГР № 01.2.00 316 348. — М.: ИПИ РАН, 2006. — 353 с.
15. *Степченков Ю. А., Дьяченко Ю. Г., Петрухин В. С., Плеханов Л. П.* Самосинхронные схемы — ключ к построению эффективной и надежной аппаратуры долговременного действия // Научно-технические ведомости СПбГПУ. — 2007. — № 6 (в печати).

**RUSSIAN ACADEMY OF SCIENCES
THE INSTITUTE OF INFORMATICS PROBLEMS
(IPI RAN)**

**Systems and Means of Informatics
Issue 17, 2006**

The 17th issue of the proceedings continues the tradition of presenting the main results of R&D activities of the Institute of Informatics Problems (IPI RAN).

The proceedings contain a selection of scientific papers on the most significant results of IPI RAN's work in the following research areas: information-telecommunication systems and networks, modelling, the informatization of society, information technologies, architecture and system solutions of computation complexes and new generation networks.

The collection of works is intended for researchers, engineers and post-graduates interested in the current state of R&D activities in informatics and computer engineering.

Editorial Board kindly requests readers to address any queries to: Dr. Victor Zakharov, 44, building 2, Vavilova Str., Moscow, 119333, Russia

**I. INFORMATION-TELECOMMUNICATION SYSTEMS AND
NETWORKS, THEIR MODELING, COMPUTERIZATION OF THE
SOCIETY**

Some aspects of information-telecommunication networks (ITN) formation

Alexander Zatsarinnyi, Yuri Ionenkov

The authors present a general approach to selection of appropriate technologies for deployment of up-to-date information-telecommunication networks. The paper describes the key features of technologies for multiservice networks formation, suggests criteria for their selection and provides the results of their comparative analysis.

Dynamic distribution policy of computational resources of the local Grid node

Yaver Agalarov

In this paper the author proposes the function for calculating the local priorities for multiple processor jobs in the Grid environment. The proposed function defines the dependence of minimal requisite fare for jobs execution based on the present condition of resources. For this reason local priority of incoming job depends on the fare payable by the user for using the resources and minimal requisite fare for jobs accomplishment.

Recognition of image object with different picture size elements

Mikhail Krivenko

The problem of textual image recognition when some symbols have different picture size is considered. The author presents a new statistical image object recognition method based on the use of Gaussian mixture densities in the context of the Bayesian decision rule. In addition to this, the methods based on the distance between images and classes are examined. To assess the threshold in the measuring method of the correspondence between partitions of a finite set of objects, a solution based on mixture distribution division is presented. The ideas are illustrated with an example of real text recognition procedure.

Cluster analysis of telephone communications detalization

Boris Rabinovich

The article describes one of the types of multidimensional statistical analysis — cluster analysis. The research is focused on applying different

combinations of metrics and algorithms for cluster analysis of telephone calls billing. Billing information is one of the data sources in logical-oriented analytical system "Analyst". This task is considered to be of practical interest because the research results can be used for solving such important tasks as detecting criminal formations in criminalistics, development of new pricing plans and quotations in mobile telephony, revealing the groups of accounts in the banking sector, etc.

About security and safety of security subsystems in distributed information systems

Alexander Grusho, Nick Grusho, Elena Timonina

UML can be used in security subsystem development. To achieve security subsystem safety different methods of redundancy insertions should be analyzed. Probability models are used for this purpose.

Statistical monitoring of information technologies development in Russia

Marina Archipova, Sofia Gutman

In this article the main tendencies of informatisation in Russia in the period 2001–2005 are analyzed. According to the existing international practice the main attention is given to research of the dynamics of development of information technologies applicable to various types of economic activities. Special attention is paid to studying IT activities in the scientific research and development sector.

The paper points out that despite steady tendencies of growth of all analyzed parameters, the level of informatisation in Russia is lower than in the developed countries.

Semantic vocabulary of the system of information monitoring in scientific sphere: The tasks and functions

Igor Zatsman, Olga Kozhunova

Creation of systems of monitoring, analysis and performance and outcome evaluation of subjects' activity in socially significant spheres, including realm of science in Russia, motivated the work made. Within the given article an overview of existing semantic dictionaries, the definition of problems and functions of semantic dictionary of information monitoring system in the area of science is made.

Long-run information and communication technologies and terms for their description

Igor Zatsman, Olga Kourchavova

The development of long-run technologies aimed at the forever yours documents which includes creation, storage, and use of digital medium elements is included into the list of top-priority information and communication technologies of the 7th Framework Programme of the European

Union for 2007–2013. The problem of storing and using forever yours digital documents that capture knowledge representation forms of humans has become acute at the end of the 20th century and the beginning of the 21st century. At the time, multiple categories of forever yours documents, which are important in terms of law and legal practice, started to be used in non-paper form only without simultaneous creation of their paper replicas. The paper is a case study of non-paper patent application forms. A system of new terms to describe the technology of forever yours documents is proposed. The related requirements of the European Patent Office are analyzed.

On information models in cosmology

Igor Gurevich

The article presents informational approach for studying the structure of the Universe containing maximal and minimal information volumes and for analysis of black holes structure. From the informational point of view the Universe combines the four types of mass (energy) that correspond to black holes, conventional substance matters, dark matter and dark energy. The author makes a statement about the existence of an optimal black holes mass, which minimizes information volume in the Universe and determines subsequent limitations on the possible volume of information in the Universe. An informational model of black hole is proposed.

By using informational methods it is possible to determine the black hole structure, mass of its particles, emission frequency (temperature). The author makes an assumption that black holes are the systems of pairwise interacting particles (cubites), i. e. the objects with the maximal concentration of information. An explanation of square-law dependence between information volume (entropy) of black hole and its mass is presented.

II. INFORMATION TECHNOLOGIES

Technical communication in software development project

Natalia Markova

One of the most important components of software development project — technical communication is considered. The author points out that resources allocation, availability of well-trained personnel and methodological support in the area are not enough. It is suggested to pay more attention to the humanitarian aspects of communication.

Problematics of distributed file systems

Vasily Dyachkov, Artem Popov, Dmitry Shulyatnikov

This article is devoted to fundamental problems, which originate from designing, implementation and using distributed file systems (DFS). There

was accomplished comparative analysis of the most meaningful criteria of the most popular DFS having open design specifications. The work results in setting the main problems arising in the process of designing DFS that must be further studied and solved.

Effective facet navigation in digital collections

Natalia Markova, Olga Obuhova, Anton Soloviev, Ivan Chochia

The paper considers a special kind of digital collections — collections of independent information objects that are defined by their attributes. The formal model of a collection navigation process as an interactive sequence of steps that constructs the facet formula is proposed. Several design decisions that can improve efficiency of navigation are discussed. A sample of visual interface snapshot illustrates the main ideas of the facet navigation.

The memory references speedup via the application code transformation

Boris Shmeilin

Cache performance boosting can yield significant execution speedups, in particular when applied to numerically intensive codes. The article describes some application code transformations, which increase data locality, and decrease conflict cache misses. The author proposes new approach to code transformation for applications with indirect addressing.

English-Russian system for knowledge extraction from information streams in the Internet environment

Igor Kuznetov, Nikolay Somin

The article describes linguistic and algorithmical aspects of the problem of knowledge extraction from the texts in the Internet environment. The means that improve the quality of linguistic processor operation and take into account a special nature of the documents available on the web and large volumes of the texts in English are proposed. It was the reason why additional means for identification of formal and meaningful attributes of the words in English were added to the morphological analysis component. The capabilities of subject catalogues to identify semantic categories of English words were enhanced. The contextual rules of syntactic-semantic analysis of standard forms of the English language were developed. The authors suggest the means for tuning the components for morphological and syntactic-semantic analysis to the language of imputed text (through subject catalogues).

Knowledge base model with a possibility of integrating external information sources in the Analytic system

Igor Kuznetsov, Boris Rabinovich

The article is devoted to the analysis of methods that allow improving the work of the logical analytic system “Analytic” in case of information storing and processing. For this purpose it is suggested in the first place to use as storage of Knowledge Base the Data Base Management System (DBMS) “Oracle”, which allows handling huge information volumes. And secondly, the article explains the methods of linking external databases to Analytic system with a goal of providing the user with more substantial information about the target object. The analysis presented in the article is based on the results of working with the database of the Moscow State Telephone Network (MGTS).

Development and software implementation of a system for automatic highlighting syntactic groups in natural languages

Alexander Perekrestenko

The article describes creation of the two central components of syntactic processor: syntactic parser and unification module. Also, it presents analysis of the existing limited syntactic formalisms with regard to their fitness as a basic model of a system for automatic syntactic analysis. The parser works with formalism that allow along with other things to present discontinuous component and ellipsis. The unification module is designed for description and analysis of the functional structure of sentences as well as for morphological correlation.

A module for graphical presentation of the analysis results was embedded into the parser. Both the parser and unificator were implemented by using C++ programming language irrespective of any platforms.

Functional-synonymic ways of expressing aspectual and taxis values in French and Russian languages (for multilanguage linguistic processor)

Irina Galina

The given paper is focused on the research of the basic language means expressing the aspectual and taxis values in the constructions of French and Russian languages. The principal language phenomena considered are participial and gerundial phrases and other types of constructions employing primary and secondary predication means. The phenomenon of phrasal functional synonymy is studied for the bilingual (French-Russian) situation. An illustration of possible transfer rules design for machine translation is given. The results of testing the performance of some leading commercial machine translation systems show the lack of adequate presentation and translation of aspectual — taxis values in the French-Russian and Russian-French translation.

Architecture and metadata of multilingual linguistic knowledge base

Nina Luneva

The paper describes some principal architectural decisions and the ways of using metadata in the multilingual linguistic knowledge base founded on the new linguistic resource. The linguistic knowledge base is aimed at debugging semantic-syntactical representations in language processors of machine translation and text knowledge processing systems. The new knowledge base is being designed as a major test bed for the research community in the field of computational linguistics and intellectual technologies as well as for educational purposes, for comparative analysis of language structures and creating language training environments. The knowledge base features the component of the multilingual translation memory. Our approach concords with the modern tendencies in computer-aided translation (CAT) system development.

On multilevel geodata ontology

Sergey Dulin, Stepan Duhin, Vladimir Popovidchenko

The authors discuss ontological status of the image received as a result of remote scanning or photographing. They make a statement about double nature of the images under study: these are the fields with continuous characteristics at a level of measurement and the objects at a level of classification. The images require their own ontological description, which must be different and independent of applied area ontology, which is used by experts in geoinformation systems. In the paper it is suggested to use multilevel ontology for images, by combining paradigms a field and an object and making distinctions between ontology for images and ontology for the user. On the basis of suggested structure the following two key factors can be realized: (1) supporting plural representations for one and the same image and (2) using images for detection of spatial-time configurations of geographical phenomena.

Integrated geographical information system, problems and strategy of its formation

Alexander Martynenko, Alexander Nikishin, Dmitry Nikishin

The article is focused on the basic problems arising during integration of various spatial data in modern geoinformation systems (GIS), which might be interesting for a broad user audience. Principal causes of occurrence of problems of the integration connected to specificity of cartographical filling of databases traditional GIS are analyzed. Solution of these problems is seen by the authors in transition to multilevel, universal, uniform system of geoinformation that integrates various thematic data of different scales. The concept of integrated GIS formation is offered on the basis of the detailed cartographical data. The authors describe the possibility of its practical realization by the example of integrating local

GISs created for the local regulatory bodies into uniform GIS of federal or regional level.

III. ARCHITECTURE AND SYSTEM SOLUTIONS FOR CREATING COMPUTATION COMPLEXES AND NETWORKS OF NEW GENERATION

Supercomputers and supercomputing: The status of parallel calculations problem

Adolf Filin

The results of achievement in international sphere of ultrahigh-speed calculations (supercomputing) as of the period till June 2006 are described. It is shown that in a rigid competition between supercomputer architectures the victory is gained by a class of cluster supercomputers based on the concept of parallelism known as "a model of cellular automatic devices". The intentions and perspective plans of supercomputer systems manufacturers in USA, Japan, Great Britain, China and other countries are considered. The generalizing conclusions describing the current status and prospects of ultra-high speed calculations sphere are formulated.

Supercomputing and classical Computers

Adolf Filin

The analysis of the status of ultra-high speed calculations sphere that was presented in the previous article is continued here. It is shown that the key manufacturers of common purpose VLSI-microprocessors (Intel, AMD, IBM etc.) started implementing multinuclear concept in the processor construction. By this event they have designated that further increase of uniprocessor computers productivity has exhausted itself economically and the time of computers on the basis of multinuclear processors has come. As one of the basic areas of multinuclear processors application the sector of supercomputers and supercalculations is considered. No other alternative decisions offered by the leading microprocessor manufacturers have been detected.

Self-timing and the tasks of pure self-timed electronic circuits analysis

Leonid Plekhanov

Conception of self-timing based on signals indication introduced by V.I. Varshavsky did not have any further noticeable practical development. But the needs of designing large (not limited by size) pure self-timed circuits (PST-circuits) analysis of which is impossible by existing methods attract again an attention to this conception.

Possible use of pure functional conception of self-timing based on indication and non-connected with event-responsive models is done in this article for large PST-circuits. The author presents the analysis tasks that are different from the ones that are currently used.

Self-timed sequential circuits: Development experience and design guideline

Yuri Stepchenkov, Yuri Djachenko, Vladimir Petrukhin

Self-timed (ST) circuits actively go over from theoretical research field into the area of practical projects finding their implementations in the wide assortment of computing devices. This is due to such features of the ST-circuits as independence of working capacity on delay of device components, natural reliability, working capacity in significantly wider range of varied environmental factors and power supply voltage. This paper describes the guidelines on designing sequential ST-circuits implemented on CMOS (complementary-metal-oxide-semiconductor) technology base. The comparative analysis of the characteristics of sequential synchronic and ST-circuits obtained by means of simulation and practical experiments of the test chips is represented. Test results prove that usage of ST-circuitry provides an improvement of the characteristics of sequential circuits, especially for their fault-tolerant implementations.

СОДЕРЖАНИЕ

Предисловие	3
-----------------------	---

I. Информационно-телекоммуникационные системы и сети, моделирование и информатизация общества

<i>Зацаринный А.А., Ионенков Ю.С.</i> Некоторые аспекты выбора технологии построения информационно-телекоммуникационных сетей	5
<i>Агаларов Я.М.</i> Динамическая стратегия распределения вычислительных ресурсов локального узла GRID	17
<i>Кривенко М.П.</i> Распознавание элементов изображения, имеющих различные размеры	30
<i>Рабинович Б.И.</i> Кластерный анализ детализаций телефонных переговоров	52
<i>Грушо А.А., Грушо Н.А., Тимонина Е.Е.</i> О безопасности и надежности подсистем защиты в распределенных информационных системах	79
<i>Архипова М.Ю., Гутман С.Ю.</i> Состояние информационно-коммуникационных технологий в России в зеркале статистики	86
<i>Зацман И.М., Кожунова О.С.</i> Семантический словарь системы информационного мониторинга в сфере науки: задачи и функции	124
<i>Зацман И.М., Курчавова О.А.</i> Информационно-коммуникационные технологии долговременного применения и термины для их описания	142
<i>Гуревич И.М.</i> Об информационных моделях в космологии	164

II. Информационные технологии

<i>Маркова Н.А.</i> Техническая коммуникация в программном проекте	184
<i>Дьячков В.А., Попов А.С., Шулятников Д.С.</i> Проблематика распределенных файловых систем	194

<i>Маркова Н.А., Обухова О.Л., Соловьев И.В., Чочиа А.П.</i> Эффективная фасетная навигация в электронных коллекциях	214
<i>Шмейлин Б.З.</i> Ускорение выборки данных из памяти путем преобразования кода прикладной программы.	223
<i>Кузнецов И.П., Сомин Н.В.</i> Англо-русская система извлечения знаний из потоков информации в интернет-среде	236
<i>Кузнецов И.П., Рабинович Б.И.</i> Модель базы знаний с возможностью интеграции внешних источников информации в системе «Аналитик».	254
<i>Перекрестенко А.А.</i> Разработка и программная реализация системы автоматического выделения синтаксических групп для естественных языков.	273
<i>Галина И.В.</i> Функционально-синонимичные способы выражения аспектуально-таксисных значений во французском и русском языках (для многоязычного лингвистического процессора)	292
<i>Лунева Н.В.</i> Архитектура и метаданные многоязычной лингвистической базы знаний.	317
<i>Дулин С.К., Духин С.В., Поповидченко В.Г.</i> О многоуровневой онтологии геоданных.	337
<i>Мартыненко А.И., Никишин А.Н., Никишин Д.А.</i> Единая географическая информационная система, проблемы и стратегии формирования.	355

III. Архитектура и системные решения вычислительных комплексов и сетей новых поколений

<i>Филин А.В.</i> Суперкомпьютеры и суперкомпьютинг: состояние проблемы параллельных вычислений	391
<i>Филин А.В.</i> Суперкомпьютинг и классические компьютеры	468
<i>Плеханов Л.П.</i> Самосинхронность и задачи анализа строго самосинхронных электронных схем	492
<i>Степченков Ю.А., Дьяченко Ю.Г., Петрухин В.С.</i> Самосинхронные последовательностные схемы: опыт разработки и рекомендации по проектированию	503
Abstracts.	531

CONTENTS

Preface	3
-------------------	---

I. Information-telecommunication systems and networks, mathematical models and computerization of the society

<i>Zatsarinnyi A., Ionenkov Yu.</i> Some aspects of information-telecommunication networks (ITN) formation.	5
<i>Agalarov Y.</i> Dynamic distribution policy of computatinal resources of local node Grid.	17
<i>Krivenko M.</i> Recognition of image object with different picture size elements	30
<i>Rabinovich B.</i> Cluster analysis of telephone communications detalization.	52
<i>Grusho A., Grusho N., Timonina E.</i> About security and safety of security subsystems in distributed information systems.	79
<i>Archipova M., Gutman S.</i> Statistical monitoring of information technologies development in Russia	86
<i>Zatsman I., Kozhunova O.</i> Semantic vocabulary of the system of information monitoring in scientific sphere: The tasks and functions	124
<i>Zatsman I.M., Kourchavova O.A.</i> Information and Communication Technologies for Forever Yours Documents and Terms to Describe Them.	142
<i>Gurevich I.</i> On information models in cosmology	164

II. Information technologies

<i>Markova N.</i> Technical communication in software development project.	184
<i>Dyachkov V., Popov A., Shulyatnikov D.</i> Problematics of distributed file systems	194

<i>Markova N., Obuhova O., Soloviev A., Chochia I.</i> Effective facet navigation in digital collections	214
<i>Shmeilin B.</i> The memory references speedup via the application code transformation	223
<i>Kuznetov I., Somin N.</i> English-Russian system for knowledge extraction from information streams in the Internet environment	236
<i>Kuznetsov I., Rabinovich B.</i> Knowledge base model with a possibility of integrating external information sources in the Analytic system.	254
<i>Perekrestenko A.</i> Development and software implementation of a system for automatic highlighting syntactic groups in natural languages	273
<i>Galina I.</i> Functional-synonymic ways of expressing aspectual and taxis values in French and Russian languages (for multilanguage linguistic processor)	292
<i>Luneva N. V.</i> Architecture and Metadata of Multilingual Linguistic Knowledge Base.	317
<i>Dulin S., Duhin S., Popovidchenko V.</i> About Multilevel Geodata Ontology	337
<i>Martynenko A. I., Nikishin A. N., Nikishin D. A.</i> Uniform geographical information system, problems and strategy of formation	355

III. Architecture and system solutions for creating computation complexes and networks of new generation

<i>Filin A.</i> Supercomputers and supercomputing: The status of parallel calculations problem.	391
<i>Filin A.</i> Supercomputing and Classical Computers	468
<i>Plehanov L. P.</i> Self-timing and the tasks of pure self-timed electronic circuits analysis	492
<i>Stepchenkov Yu., Djachenko Yu., Petrukhin V.</i> Self-timed sequential circuits: Development experience and design guideline	503
Abstracts	531

Научное издание

Системы и средства информатики

Выпуск 17

Утверждено к печати

Институтом проблем информатики РАН

Печатается с оригинал-макета,
подготовленного в ИПИ РАН
А. М. Садовским

Зав. редакцией *Г. И. Чертова*

Подписано в печать 31.10.06. Формат 60×90/16.
Бумага офсетная. Печать офсетная. Гарнитура Антика.
Усл. печ. л. 33. Уч.-изд. л. 33,0. Тираж 250 экз.
Заказ №

Издательство «Наука»
117997, Москва, Профсоюзная ул., 90
E-mail: secret@naukaran.ru <http://www.naukaran.ru>

ППП «Типография «Наука»
121099, Москва, Шубинский пер., 6